Elektronik.
Wir bauen die Elemente.

VALVO

Integrierte Digitalschaltungen für die Unterhaltungs-elektronik

Datenbuch

1984

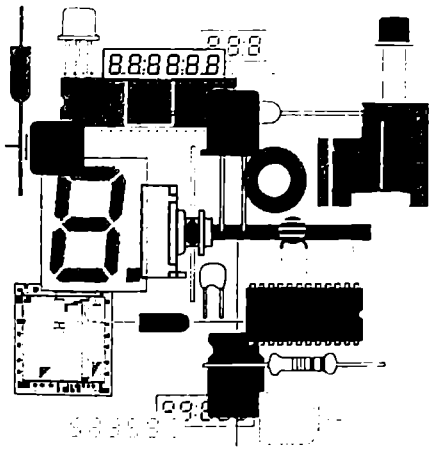
Elektronik.
Wir bauen die Elemente.

Unser Arbeitsgebiet – besonders die Mikroelektronik – entwickelt sich immer rascher zum Motor für viele Innovationen. Mit gründlicher Information und Beratung möchten wir Ihnen helfen, diese Entwicklung zu nutzen, um im Wettbewerb vorn zu sein.

Zugegeben, wir sind dabei in einer besonders günstigen Lage: Als Unternehmensbereich Bauelemente des Hauses Philips verbindet Valvo die Erfahrung und Beweglichkeit des deutschen Spezialisten mit der Stärke des weltweit größten Anbieters von elektronischen Bauelementen.

Die Vorteile zeigen sich zum Beispiel in der hohen Innovationsrate, da wir die eigene Forschung und Entwicklung durch internationalen Forschungsverbund erganzen. Zugleich verfügen wir über das breiteste Produktprogramm in Deutschland. Wir können daher unseren Partnern innovative, vielseitige Problemlösungen aus einer Hand anbieten. Mit Produkten, die pünktlich zur Stelle sind. Hohe Lieferzuverlässigkeit, weit entwickelte Fertigungsverfahren, kompromißlose Qualitätssicherung sind für uns selbstverständlich.

Wie der Erfolg zeigt, ist das eine gute Plattform für die Zusammenarbeit. Damit daraus eine langfristige, erfreuliche Partnerschaft wird, sind wir bereit, Probleme flexibel und unbürokratisch zu lösen.



Information ist der erste Schritt. Sprechen Sie mit uns, wenn es um Bauelemente geht.

Vertriebsprogramm:

Integrierte Schaltungen
- **Bipolar analog und digital**
- **MOS und Hybrid**

Mikroprozessoren und -computer
- **Bipolar- und MOS-Systeme**
- **Entwicklungssysteme, Software und Support**

Diskrete Halbleiter
- **Dioden und Transistoren**
- **Thyristoren und Triacs**
- **Optoelektronische Bauelemente**
- **Sensoren**

Kondensatoren
Widerstände und Potentiometer
Heiß- und Kaltleiter, Varistoren
Hart- und weichmagnetische Ferrite
Piezoxide
Fernsehbildröhren und Ablenkmittel
Monitorröhren und Ablenkmittel
Transformatoren
Tuner
Lautsprecher
Spezialröhren und -bauteile
- **Bildaufnahme und -wiedergabe**
- **Strahlungsmeßtechnik**
- **Hochfrequenz- und Mikrowellenerzeugung**
- **Mikrowellenbaugruppen**
- **Reed-Kontakte**

Quarz-Bauelemente
Steckverbinder, Leiterplatten und Multilayer
Motoren und Getriebe

Diese Stichwortliste gibt einen groben Überblick über unser Vertriebsprogramm, das insgesamt Bauelemente aus mehr als hundert Technologien bietet.

VALVO

Integrierte Digitalschaltungen für die Unterhaltungs-elektronik

VALVO

Herausgeber: Valvo
Unternehmensbereich Bauelemente der Philips GmbH
Burchardstraße 19, 2000 Hamburg 1

Verlag Boysen + Maasch, Hermannstraße 31, 2000 Hamburg 1

ISBN 3-87095-179-6

Druck: Photo Copie GmbH, 2000 Hamburg 1

Dieses Datenbuch ist vor allem für den Konstrukteur und Geräteentwickler bestimmt.

Bestellungen oder Anfragen richten Sie bitte an

Valvo
Unternehmensbereich Bauelemente der Philips GmbH
Burchardstraße 19, Postfach 10 63 23, 2000 Hamburg 1
Telefon (0 40) 32 96-0, Telefax (0 40) 32 96-213, Telex 2 15 401-0 va d

oder an die Valvo Zweigbüros bzw. Valvo Distributoren
(siehe 3. Umschlagseite)

Januar 1984

Dieses Datenbuch gibt keine Auskunft über Liefermöglichkeiten.
Die angegebenen Daten dienen allein der Produktbeschreibung und sind nicht als zugesicherte Eigenschaften im Rechtssinne aufzufassen. Etwaige Schadensersatzansprüche gegen uns – gleich aus welchem Rechtsgrund – sind ausgeschlossen, soweit uns nicht Vorsatz oder grobe Fahrlässigkeit trifft.
Es wird keine Gewähr übernommen, daß die angegebenen Schaltungen oder Verfahren frei von Schutzrechten Dritter sind.
Ein Nachdruck – auch auszugsweise – ist nur zulässig mit Zustimmung des Herausgebers und mit genauer Quellenangabe.

Inhaltsverzeichnis

Typ	Funktion	Bus	Seite
I^2C-Bus-Systembeschreibung			7
Bedien- und Abstimmsysteme (Vorwort)			11
VTS - Video-Tuning-System für TV/VTR, Frequenzsynthese			13
Frequenzsynthese-Abstimmung für Rundfunkgeräte			16
Videotext und Bildschirmtext			19
Definitionen			23
Empfohlene Vorsichtsmaßregeln im Umgang mit Integrierten Schaltungen			29
MAB 8021	8 bit-Einchip-Mikrocontroller (1K-ROM, 64 Byte-RAM)		33
MAB 8031	8 bit-Einchip-Mikrocontroller (ROM ext., 64 Byte-RAM)		37
MAB 8048 H	8 bit-Einchip-Mikrocontroller (1K-ROM, 64 Byte-RAM)		35
MAB 8049 H	8 bit-Einchip-Mikrocontroller (2K-ROM, 128 Byte-RAM)		35
MAB 8051	8 bit-Einchip-Mikrocontroller (4K-ROM, 128 Byte-RAM)		37
MAB 8400	Einchip-Mikrocontroller (ROM ext.,128 Byte-RAM)	I^2C	39
MAB 8410	Einchip-Mikrocontroller (1K-ROM, 64 Byte-RAM)	I^2C	39
MAB 8420	Einchip-Mikrocontroller (2K-ROM, 64 Byte-RAM)	I^2C	39
MAB 8421	Einchip-Mikrocontroller (" " ,LED-Anzeige)	I^2C	39
MAB 8422*	Einchip-Mikrocontroller (" ",LED-Anz,20pins)	I^2C	39
MAB 8440	Einchip-Mikrocontroller (4K-ROM, 128 Byte-RAM)	I^2C	39
MAB 8441	Einchip-Mikrocontroller (" " ,LED-Anzeige)	I^2C	39
MAB 8442*	Einchip-Mikrocontroller (" ",LED-Anz,20pins)	I^2C	39
PCB 80C48*	8 bit-Einchip-Mikrocontroller in CMOS (1K-ROM, 64 Byte)		41
PCB 80C49*	8 bit-Einchip-Mikrocontroller in CMOS (2K-ROM,128 Byte)		41
PCB 8573	Uhr/Kalender in CMOS	I^2C	43
PCD 8571	Schreib-/Lesespeicher (RAM) 128 Byte in CMOS	I^2C	57
PCE 2100	LCD-Anzeigentreiber für 40 Segm.(Duplex)	CBUS	67
PCE 2110	LCD-Anzeigentreiber für 60 Segm + 2 LEDs (Duplex)	CBUS	67
PCE 2111	LCD-Anzeigentreiber für 64 Segm.(Duplex)	CBUS	67
PCF 2112	LCD-Anzeigentreiber für 32 Segm.(statisch)	CBUS	67
PCF 8574	Bidirektionaler Serien/Parallel-Wandler (Expander)	I^2C	81
PCF 8576*	LCD-Anzeigentreiber für max. 160 Segm(MUX 1:(1...4))	I^2C	91
PCF 8577	LCD-Anzeigentreiber für 32/64 Segm.(stat./Duplex)	I^2C	93

* in Vorbereitung

VALVO

Inhaltsverzeichnis

Typ	Funktion	Bus	Seite
SAA 1057	Synthesizer für Rundfunk-Abstimmsysteme	CBUS	105
SAA 1060	LED-Anzeige-Interface für 32 Segm.(Duplex)	CBUS	115
SAA 1061	16 bit-Ausgangstreiber, 16 Segm.-LED-Anz.(stat.)	CBUS	121
SAA 1300	5facher Leitungstreiber (Bereichsumschalter)	I^2C	127
SAA 3004	IR-Fernbedienungssender für 7x64 Befehle	-	133
SAA 3006	IR-Fernbedienungssender für 32x64 Befehle (RC-5)	-	143
SAA 3027	IR-Fernbedienungssender für 32x64 Befehle (RC-5)	-	153
SAA 3028	Fernbedienungssignal-Transcoder (RC-5)	I^2C	163
SAA 5020	Videotext-Taktsteuerung	-	165
SAA 5030	Videotext-Videoprozessor	-	179
SAA 5041	Videotext-Datenverarbeitung und -Steuerung	MIBUS	193
SAA 5050	Videotext-Zeichengenerator (ROM) in englisch	MIBUS	209
SAA 5051	Videotext-Zeichengenerator (ROM) in deutsch	MIBUS	209
SAA 5052	Videotext-Zeichengenerator (ROM) in skandin.	MIBUS	209
SAA 5230	Videotext-Videoprozessor für SAA 5240 bzw. SAA 5350		227
SAA 5240	Videotext-Datenverarbeitung und Zeichengenerator	I^2C	229
SAA 5350	Bildschirmtext-Schaltung (CEPT)	16 bit	231
SAB 1164	1 GHz-Frequenzteiler 1:64 (Z_Q = 1000 Ω)	-	233
SAB 1165	1 GHz-Frequenzteiler 1:64 (Z_Q = 500 Ω)	-	233
SAB 1256	1 GHz-Frequenzteiler 1:256 (Z_Q = 1000 Ω)	-	239
SAB 3013	6fach-Analogwertspeicher und D/A-Wandler	CBUS	245
SAB 3034	VTS-Frequenzsynthese-Abstimmschaltung mit 6 Analogwertausgängen	CBUS	253
SAB 3035	VTS-Frequenzsynthese-Abstimmschaltung mit 8 Analogwertausgängen + 4 bit E/A-Port	I^2C	269
SAB 3036	wie SAB 3035, jedoch ohne Analogwertausgänge	I^2C	269
SAB 3037	wie SAB 3035, nur 4 Analogwertausgänge	I^2C	269
SAF 3019	Uhr/Kalender	CBUS	273
TDA 3047	Regelbarer Vorverstärker für IR-Signale	-	285
TDA 3048	Regelbarer Vorverstärker für IR-Signale, invertierend		285
TDA 3820*	Stereo-Einsteller, Lautstärke und Klang	I^2C	291
TEA 1017	13 bit Ser.-/Parallelwandler, Leistungstreiber	CBUS	293
TEA 6000	Suchlauf-Interface und Rdf-ZF-Frequenzzähler	I^2C	297
Gehäuseübersicht			311

Der I^2C - Bus

Der I^2C-Bus ist ein asynchroner, bidirektionaler 2-Draht-Bus zur Steuerung und Regelung, er vereinigt alle für einen umfassenden Datenverkehr erforderlichen Funktionen wie Adressierung, Schreib/Lesesteuerung, Datenübertragung und Quittung. Er dient der geräteinternen Verbindung zwischen Mikrocontroller und Peripherieschaltungen. Dieser 2-Draht-Bus besteht aus Taktleitung SCL und Datenleitung SDA. Auf dem I^2C-Bus gibt es Sender, die Steuerbefehle und Daten aussenden, und Empfänger, die diese Nachrichten erhalten. Der die Übertragung, insbesondere die Taktleitung steuernde Mikrocontroller heißt "Master", die angesprochene Schaltung ist "Slave". Diese angesprochene Schaltung kann auch ein gleichberechtigt agierender Mikrocontroller sein (Multimasterfähigkeit des I^2C-Bussystems). Schickt ein Mikrocontroller Daten an eine Peripherieschaltung, so ist er Master-Sender und die Peripherieschaltung Slave-Empfänger. Wenn umgekehrt zB. ein Speicher Daten an den Mikrocontroller sendet, so ist der Speicher Slave-Sender und der Mikrocontroller Master-Empfänger.

Die serielle Datenübertragung auf dem I^2C-Bus geschieht byteweise mit zusätzlichem Quittungsbit ACK (acknowledge) also in Sequenzen von neun Taktimpulsen. Da die Taktfrequenz maximal 100 kHz betragen kann, ist die Übertragung von 10 KByte pro Sekunde möglich.
Eine Generation von Mikrocontrollern, Typen der MAB 8400-Familie und der PCF-84C00-Familie in CMOS-Technik (in Entwicklung) besitzt die Hardware für den I^2C-Bus-Datenverkehr und wird mit verschiedenen Programm- und Datenspeichern angeboten.

Ein I^2C-Bussystem ist außerordentlich variabel und anpassungsfähig. Peripherie schaltungen können wahlweise zugefügt oder weggelassen werden oder der Mikrocontroller kann gegen einen mit aktualisiertem Programm ausgetauscht werden. Sollten diese Möglichkeiten dennoch nicht ausreichen, so können auch mehrere Mikrocontroller am selben Bus angeschlossen werden und deren Multimasterfähigkeit genutzt werden. Um die Datenübertragung zwischen gleichberechtigten Mikrocontrollern sicherzustellen, findet für die Busbenutzung ein Auswahlprozeß statt (Arbitration), indem jeder der Mikrocontroller den Pegel auf der Datenleitung prüft und mit dem eigenen Ausgabezustand vergleicht. Ist der Bus schon besetzt (LOW), so beläßt er seinen Ausgang auf HIGH. Aktiv wird derjenige Mikrocontroller, der zuerst einen LOW-Pegel erzeugt hat. Dieses kann bewußt durch die Art der Mikrocontroller-Adressenvergabe berücksichtigt werden. Auf diese Art und Weise ist es möglich, Mikrocontroller nicht nur mit Peripherie-

schaltungen, sondern auch mit anderen Mikrocontrollern des Systems gleichberechtigt kommunizieren zu lassen (Multimasterbetrieb).
Jede Übertragung beginnt mit der Startbedingung des steuernden Mikrocontrollers, der mit dem Adreßbyte (1. Byte) eine bestimmte Peripherieschaltung adressiert und die Datenrichtung (Schreiben/Lesen) bestimmt. Mit dem 2. Byte wird beim Schreiben eine Subadresse (Wortadresse, Registeradresse) übertragen oder Steuerbits (Flags) gesetzt. Weitere Bytes enthalten die 8 bit-Datenwörter. Die Übertragung wird durch die Stoppbedingung beendet.

Peripherieschaltungen

I^2C-Bus-Peripherieschaltungen zeichnen sich durch die I^2C-Bus-Hardware aus (Kennzeichen: Nur 2 Anschlüsse). Gegenüber den Schaltungen mit 8 bit-Schnittstelle werden viele Anschlüsse eingespart, zB. Ein-/Ausgänge für Daten und Adressen, sowie Freigabe-Anschlüsse, was platzsparende preiswertere Gehäuse zur Folge hat.

ür allgemeine Anwendungen gibt es bereits Speicher-, Uhr/Kalender-,Treiber-, zeigentreiber und Busexpander-Schaltungen. Spezielle Schaltungen für die terhaltungselektronik gibt es zB. für Fernsehabstimmung (VTS), Rundfunkabstimmung (RTS) oder Videotext, selbst eine Hifi-Klangstellerschaltung ist bereits verfügbar. Das Programm wird laufend erweitert, so daß in Kürze alle Schaltungen für ein vollständig I^2C-busgesteuertes, abgleichfreies Fernsehgerätekonzept (CCTV, Computer controlled TV) zur Verfügung stehen werden.

Die Adresse einer Peripherieschaltung wird immer durch 7 Bits des Adreßbytes gebildet. Adressen werden vor Herstellung der Schaltung festgelegt und zentral verwaltet. Um bis zu acht gleiche Schaltungen am selben Bus betreiben zu können, zB. bei Speichern erforderlich, sind die drei letzten Bits der Adresse oftmals variabel und können über drei Adreß-Setzeingänge durch Verdrahten festgelegt werden.
Mit dem 8. Bit des Adreßbytes wird die vom Mikrocomputer angesprochene Schaltung auf Slave-Empfänger (Schreiben) oder Slave-Sender (Lesen) eingestellt. Nach dem Adreßbyte quittiert die adressierte Schaltung mit ACK = LOW (9. Bit). Peripherie schaltungen mit mehreren Registeradressen benutzen die Autoincrementierung, dabei wird zB. beim Lesen/Schreiben einer Speicherschaltung mit jedem Quittungsbit die Registeradresse automatisch um 1 erhöht.

I^2C-Bus-Protokoll

Der Ruhezustand auf den Leitungen SDA (Daten) und SCL (Takt) ist HIGH, über je einen externen Widerstand pro Gerät werden die Busleitungen auf HIGH gezogen. Maximal darf die gesamte Buskapazität 400 pF betragen, was die Anwendung des I^2C-Busses auf eine Geräteeinheit beschränkt. Schaltungsgehäuse haben pro Anschluß < 5 pF Eingangskapazität, < 10 pF bei Miniaturgehäusen. In den Datenblättern angegebene Grenzwerte des I^2C-Bus-Zeitablaufs sind unbedingt bei Erstellung kundeneigener Software einzuhalten. Eine detaillierte I^2C-Busbeschreibung "Valvo I^2C-Bus-Spezifikation" steht auf Wunsch zur Verfügung.

Grundbedingungen für eine Datenübertragung:

a) Die Datenübertragung kann nur beginnen, wenn der Bus frei ist, das heißt SCL und SDA sind HIGH.

b) Startbedingung STA: SDA wird LOW, während SCL = HIGH ist

c) Stoppbedingung am Ende einer Übertragung: SDA wird HIGH, während SCL schon HIGH ist (STO = Stoppbedingung).

d) Während eines Taktimpulses SCL = HIGH darf sich das Signal SDA nicht ändern (Übertragungszeit). Eine Datenänderung darf nur bei SCL = LOW erfolgen.

Zwischen Start- und Stoppbedingung ist die Anzahl zu übertragender Daten nicht begrenzt. Informationen werden byteweise, mit einem vom jeweiligen Empfänger erzeugten Quittungsbit ACK (A), übertragen.

Das 8. Bit des ersten Bytes (Adreßbyte) bestimmt die Übertragungsrichtung der nachfolgenden Datenbytes, es ist das $R/\overline{W}$ -Bit.

Schreiben: $R/\overline{W} = 0$ Lesen: $R/\overline{W} = 1$

Beispiel 1 Ansteuern einer Anzeigen-Peripherieschaltung PCF 8577 (Schreiben)
STA = Startbedingung, STO = Stoppbedingung, A = Quittungsbit

STA / 0111 0110 / A / 1000 0000 / A / XXXX XXXX / A / STO
/ Adresse Schreiben / Subadresse / Datenbyte /

Beispiel 2 Lesen der Speicherschaltung PCD 8571 mit Setzen der Subadresse [1]

STA / 1010 1000 / A / 1000 0000 / A / STA / 1010 1001 / A / XXXX XXXX / $\overline{A}$ /STO
/ Adresse Schreiben / Subadresse / Adresse Lesen / Datenbyte [2] /

Um die Schaltung nach Schreiben auf Lesen umzustellen, ist eine neue Adressierung mit Startbedingung erforderlich. Die zuerst übertragene Subadresse wird

intern so lange gespeichert, wie die Speisespannung U_{DD} oberhalb der Einschalt-reset-Schwelle liegt.

Beispiel 3 Vereinfachtes Lesen des Speichers PCD 8571 (die Subadresse ist durch vorangegangenen Datenverkehr festgelegt worden)

STA / 1010 1001 / A / XXXX XXXX / A / XXXX XXXX / A / XXXX XXXX / $\overline{A}$ [1] / STO

/ Adresse Lesen ↑ / 1.Datenbyte[2] / 2.Datenbyte[2] / 3.Datenbyte[2] /

[1]) Der Mikrocontroller signalisiert durch Nichtquittung $\overline{A}$ beim Lesen nach dem zuletzt gewünschten Datenwort, daß der Lesevorgang beendet ist. Der Speicher beläßt darauf die Datenleitung SDA auf HIGH.

[2]) Durch Autoincrementierung schaltet die Subadresse für das Register um 1 weiter, nur wenn der Empfänger mit ACK quittiert.

Einschaltreset

Beim Anlegen der Speisespannung U_{DD} wird die I^2C-Bus-Hardware in jeder Schal-tung des Systems in die Wartestellung zurückgesetzt (SCL und SDA gleich HIGH). Die Zustände an den Ausgängen sind in den einzelnen Datenblättern definiert.

Hinweise

I^2C-Bus-Schaltungen sind im Inhaltsverzeichnis gekennzeichnet, die Auflistung an dieser Stelle erübrigt sich.

Die in der Vergangenheit gebrauchte Bezeichnung Mikrocomputer ist gleichbedeutend mit Mikrocontroller.

Bedien- und Abstimmsysteme für Geräte der Unterhaltungselektronik

Das rasche Vordringen der Mikrocontroller in Geräten der Unterhaltungselektronik ist auf deren Vielseitigkeit und Preiswürdigkeit zurückzuführen. Systemsteuerungen sind nun 'mal das Privileg von Mikrocontrollern und es zeichnet sich sogar bei komplexeren Geräten eine Aufgabenteilung zwischen mehreren Mikrocontrollern ab (zB. in Videorecordern ein Mikrocontroller für die Gerätebedienung und ein zweiter für die Laufwerksteuerung).
Um künftige Konzeptanforderungen besser erfüllen zu können, hat Valvo schon eine Anzahl I^2C-busgesteuerte Schaltungen für den Abstimm-, ZF- und NF-Bereich herausgebracht. Das von Philips entwickelte, patentierte I^2C-Bussystem findet auch im professionellen Bereich seine Anwendung, so daß dem Entwickler vielfältige Pheripherieschaltungen zur Verfügung stehen.
In einem I^2C-Bussystem gibt es für jede Übertragung die Rangordnungen Master und Slave, sowie die Funktionen Senden und Empfangen. In den meisten Fällen ist der Mikrocontroller der Master-Sender bzw. der Master-Empfänger, während die angeschlossenen Peripherieschaltungen die Slave-Empfänger bzw. die Slave-Sender sind. Gesteuert durch den Mikrocontroller, kann im Prinzip jede Schaltung mit jeder anderen Schaltung am Bus kommunizieren, sofern das sinnvoll ist. Jede Schaltung besitzt eine eigene Adresse. Bevor eine Datenübertragung stattfindet wird adressiert. Das geschieht mit dem ersten Byte nach der Startbedingung. Nach beliebig vielen Datenwörtern wird der Vorgang durch die Stoppbedingung beendet.

Die I^2C-Bus-Schnittstelle wird ausführlich in der "Technischen Information für die Industrie, Serielle I^2C-Bus-Schnittstelle bei den Mikrocomputern der Familie 8400", Nr. 811215 beschrieben.

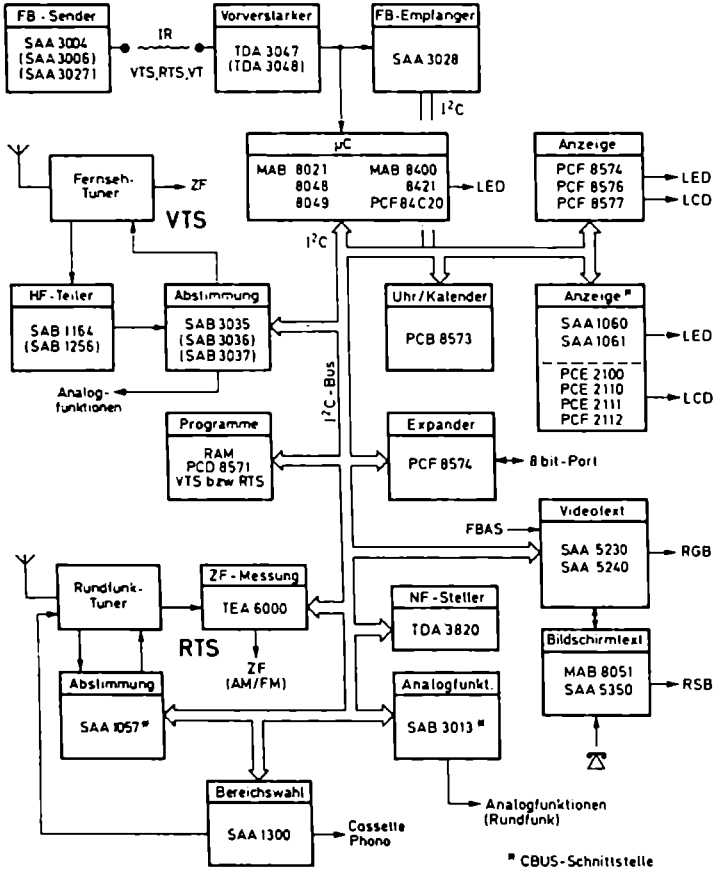


Bild Fernbedienbare Gerätekonzepte und Erweiterungsmöglichkeiten durch I^2C-Bus-Peripherieschaltungen

Für Fernsehgeräte und Videorecorder stellt Valvo das ausbaufähige mikrocontroller-gesteuerte Abstimm-, Anzeige- und Bedienkonzept VTS (Video Tuning System) vor. Es ist in der Standardausführung außerordentlich kompakt und durch die Anwendung des 2 KByte-ROM-Mikrocontrollers MAB 8421 mit integriertem LED-Treiber ökonomisch attraktiv. Die Mikrocontroller-Steuerung erlaubt, zusammen mit dem I^2C-Bus, den modularen Ausbau des Konzeptes bis zum höchsten Komfort.

Besonderheiten des VTS-Konzeptes

Vorteile durch die Verwendung der Mikrocontroller-Familie MAB 8400 mit serieller I^2C-Bus-Schnittstelle.

- an die Aufgabe angepaßte Speicherkapazität und somit preiswert
- schnelle flexible Programmentwicklung für das Konzept mit PMDS oder PM4300
- Standard-Software verfügbar (MAB 8421)

Im Vergleich zu festverdrahteten Systemen bietet eine Mikrocontroller-Steuerung

- höhere Flexibilität
- Anpassung der Geräteeigenschaften und der -Bedienung an eigene Wünsche und an Markterfordernisse durch Software

Die Vorteile der Busstruktur sind

- I^2C-Bus-Schnittstelle, adaptiert auf die Mikrocontroller-Familien MAB 8400 (NMOS) und PCF 84C00 (CMOS, in Entwicklung)
- umfassendere Software-Steuerung aller Funktionen
- geringster Verdrahtungsaufwand an allen Peripherieschaltungen, denn der I^2C-Bus benötigt nur zwei Leitungen
- störarmer Busbetrieb, denn der Datenverkehr ist äußerst kurz, und durch Adreßprüfungen mit Quittung werden Übertragungsfehler ausgeschlossen.
- einfache Adressierung der Peripherieschaltungen durch das Adreßbyte
- die Auffangregister in den Peripherieschaltungen speichern die als gültig erkannten Befehle, die dann autonom ausgeführt werden, so daß der Mikrocontroller nach einer Befehlsübertragung sofort für andere Aufgaben frei wird

Abstimmung und Analogwertausgabe durch SAB 3035

Basiskonfiguration ist die Abstimmschleife, bestehend aus Fernsehtuner, Frequenzteiler 64 : 1 mit empfindlichem HF-Eingangsverstärker (SAB 1164) und dem Frequenzkomparator SAB 3035 (bzw. SAB 3036, SAB 3037).

VALVO

Abstimmung nach dem Frequenzmeßprinzip:
Die Kanalwähler-Oszillatorfrequenz wird im Vorteiler SAB 1164 (siehe Bild) verstärkt und durch 64 geteilt, dann im Frequenzkomparator des SAB 3035 mit einer vom Mikrocontroller vorgegebenen Sollfrequenz verglichen. Ergibt sich dabei eine Differenz, erzeugt der SAB 3035 Abstimm- bzw. Nachstimmimpulse, die durch den internen Integrator-Operationsverstärker dem Tuner als Abstimmgleichspannung zugeführt werden. Die Bereichsumschaltung erfolgt von der Schaltung SAB 3035 direkt über deren Ports. Programmabhängig wird bei einem Abstimmvorgang eine der gespeicherten Stationen direkt angewählt oder durch Suchlauf der gesamte Bereich durchlaufen.

Besonderheiten des SAB 3035

- Integrator-Operationsverstärker auf dem Chip (max. 32 Volt)
- externer Vorteiler wählbar mit 1:64 (SAB 1164) oder 1:256 (SAB 1256)
- präziser Frequenzvergleich mit 15 bit-Auflösung
- hohe Abstimmstabilität durch geschlossene Regelschleife
- Abstimmung ohne AFC in 50 kHz-Schritten (quarzstabil)
- Abstimmung mit AFC, digitales Abstimmfenster wählbar zu 200/400 kHz und AFC-Haltebereich wählbar zu 800/1600 kHz
- die Abstimm-Steilheit ist in 8 Stufen an die Tunerkennlinie anpaßbar
- acht statische D/A-Wandler mit Ausgabe von Analogwerten (Gleichspannungen) in 63 Stufen
- vier kurzschlußfeste Leistungsausgänge (50 mA) zur Bereichs- und Bandumschaltung
- 4 MHz-Oszillator mit nur einem Quarzanschluß
- vier Ein-/Ausgabeports, zwei davon triggerbar
- SAB 3036 bzw. SAB 3037 mit keinem bzw. vier Analogwertausgängen im kleineren Gehäuse

Steuerung und (Fern-) Bedienung

über Mikrocontroller zB. MAB 8421 und speziellen Fernbedienungsschaltungen

- SAA 3004, CMOS-Fernbedienungsgeber für 7x64 Befehle. Befehlsausgabe wahlweise moduliert oder geblitzt
- TDA 3047/48, IR-Empfangssignalverstärker mit Schmalband- bzw. Breitband-Charakter
- SAA 3028, Fernbedienungssignal-Transcoder mit I^2C-Bus-Ausgang für die RC-5 Geberschaltungen SAA 3027 und SAA 3006 (low voltage).

Stationsspeicher

PCD 8571, Schreib/Lesespeicher für 128x8 bit (RAM) [1])

- Datenerhaltung bei 1 Volt und < 2 µA
- Speicherung von mehr als 30 Stationen und vielen Analogwerten

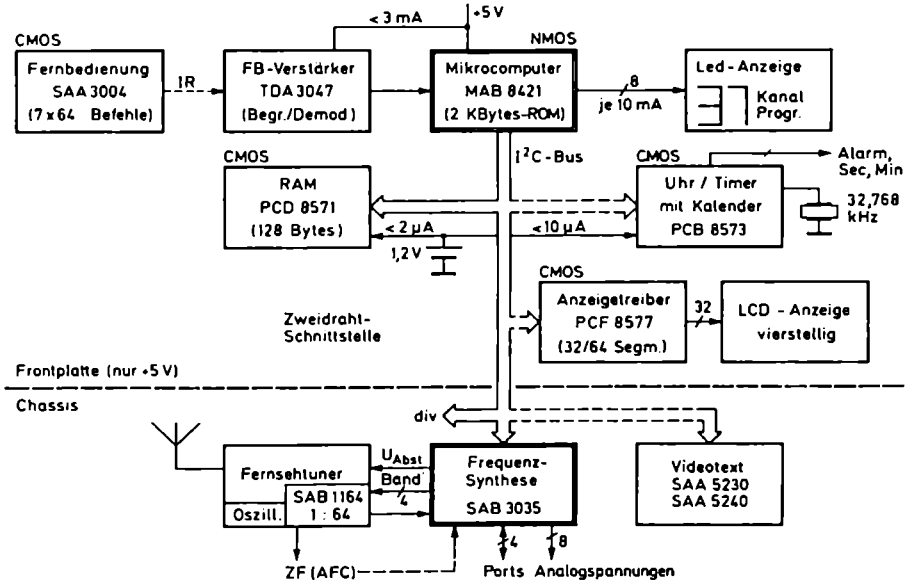
Uhr/Schaltuhr

PCB 8573, Uhr/Kalenderschaltung (CMOS)

- Datenerhaltung bei 1,1 V und <10 µA (NiCd-Zelle des Speichers)
- Schaltzeitregister mit Alarmausgang und Ausgabe über den I^2C-Bus
- Batteriespannungsüberwachung
- 32,768 kHz-Quarzoszillator

Anzeigen

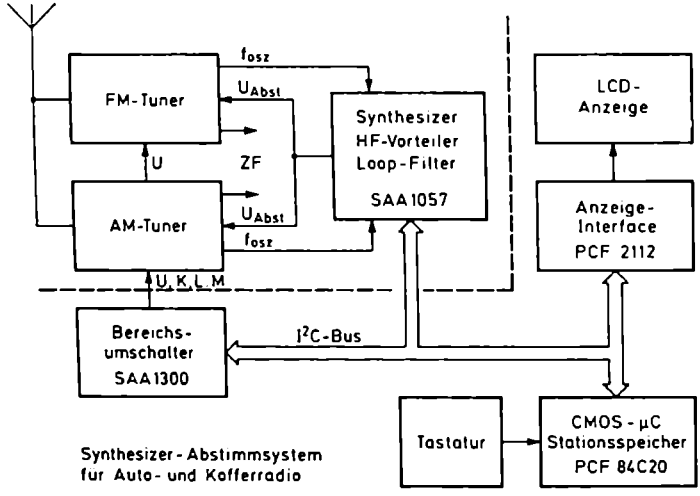
zweistellige LED-Anzeige direkt vom Mikrocontroller angesteuert, wahlweise auch I^2C-Bus-Anzeigeschaltungen



VTS-Konzept mit SAB 3035

[1]) nichtflüchtiger Speicher PCD 8582 in Vorbereitung (256 Byte)

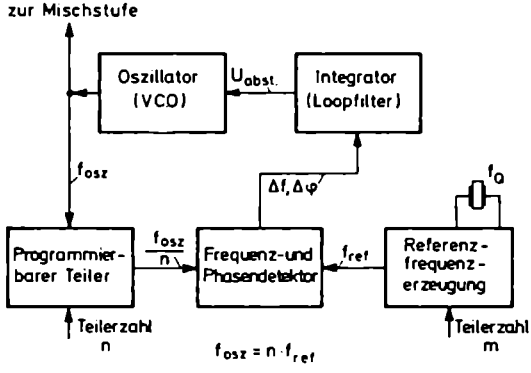
Frequenzsynthese-Abstimmung für Rundfunkgeräte



Synthesizer-Abstimmsystem
für Auto- und Kofferradio

Frequenzsynthese-Abstimmung für Rundfunkgeräte

Von einer anspruchsvollen Empfängerabstimmung wird verlangt, daß die gewünschte Senderfrequenz definiert vorgegeben und präzise abgestimmt werden kann, und das mit Langzeitstabilität. Die Lösung liegt in einem Frequenzsynthesesystem mit Phasenregelschleife (PLL). Dazu bedient man sich der frequenz- und phasenstarren Kopplung an eine quarzgenaue Referenzfrequenz.
Das folgende Bild zeigt das Prinzip des Abstimmsystems



Den Oszillatoren des Rundfunktuners (AM und FM) wird die Oszillatorfrequenz f_{osz} entnommen und der Schaltung SAA 1057, die für AM und FM getrennte empfindliche Eingänge hat, zugeführt. Das höhere FM-Oszillatorsignal wird intern durch 10 geteilt. Über die BUS-Schnittstelle des SAA 1057 wird neben den AM/FM-Umschaltbefehlen die Frequenzteilerzahl n für den programmierbaren 15bit-Teiler vom Mikrocomputer des Systems (MAB 8420 bzw. PCF 84C20) eingelesen.
Im Phasendetektor wird die heruntergeteilte Oszillatorfrequenz mit der 1:100/125 geteilten Referenzfrequenz verglichen und nach Integration durch den internen Loop-Filter-Verstärker eine Abstimmspannung (Gleichspannung) an den Tuner ausgegeben.
Der "Sample and Hold"-Phasendetektor ist frei von Störungen aus der digitalen Signalverarbeitung und gewährleistet eine hohe spektrale Reinheit der Empfängeroszillatoren. Der Störabstand ist groß gegen andere Störabstände aus dem Empfänger.

* links: RTS-Blockschaltung

Frequenzsynthese-Abstimmung für Rundfunkgeräte

Die Schnellabstimmung erfolgt durch einen Digitalen Phasendetektor, welcher mit 32facher Frequenz gegenüber dem "Sample and Hold"-Phasendetektor arbeitet. Ein "Loop"-Detektor stellt das Einrasten der Abstimmschleife fest und schaltet den Digitalen Phasendetektor ab.

Alle Funktionen des SAA 1057 werden per Software gesteuert:

- Teilervorgabe durch 15bit-Datenwort (A)
- Steuerbefehle durch 15bit-Datenwort (B)
- AM/FM-Umschaltung
- Abstimmschritte 1 und 1,25 kHz für AM bzw. 10 und 12,5 kHz für FM
- Stromquelle zur Einstellung der Schleifenverstärkung (40 dB) programmierbar

Die Abstimm-Oberspannung kann frei gewählt werden und darf 30 V betragen. Wie im älteren RTS-Konzept können Interfaceschaltungen über einen BUS vom Mikrocomputer MAB 8420 oder PCF 84C20 angesteuert werden. Eine Schaltung SAA 1060 für die Frequenz- und Programmanzeige, eine zweite für Lautstärke können Verwendung finden.

Konzept für Auto- und Kofferradios

Die Schaltungen des Systems sind zum überwiegenden Teil stromsparende CMOS-Schaltungen.

PCF 84C20, CMOS-Mikrocomputer
- 64 Byte-RAM für Senderablage und Arbeitsspeicher
- 2 K-Programmspeicher
- Ausgabe von I^2C-Bus-Befehlen

SAA 1300, Bereichsumschalter mit serieller I^2C-Bus-Schnittstelle
- Leistungsausgänge zur Tuner-Speisespannungsversorgung

PCF 2112, LCD-Anzeigentreiber für 32 Segmente (statisch) mit ser. Schnittstelle oder PCF 8577 mit serieller I^2C-Bus-Schnittstelle
- Speisestrom < 10 µA

TDA 3820, Lautstärke- und Klangsteller (Stereo) mit I^2C-Bus-Schnittstelle

TEA 6000, AM-/FM-Frequenzzähler mit I^2C-Bus-Schnittstelle

Videotext und Bildschirmtext

Videotext ist ein Textübertragungsverfahren, das dem englischen Teletext sehr ähnlich ist. Zusätzlich zu einer Fernsehübertragung werden,zugleich mit den Bildwechsel-Austastimpulsen, Datenwörter mit ca. 7 Mbit/s übertragen. Ein jedes Datenwort enthält die Informationen für einen Bildrasterpunkt, es sind Buchstaben, Ziffern oder Grafiksymbole, die in acht Farben übertragen werden. Die Informationen werden auf Seiten mit je 24 Reihen, das sind Textzeilen mit je 40 Zeichen, verteilt angeboten. Vom Fernsehsender werden die Datenwörter für alle Seiten, nach Prioritäten verschachtelt gesendet und ständig wiederholt, bis der Sender abschaltet.

Aus diesem Informationsangebot kann der Benutzer eines Videotextdecoders eine der angebotenen Seiten auswählen, zwischenspeichern und auf seinem Fernsehbildschirm zur Anzeige bringen lassen. Der Seitenspeicher des Systems ist für eine ganze Seite ausgelegt, der eingelesene Videotext kann beliebig lange gezeigt werden. Den Videotextdaten wird eine besondere Bedeutung beigemessen, weil sie kurzzeitig aktualisiert werden können und Texte in laufende Fernsehsendungen sofort eingeblendet werden können.
Der Valvo- Videotextdecoder besteht aus vier LSI-Schaltungen und einigen Interface-Schaltungen. Eine neue Generation mit nur zwei LSI-Schaltungen ist in Vorbereitung.
Beim Bildschirmtext wird der Bildschirmtextdekoder über ein Modem an das Telefonnetz angeschlossen, es stehen dadurch rein teoretisch eine unbegrenzte Anzahl von Informationsseiten zur Verfügung. Aufgrund der geringen Bandbreite des Telefonnetzes beträgt die Bitrate nur 1200 bit/s. Ist die Bildschirmtext-Zentrale einmal angewählt, so kann sehr schnell auf jede Seite zugegriffen werden.

Übertragung der Videotext-Datenwörter

Die zu übertragenden 8 bit-Datenwörter werden im Vertikal-Austastimpuls des FBAS eingefügt. Davon stehen 18 von 24 Zeilen nach jedem Bildwechsel als Datenzeile für je 45 Datenwörter zur Verfügung. Die Bits der Datenwörter befinden sich oberhalb des Schwarzpegels und beginnen direkt hinter dem Burstsignal und werden auch so ähnlich ausgetastet. Videotextsignale werden nicht einwandfrei übertragen, denn die Bitrate ist mit 7 MBit/s gegenüber der 6 MHz-Tunerbandbreite sehr hoch. Zur Störbefreiung werden die ausgetasteten Videotext-Bits

auf 50 % der Amplitude begrenzt. Mit den Impulsflanken der Datenbits wird ein 6,9375 MHz-Oszillator synchronisiert und der Datentakt für den ganzen Videotextdecoder erzeugt.

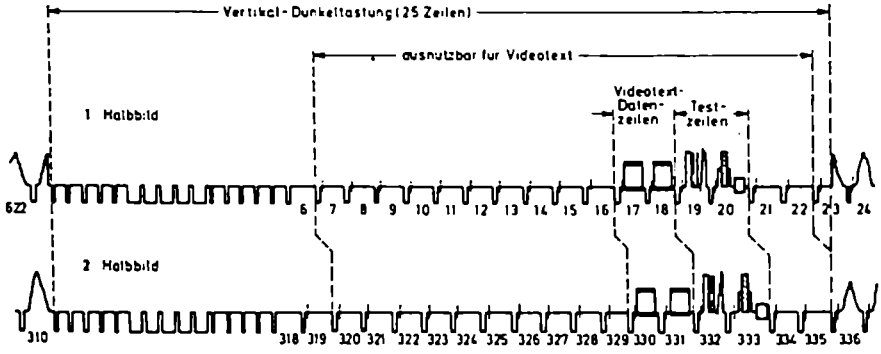


Bild Lage der Videotext-Datenzeilen in den Vertikal-Austastlücken

Jedes Videotext-Datenwort besteht aus einem Paritätsbit zum Prüfen der Übertragung und aus sieben Informationsbits für 128 mögliche Befehle pro Zeichen für den Zeichengenerator. Zu jeder Textreihe mit 40 Zeichen werden jedoch 45 Datenwörter übertragen. Von den überzähligen Datenwörtern synchronisieren zwei den Datentakt, ein weiteres enthält ein Rahmenwort und zwei weitere enthalten die Steuer- und Rahmenadressengruppen. Um Übertragungsfehler zu vermeiden, werden die Steuerwörter nach dem Hammingcode geprüft und Fehler in Grenzen korrigiert.

Eigenschaften und Leistungsmerkmale des Valvo-Videotextdecoders

- einfach durch die Fernbedienung zu bedienen
- hohe Systemstabilität durch quarzgesteuerte Ablaufsteuerung
- vergrößerte Bildhälftenwiedergabe mit doppelter Zeichenhöhe möglich
- automatische Texteinblendung in das laufende Fernsehprogramm, zB. Aktuelles oder Untertitelung zur Sendung

Schaltungen für Videotext- und Bildschirmtext-Decoder

SAA 5020 Videotext-Taktsteuerung, N-Kanal-MOS-Schaltung

SAA 5030 Videotext-Videoprozessor, Bipolare Schaltung zur Videotext-Datenabtrennung und Takt-Regenerierung

SAA 5041 Videotext-Datenverarbeitungs- und Steuerschaltung, N-Kanal-MOS

SAA 5051 Videotext-Zeichengenerator (ROM), N-Kanal-MOS-Schaltung

Schaltungen der zweiten Generation in Vorbereitung:

SAA 5230 Videotext-Videoprozessor

SAA 5240 Videotext-Datenverarbeitungsschaltung und Zeichengenerator (ROM) mit I^2C-Bus-Schnittstelle

SAA 5350 Bildschirm-Steuerschaltung mit Zeichengenerator und Attribut-Logik für den neuen Bildschirmtext-Standard nach CEPT-Empfehlung

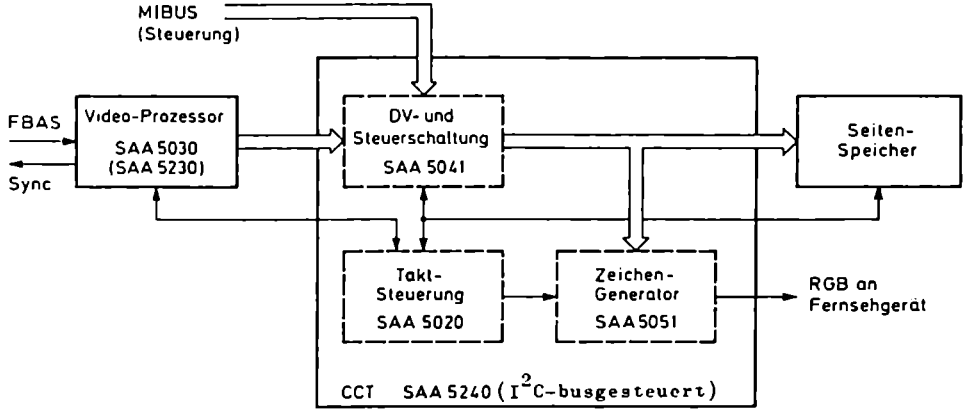


Bild Blockschaltung Videotextdecoder,

Definitionen der Logiksignale

1.1 Logische Zustände und Spannungspegel

Die beiden Logik-Zustände, auch Binärwerte genannt, sind

0 Zustand Null
1 Zustand Eins

Die beiden Spannungspegel, auch Potential oder Pegel genannt, sind

LOW (L) Zustand mit einem negativeren Potential
HIGH (H) Zustand mit einem positiveren Potential

Anm.: -5 V ist positiver als -15 V

Bei Gegenüberstellung der Binärwerte mit den Potentialzuständen ergibt sich eine positive oder eine negative Logik.

Positive Logik:	Negative Logik:
LOW $\hat{=}$ 0	LOW $\hat{=}$ 1
HIGH $\hat{=}$ 1	HIGH $\hat{=}$ 0

Ein X in einer Zustandstabelle besagt, daß der logische Zustand in diesem Falle ohne Belang ist.

Tristate-Ausgänge werden häufig für Bus-Leitungen verwendet. Sie besitzen einen dritten, den hochohmigen Zustand. Für ein von außen angelegtes HIGH- oder LOW-Signal verhält sich die Schaltung in diesem Zustand so, als wäre sie nicht vorhanden.

1.2 Bezeichnung der Ströme und Spannungen

Ströme und Spannungen erhalten einen Index, welcher auf den Anschluß oder auf das an einem Anschluß anliegende Signal hinweist (U_{Q1}, U_{Q2}, usw.).
Dieser Index wird durch den logischen Zustand (Boolsche Variable) ergänzt.
Beispiel: Ausgangsspannung Ausgang 1, LOW-Zustand $= U_{Q1\ L}$

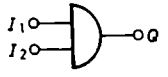
Anschlüsse für Speisespannungen werden entsprechend der in der Schaltung verwendeten Transistoren mit Zweifach-Indices für Kollektor, Emitter, Drain oder Source bezeichnet. Aus dieser Art der Bezeichnung kann auch erkannt werden, ob es sich um eine MOS-Schaltung oder eine bipolare Schaltung handelt.

Beispiele bei NMOS oder npn positiv: U_{DD}, U_{CC}
bei NMOS oder npn negativ: U_{SS}, U_{EE} (Masse, 0V)

1.3. Logische Verknüpfungen

Die logischen Verknüpfungen UND, NAND, ODER, NOR, EXCLUSIV-ODER, ÄQUIVALENZ (auch EXCLUSIV-NOR genannt) und NICHT werden durch folgende Symbole dargestellt:

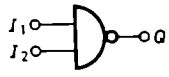
UND



I_1	I_2	Q
0	0	0
0	1	0
1	0	0
1	1	1

$Q = I_1 \cdot I_2$

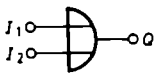
NAND



I_1	I_2	Q
0	0	1
0	1	1
1	0	1
1	1	0

$Q = \overline{I_1 \cdot I_2} = \overline{G_1}+\overline{G_2}$

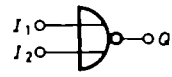
ODER



I_1	I_2	Q
0	0	0
0	1	1
1	0	1
1	1	1

$Q = G_1+G_2$

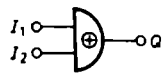
NOR



I_1	I_2	Q
0	0	1
0	1	0
1	0	0
1	1	0

$Q = \overline{I_1+I_2} = \overline{G_1} \cdot \overline{G_2}$

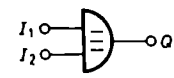
EXCLUSIV-ODER



I_1	I_2	Q
0	0	0
0	1	1
1	0	1
1	1	0

$Q = I_1 \cdot \overline{I_2} + \overline{I_1} \cdot I_2$

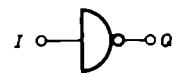
ÄQUIVALENZ



I_1	I_2	Q
0	0	1
0	1	0
1	0	0
1	1	1

$Q = \overline{I_1} \cdot \overline{I_2} + I_1 \cdot I_2$

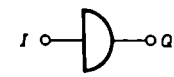
NICHT



I	Q
0	1
1	0

$Q = \overline{I}$

TREIBERSTUFE (BUFFER)



Q = I

2. Erläuterungen zu den Datenblattangaben

2.1. Vorzeichen von Strömen und Spannungen

Ströme erhalten einen Index zur Kennzeichnung des Anschlusses. Sie erhalten ein positives Vorzeichen, wenn sie - in konventionellem Sinne - in den Anschluß hineinfließen, und ein negatives Vorzeichen, wenn sie - ebenfalls im konventionellem Sinne - aus dem Anschluß herausfließen.
Spannungen werden auf den Speisespannungsanschluß U_{SS} bezogen, der, sofern nicht anders angegeben, auf 0 V bzw. Masse liegt. Die Spannungen erhalten dann als Index die Bezeichnung des Anschlusses. Die Spannung erhält ein positives Vorzeichen, wenn das Potential des im Index genannten Anschlusses positiv gegenüber der Klemme U_{SS} ist. Ströme wie auch Spannungen, die Logiksignale darstellen, erhalten als zweiten Index ein L (LOW) oder H (HIGH) zur Kennzeichnung des Logikzustandes.

2.2. Kurzdaten

Auf der Titelseite jedes Datenblattes sind unter dem Stichwort "Kurzdaten" einige Hauptkennwerte angeführt. Sie sollen einen schnellen Überblick über die betreffende integrierte Schaltung verschaffen.

2.3. Absolute Grenzwerte

Absolute Grenzwerte (Definition in IEC-Publikation 134) dürfen unter keinen Umständen überschritten werden, da sonst eine Beschädigung oder Zerstörung der integrierten Schaltung eintreten kann. Eine Überschreitung einzelner Grenzwerte ist auch dann nicht zulässig, wenn andere Grenzwerte nicht voll ausgenutzt sind. Die Dimensionierung muß so erfolgen, daß alle absoluten Grenzwerte in dem vorgesehenen Anwendungsfall eingehalten werden. Hierbei sind Schwankungen der Speisespannungen, Änderungen der Bauelemente-Eigenschaften (Toleranzen und Alterung), Belastungs- und Signalschwankungen, Änderungen der Umgebungsbedingungen sowie Kennwert-Änderungen der in Betracht gezogenen integrierten Schaltung selbst zu berücksichtigen.

2.4. Kennwerte

Die Kennwerte gelten für die angegebenen Temperaturen und Speisespannungen. Die angeführten Werte der Streubereichsgrenzen (min., max.) werden garantiert; die typischen Werte dienen nur zur Orientierung und werden nicht garantiert.

2.4.1. Formelzeichen

Die Formelzeichen für die Kennwerte bestehen in der Regel aus einem Hauptsymbol und zwei Indizes. Beispiele für Hauptsymbole sind:

U	Spannung
I	Strom
M	Störspannungsabstand (als Spannungsdifferenz)
N	Ausgangsverzweigung
t	Zeit
P	Leistung
C	Kapazität
R	Widerstand
f	Frequenz

Der erste Index bezeichnet den Anschluß, z.B.:

I	Eingang generell, Gattereingang
CP	Takteingang
A	Adreßeingang
D, J-K, S-R	Bedingungs-Eingang bei Flipflops
S	Direkt wirkender Setz-Eingang bei Flipflops
R	Direkt wirkender Rückstell-Eingang bei Flipflops usw.
E, CS	Direkt wirkende Abtrenn-Eingänge (enable, chip select)
Q	Ausgang
Y, Z	Schalteranschlüsse bei Analog-Schaltern

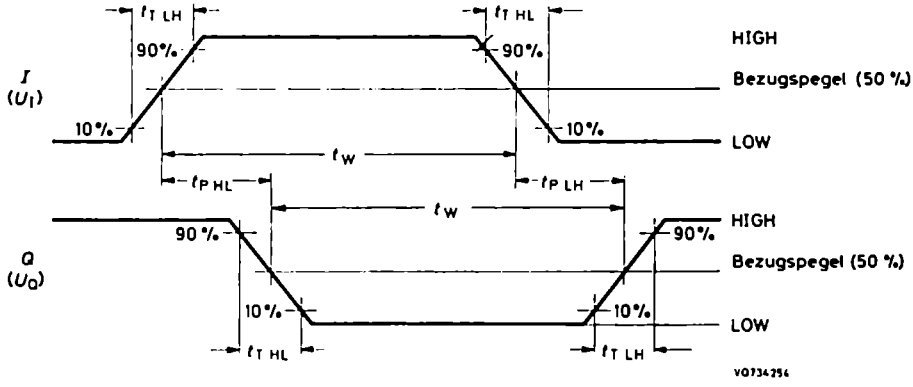
Der zweite Index kennzeichnet den Potentialzustand:

L	LOW -Zustand (negativeres Potential)
H	HIGH-Zustand (positiveres Potential)

2.4.2. Schaltzeiten-Definitionen

In Datenblättern angegebene Zeiten werden, der Verständlichkeit wegen, häufig zusammen mit Ablaufdiagrammen angegeben. Ohne Hinweise wird die Impulsdauer $t_{p\,H}$ für einen HIGH-Zustand bei 90 % der Amplitude und die Impulsdauer $t_{p\,L}$ für einen LOW-Zustand bei 10 % der Amplitude angegeben.
Eine Periode besteht aus dem HIGH- und dem LOW-Zustand und den zwei Übergangszeiten.

$t_w = t_p$ = Impulsdauer
$t_{p\,H}$ = HIGH-Zustand des Impulses
$t_{p\,L}$ = LOW-Zustand des Impulses
t_r = Übergangs-(Anstiegs-)-Zeit von LOW nach HIGH = $t_{T\,LH}$
t_f = Übergangs-(Abfall-)-Zeit von HIGH nach LOW = $t_{T\,HL}$
t_d = Verzögerungszeit zwischen zwei Impulsflanken
t_h = Haltezeit zwischen zwei Impulsflanken
t_{rec} = Erholzeit zwischen zwei Impulsflanken
t_s = Vorbereitungszeit



Empfohlene Vorsichtsmaßregeln im Umgang mit MOS-Schaltungen

Ein- und Ausgänge von M O S -Schaltungen sind durch eingebaute Schutzschaltungen gegen Störspannungen und statische Aufladungen geschützt, trotzdem sollten folgende Sicherheitsregeln beachtet werden:

Die Schaltungen sollten stets in ihrer Originalverpackung gelagert oder transpotiert werden. Nach der Entnahme aus der Originalverpackung sollten die Schaltungen grundsätzlich auf einem Träger aus elektrisch leitendem Material oder einem speziellen IC-Träger, der entweder alle Anschlüsse der Schaltung kurzschließt oder sie gegenüber externer Berührung isoliert, gelagert oder transportiert werden.

Jede Person, die mit M O S -Schaltungen in Kontakt kommt, sollte es sich zur Gewohnheit machen, stets zuerst die zum Transport der Schaltungen verwendeten Behälter und erst dann die Schaltungen selbst zu berühren. Man sollte dafür sorgen, daß die M O S -Schaltungen beim Transport von einem Ort zum anderen keine Potentialdifferenz durchlaufen. Bevor jemand eine Leiterplatte mit M O S -Schaltungen bestückt, sollte er stets zuerst die Leiterplatte berühren. Werden M O S -Schaltungen von einem Behälter in einen anderen umgepackt, so sollten zunächst die beiden Behälter berührt werden. Der Personenkreis, der mit den Schaltungen in Kontakt kommt, sollte nur solche Kleidung tragen, die zu keinen hohen elektrostatischen Aufladungen führt. Zu empfehlen ist das Tragen von Baumwollkleidung. Das Tragen von Wolle oder Sythetik-Kleidung ist zu vermeiden. Es sollte beachtet werden, daß auch die Bewegung von Luft über Plastikmaterial zu elektrostatischen Aufladungen führen kann. Hierauf ist insbesondere beim Arbeiten in der Nähe von Säure-Behältern und Säure-Ausgüssen zu achten.

Prüfen von M O S -Schaltungen

Die Schaltungen sollten stets in Plastikträgern (carrier) geprüft werden, wodurch eine unbeabsichtigte Berührung der Anschlüsse vermieden wird.
Wenn Schaltungen ohne Plastikträger geprüft werden, sollten folgende Vorsichtsmaßnahmen getroffen werden:

a) Der Arbeitstisch sollte mit einer Tischplatte aus leitender Plastik oder mit einer metallischen Deckplatte versehen sein, die sowohl mit dem Prüfgerät, als auch mit der Prüfperson, z.B. durch ein metallenes Armband, leitend verbunden ist.

b) Die Schaltungen sollten auf Metall-Tabletts transportiert werden, damit beim Ablegen auf der Tischplatte ein unmittelbarer Potentialausgleich zwischen den Schaltungen und der Tischplatte stattfinden kann.

Prüfgeräte

Die Prüfgeräte sollten das gleiche Potential aufweisen, wie die Schaltungen, die Prüfperson und der zum Transport der Schaltungen verwendete Behälter. Besonders sollten Spannungsspitzen vermieden werden, wie sie z.B. beim Ein- und Ausschalten des Prüfgerätes und beim Schalten von Relais auftreten. Über die Spannungsversorgungsleitungen (Netzleitungen und Stromversorgung) dürfen keine Spannungsstöße an die M O S-Schaltung gelangen.

Bestückung von gedruckten Leiterplatten mit M O S -Schaltungen

Die M O S-Schaltungen sollten stets zuletzt auf die Leiterplatten gelötet werden. Das Lötbad sollte das gleiche Potential aufweisen wie die Schaltungen. Es sollten die gleichen Vorsichtsmaßnahmen getroffen werden wie unter a) und b).

Schutz der eingebauten M O S-Schaltungen

Die M O S -Schaltungen müssen grundsätzlich gegen Überspannungsspitzen geschützt werden.
Logische Signale dürfen nicht angelegt werden, wenn die Speisespannung abgeschaltet ist.
Alle unbenutzten Anschlüsse müssen entweder mit der Speisespannung oder der Masse verbunden sein.
U_{DD} ist möglichst dicht an der Schaltung gegen U_{SS} (Masse) abzublocken, um Rückwirkungen der Ausgangsströme auf die Eingänge zu unterbinden.

Interne Eingangs-Schutzschaltungen

M O S -Schaltungen werden intern gegen zu große positive und negative Eingangsspannungen durch Diodenklemmung auf U_{DD} und U_{SS} geschützt. Im Normalfall sind diese Klemmdioden stromlos. Aus den Datenblättern ist ersichtlich, daß die Grenzwerte der Eingangsspannungen um die Sättigungsspannung der Klemmdiode größer sein dürfen (zB. $U_I = U_{DD} + 0{,}3V$, $-U_I = 0{,}3V$). Bei Eingangspegeln größer als U_{DD} sind die Eingangsströme, gemäß den Datenblattaussagen, durch Reihenwiderstände zu begrenzen (LOCMOS-Schaltungen haben intern 200 Ω). Die Eingangskapazität ist u. a. auch vom Gehäuse abhängig und ist kleiner als 5 pF, kleiner als 10 pF bei Miniaturgehäusen.

Lötvorschriften für integrierte MOS-Schaltungen

Kolbenlötung

Bei Kolbentemperaturen unter 300 °C darf die maximale Lötzeit 10 s betragen, bei Kolbentemperaturen von 300 °C bis 400 °C darf die maximale Lötzeit 5 s betragen.
In beiden Fällen muß die Lötstelle mindestens 2 mm vom Gehäuseboden entfernt sein bzw. der Abstand Auflagefläche - Gehäuseboden eingehalten werden, wobei der Anschluß bis max. 2 mm über die Auflagefläche hinaus benetzt werden darf.

Tauchlötung

Bei Tauchlötung darf bei einer maximalen Lötbadtemperatur von 260 °C die Eintauchzeit max. 5 s betragen, wobei die Lötstelle nicht näher als die Auflagefläche bzw. minimal 2 mm vom Gehäuseboden entfernt sein muß. Außerdem darf die Gehäusetemperatur während des Lötvorgangs die gemäß der in den absoluten Grenzwerten maximal zugelassene Lagerungstemperatur nicht überschreiten.

Miniaturgehäuse

Bei Tauchlötung darf die erlaubte Lötbadtemperatur max. 260 °C betragen. Die erlaubte Verweilzeit des Gehäuses im Lötbad beträgt max. 10 s, wenn sofort danach innerhalb von 0 s auf 150 °C abgekühlt wird.
Eine Impulslöteinrichtung darf nur auf die Füße der Anschlüsse einwirken. Dabei darf der Wärmekontakt max. 10 s bei 300 °C bzw. 5 s bei 400 °C bestehen bleiben. Werden bis zu 20 Anschlüsse einer Gehäuseseite zugleich impulsverlötet, so darf die Kontaktdauer 2...5 s bei 270...300 °C betragen.

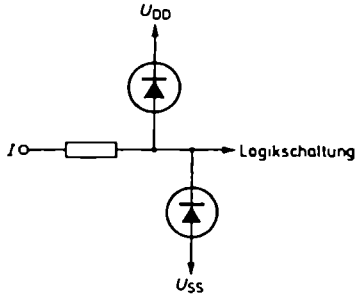


Bild Schutzschaltung der Eingänge (LOCMOS). Der interne Reihenwiderstand zur Strombegrenzung kann fehlen und ist dann extern vorzusehen.

MAB 8021

Integrierte NMOS-Schaltung
8 bit - EINCHIP - MIKROCONTROLLER

Der MAB 8021 enthält alle Funktionen zum Betrieb eines freiprogrammierbaren logischen und arithmetischen Steuerelementes, wie MPU, Programm- und Datenspeicher, Ein-/Ausgabeports, Taktgenerator und Zeitgeber/Ereigniszähler. Er besitzt als Instruktionssatz einen Subset des MAB 8048 H und zusätzliche E/A-Möglichkeiten und ist besonders für preiswerte Massenanwendung geeignet.

Besonderheiten

- 1024 x 8 bit-Programmspeicher (ROM), maskenprogrammiert
- 64 x 8 bit-Datenspeicher (RAM)
- 21 Ein-/Ausgabeleitungen, davon 20 bidirektional
- 8 bit- programmierbarer Zeitgeber/Ereigniszähler
- integrierter Taktoszillator
- Nulldurchgangs-Detektor
- zwei Leistungsausgänge (7 mA bei U_{SS} = 2,5 V)
- schnelle Programmdurchlaufzeiten und gute Befehlseffizienz
- arithmetische Binär- und BCD-Operationen als auch Einzelbit-Verarbeitungen auf einfache Weise durchführbar
- Realisierung von Schleifenzählern, Tabellen-Suchroutinen und bedingten Sprüngen

Kurzdaten				
Speisespannung	U_{DD}	=	4,5 ... 6,5	V
Speisestrom	I_{DD}	=	max. 75	mA
Programmspeicher	ROM	=	1024 x 8	bit
Datenspeicher	RAM	=	64 x 8	bit
Zykluszeit bei 3,58 MHz-Oszillator	t	=	8,38	µs

● Bitte ausführliches Datenblatt anfordern

VALVO

MAB 8048 H
MAB 8049 H

Integrierte NMOS-Schaltung
8 bit - EINCHIP - MIKROCONTROLLER

Der MAB 8048 H enthält alle Funktionen zum Betrieb eines freiprogrammierbaren logischen und arithmetischen Steuerelementes, wie MPU, Programm- und Datenspeicher, Ein-/Ausgabeports, Taktgenerator und Zeitgeber/Ereigniszähler.

Besonderheiten

- 1024 x 8 bit-Programmspeicher (ROM), maskenprogrammiert
- 64 x 8 bit- Datenspeicher in statischer Logik (RAM)
- 27 Ein-/Ausgabeleitungen, davon 24 bidirektional
- 8 bit- programmierbarer Zeitgeber/Ereigniszähler
- Logik für Programmunterbrechungen
- Taktoszillator für Quarz- oder LC-Beschaltung, Fremdsynchronisation möglich
- schnelle Programmdurchlaufzeiten und gute Befehlseffizienz
- arithmetische Binär- und BCD-Operationen als auch Einzelbit-Verarbeitungen möglich
- Realisierung von Schleifenzählern, Tabellen-Suchroutinen und bedingten Sprüngen
- problemlose Entwicklung eines Prototypensystems durch anschlußkompatibles EPROM 8748/49
- Abschaltmöglichkeit für internen Programmspeicher
- Standard- und Miniaturgehäuse mit 40 Anschlüssen
- CMOS-Version des MAB 8048 H in Entwicklung (PCB 80C48 und PCB 80C49)

MAB 8049 H mit größeren Speicherkapazitäten

- intern 2048 x 8 bit-Programmspeicher, gesamt 4096 x 8 bit
- intern 128 x 8 bit-Datenspeicher, gesamt 320 x 8 bit

Kurzdaten (MAB 8048 H)				
Speisespannung	U_{DD}	=	5	V
Speisestrom	I_{DD}	=	max. 80	mA
Programmspeicher intern	ROM	=	1024 x 8	bit
Programmspeicher gesamt im System	ROM	=	4096 x 8	bit
Datenspeicher intern	RAM	=	64 x 8	bit
Datenspeicher gesamt im System	RAM	=	384 x 8	bit
Zykluszeit (70 % Befehle) bei 11 MHz-Oszill.	t	=	1,36	µs

● Bitte ausführliches Datenblatt anfordern

VALVO

DATEN VORLÄUFIGER MUSTER

MAB 8051
MAB 8031

Intergrierte NMOS-Schaltung
8 bit - EINCHIP - MIKROCONTROLLER

Der MAB 8051 enthält alle Funktionen zum Betrieb eines freiprogrammierbaren, logischen und arithmischen Steuerelementes, wie MPU, Programm- und Datenspeicher, Ein-/Ausgabeports, Taktoszillator und Zeitgeber/Ereigniszähler. Er besitzt eine höhere Effizienz als bisherige Typen der 8048-Familie, zusätzliche Ein-/Ausgabemöglichkeiten und einen erweiterten Befehlssatz.

Besonderheiten

- 4096 x 8 bit-Programmspeicher (nur MAB 8051), maskenprogrammiert
- 128 x 8 bit-Datenspeicher
- Adressierung von externen 64 K-Programmspeichern
- Adressierung von externen 64 K-Datenspeichern
- 32 Ein-/Ausgabeleitungen
- zwei 16 bit-Zeitgeber/Ereigniszähler, auf vier Betriebsarten schaltbar
- fünf Interruptebenen mit Prioritäten
- volle Duplex-Schnittstellensteuerung in vier Betriebsarten
- Bool'scher Prozessor (Einzelbitverarbeitung)
- Additions- und Subtraktionsbefehle
- NICHT-PAGE-ORIENTIERT, im Gegensatz zu anderen Typen der 8048-Familie
- stromsparender Power-down-Modus
- Gehäuse mit 40 Anschlüssen

MAB 8031 wie MAB 8051, jedoch ohne internen Programmspeicher (extern max. 64 K)

Kurzdaten				
Speisespannung	U_{DD}	=	5	V
Speisestrom bei Betrieb	I_{DD}	=	max. 160	mA
Speisestrom im Power-down-Modus	I_{PD}	=	max. 20	mA
Programmspeicher (MAB 8051)	ROM	=	4096 x 8	bit
Datenspeicher	RAM	=	128 x 8	bit
Zykluszeit bei 12 MHz-Oszillator	t	=	1	µs

● Bitte ausführliches Datenblatt anfordern

VALVO

MAB 8400

Integrierte NMOS-Schaltung
8 bit - EINCHIP - MIKROCONTROLLER
mit serieller I^2C-Bus-Schnittstelle

Folgende anschlußgleiche Typen stehen zur Verfügung:

	MAB 8400 B	MAB 8410	MAB 8420*)	MAB 8440*)	
Programmspeicher	0	1	2	4	KByte
Datenspeicher	128	64	64	128	Byte

Besonderheiten

- multimasterfähige serielle Schnittstelle
- 8 bit- CPU, -ROM, -RAM und -Ports
- serielles Interface und Timer auf dem Chip
- 22 Ein-/Ausgableleitungen bidirektional
- drei vektorisierte Interrupts
- Programmstatus-Register
- Taktoszillator für Quarz- oder LC-Beschaltung, Fremdsynchronisation möglich
- 8 bit-Ereigniszähler/Zeitgeber (Timer)
- Nulldurchgangsdetektor und Reset-Schaltung
- Befehlsvorrat zu 90 % identisch mit MAB 8048 H
- Typen auch für erweiterten Temperaturbereich lieferbar
- CMOS-Version PCB 84C00-Familie in Entwicklung
- Standard- und Miniaturgehäuse mit 28 Anschlüssen

*) Typen MAB 8421 und MAB 8441 wie MAB 8420 bzw. MAB 8440, jedoch mit direkter LED-Ansteuermöglichkeit.
Typen MAB 8422 und MAB 8442 im 20-Pin-Gehäuse mit nur 14 Ein-/Ausgableitungen, sonst jedoch wie MAB 8421 bzw. MAB 8441. (Typen in Vorbereitung)

Kurzdaten				
Speisespannung	U_{DD}	=	4,5 ... 5,5	V
Speisestrom	I_{DD}	=	max. 85	mA
Zykluszeit bei 6 MHz-Oszillator	t	=	5	µs

● Bitte ausführliches Datenblatt anfordern

VALVO

IN ENTWICKLUNG

PCB 80 C 48/C 49

Integrierte CMOS-Schaltung
8 bit - EINCHIP - MIKROCONTROLLER

Diese CMOS-Version der 8048-Familie zeichnet sich durch niedrigen Stromverbrauch aus und besitzt darüber hinaus Möglichkeiten, den Stromverbrauch im WAIT-Modus bzw. im Stand-by-Betrieb noch weiter zu reduzieren.

Besonderheiten

- 1024 x 8 bit-Programmspeicher (ROM), maskenprogrammiert
- 64 x 8 bit-Datenspeicher in statischer Logik (RAM)
- 27 Ein-/Ausgabeleitungen, davon 24 bidirektional
- 8 bit programmierbarer Zeitgeber/Ereigniszähler
- Logik für Programmunterbrechungen
- Taktoszillator für Quarz- oder LC-Beschaltung, Fremdsynchronisation möglich
- arithmetische Binär- und BCD-Operationen als auch Einzelbitverarbeitungen
- TTL-kompatible Ein-/Ausgänge

- herabgesetzter Speisestrom im WAIT-Modus bzw. im Stand-by-Modus
- Standard- und Miniaturgehäuse mit 40 Anschlüssen

PCB 80C49 mit größeren Speicherkapazitäten
- 2048 x 8 bit-Programmspeicher (ROM), maskenprogrammiert
- 128 x 8 bit-Datenspeicher in statischer Logik

Kurzdaten (PCB 80C48)				
Speisespannung	U_{DD}	=	5	V
Speisestrom bei Betrieb (f = 6 MHz)	I_{DD}	=	15	mA
Speisestrom im WAIT-Modus (f = 6 MHz)	I_{WAIT}	=	4	mA
Speisestrom bei Stand-by (U_{DD} = 2 V)	I_{SB}	=	2	µA
Programmspeicher intern	ROM	=	1024 x 8	bit
Programmspeicher gesamt im System	ROM	=	4096 x 8	bit
Datenspeicher intern	RAM	=	64 x 8	bit
Datenspeicher gesamt im System	RAM	=	384 x 8	bit
Zykluszeit bei 11 MHz-Oszillator	t	=	1,36	µs

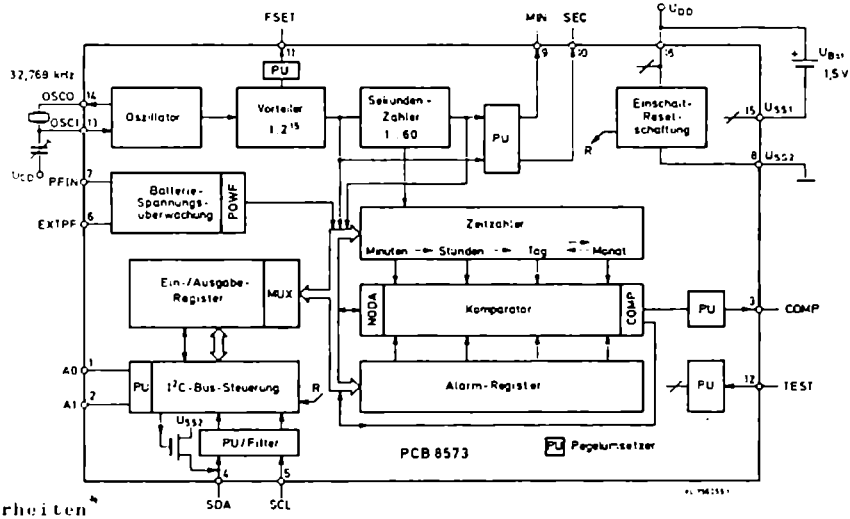
● Bitte ausführliches Datenblatt anfordern

VALVO

DATEN VORLÄUFIGER MUSTER

PCB 8573

Monolithisch integrierte Schaltung
UHR/KALENDER
mit serieller I^2C-Bus-Schnittstelle
für mikrocomputergesteuerte Systeme



Besonderheiten

- Batteriebetrieb für Uhrenfunktionen
- serielle 2-Draht-Schnittstelle (I^2C-Bus)
- Alarmregister mit Vorgabe einer Schaltzeit
- zusätzliche Ausgänge für Sekunde, Minute und Weckfunktion
- Batteriespannungsüberwachung

Kurzdaten

Speisespannung für Datenverkehr	U_{DD}	=	2,5...6	V
Ruhestrom	I_{DD}	<	50	µA
Batteriespannung für Uhrfunktion	U_{Bat}	=	1,1...2,6	V
Batteriestrom bei 1,5 V	I_{Bat}	<	10	µA
Quarzfrequenz	f_{osz}	=	32,768	kHz
Eingangsfrequenz (I^2C-Bus)	f_I	=	0...100	kHz

*) PCF 8573 in Vorbereitung mit Umgebungstemperaturbereich -40...+85 °C

VALVO

PCB 8573

Funktionsbeschreibung

Die Schaltung PCB 8573 enthält eine Digitaluhr für Minute, Stunde, Tag und Monat, sowie ein zusätzliches Alarmregister zur Vorgabe einer Schaltzeit, ebenfalls für Minute, Stunde, Tag und Monat. Im Zeitzähler wird automatisch - je nach Monatslänge - ein Zyklus von 28, 30 oder 31 Tagen berücksichtigt.

Zeitbasis ist ein batteriebetriebener 32,768 kHz-Quarzoszillator.
Die Schaltung ist für die Ansteuerung von einem Mikrocomputer vorgesehen. Der Datenverkehr, wie das Stellen und Auslesen des Zeit- und des Alarmregisters erfolgt über die 2-Draht-Schnittstelle, dem I^2C-Bus. Ein Mikrocomputer übernimmt die Aufbereitung der Daten und die Ansteuerung der Anzeige.

Die Uhr selbst wird von der Batterie versorgt, wenige µA genügen. Nur für den Datenverkehr und die Ausgabe von Impulsen benötigt die Schaltung zusätzlich die 5 V-Speisespannung.

Oszillator und Vorteiler
Ausgänge OSCO, FSET und Eingang OSCI

Die Anschlüsse OSCO und OSCI werden mit einem Quarz beschaltet. Die Oszillatorfrequenz von 32,768 kHz wird in einem Vorteiler durch 256 und nochmals durch 128 geteilt, der daraus resultierende Sekundenimpuls steuert den Zeitzähler an. Am Ausgang FSET steht die durch 256 geteilte Oszillatorfrequenz (128 Hz) für den Feinabgleich des Oszillators zur Verfügung, ohne daß dieser belastet wird.

Zeitzähler, Ausgänge SEC und MIN

Die Sekundenimpulse werden von einem nicht auslesbaren Sekundenzähler gezählt und nach 60 Sekunden an die weiteren Zähler für Minute, Stunde, Tag und Monat übertragen, diese können über den I^2C-Bus gesetzt und gelesen werden. Tabelle 1 zeigt die Zählzyklen. Durch einen Setzbefehl kann für Schaltjahre der 29. 2. eingeschoben werden, der Monatsübertrag erfolgt dann zum 1.3.

An den Ausgängen SEC und MIN werden Impulse mit 50 %-Tastverhältnis ausgegeben (z.B. für die Steurung eines Blinkindikators im Sekundentakt). Diese Impulse können aber auch über den Bus gelesen werden.
Der Zeitzähler zählt mit der fallenden Flanke des Minutenimpulses MIN. Ein Wechsel des Minutenimpulses erfolgt synchron zur fallenden Flanke des Sekundenimpulses SEC.

Zähler	Zählerzyklus	Übertrag bei Zählerstand	Stand des Monatszählers
Minuten	00 ... 59	59 → 00	1 ... 12
Stunden	00 ... 23	23 → 00	1 ... 12
Tage	01 ... 28	28 → 01	2
	oder 01 ... 29	29 → 01	2
	01 ... 30	30 → 01	4,6,9,11
	01 ... 31	31 → 01	1,3,5,7,8,10,12
Monate	01 ... 12	12 → 01	

Tabelle 1 Zählzyklen und Überträge

Alarmregister

Das Alarmregister, ein 24 bit-Speicher, dient der Vorgabe einer Schaltzeit, die über die I^2C-Bus-Schnittstelle gesetzt und gelesen werden kann.

Komparator

Der Komparator vergleicht die Zeiten des Zeitzählers mit dem Alarmregister. Bei Übereinstimmung wird 1 ms nach der fallenden Flanke des Minutenimpulses ein Flipflop COMP gesetzt, einmalig am Anfang der Minute. COMP kann über den Bus gelesen und gelöscht werden (siehe Subadreßwörter).
Das Signal COMP steht auch am Ausgang COMP, z.B. als System-Wecksignal, zur Verfügung.
Der Zeitvergleich kann wahlweise mit oder ohne Datum erfolgen. Die Steuerung dafür übernimmt das Flipflop NODA, das über den Bus gesetzt, gelesen und gelöscht werden kann.

Vergleich mit Datum : NODA = 0
Vergleich ohne Datum: NODA = 1

Bis zum ersten Setz- oder Löschbefehl bleibt der Zustand NODA undefiniert.

Serielle I^2C-Bus-Schnittstelle

Durch die Schnittstelle wird die Schaltung an die Valvo-Mikrocomputerfamilien MAB 8400 (NMOS) und PCF 84C00 (CMOS) angepaßt. Der I^2C-Bus ist ein bidirektionaler Zweileiterbus, dessen beide Leitungen SCL und SDA über Widerstände im System nach U_{DD} gezogen werden. Signale haben LOW-Pegel. SCL ist die Takt- und SDA die Datenleitung.

Grundbedingung für eine Datenübertragung (Bilder 1 und 2)

a) Die Datenübertragung kann nur beginnen, wenn der Bus frei ist (SCL = HIGH, SDA = HIGH).

b) Startbedingung: SDA wird LOW, während SCL = HIGH ist.

c) Stoppbedingung: SDA wird HIGH, während SCL schon HIGH ist.

d) Während eines Taktimpulses SCL = HIGH darf sich das Signal SDA nicht ändern (Übertragungszeit). Eine Datenbitänderung darf nur erfolgen, wenn das Taktsignal SCL LOW ist.

Zwischen Start- und Stoppbedingung ist die Anzahl zu übertragender Daten nicht begrenzt. Die Informationen werden byteweise übertragen, zu jedem Byte gehört ein 9. Bit, das Quittungsbit ACK.

Adressierung und Quittung

Ein Mikrocomputer im System (Master) erzeugt den Systemtakt SCL und steuert damit den Datenverkehr mit den Peripherie-Schaltungen (Slaves). Er erzeugt die Startbedingung mit dem zwangsläufig nachfolgenden Adreßwort zum Adressieren einer Schaltung. Die Uhr-/Kalender-Schaltung hat die Adresse 11010 A1 A0 $R/\overline{W}$.

Adressierung von max. vier Schaltungen PCB 8573 durch zwei Setzbits:

zu Takt	1 2 3 4	5	6	7	8	9
			A1	A0	$R/\overline{W}$	ACK
Schaltung 1	1 1 0 1	0	0	0	X	0
Schaltung 2	1 1 0 1	0	0	1	X	0
Schaltung 3	1 1 0 1	0	1	0	X	0
Schaltung 4	1 1 0 1	0	1	1	X	0

Tabelle 2

1 = HIGH
0 = LOW
X = 1 oder 0

Die Adreßbits A1 und A0 müssen durch Beschalten der entsprechenden Anschlüsse 1 und 2 des PCB 8573, auch bei nur einer IS vorgegeben werden.
Mit dem 8. Bit $R/\overline{W}$, des auf die Startbedingung STA folgenden Datenwortes, wird die Betriebsart Schreiben oder Lesen bestimmt, bzw. Empfangen oder Senden.

$R/\overline{W} = 0$ bedeutet, daß das folgende Datenwort das Subadreßwort ist, das Steuerbefehle und/oder Zähler-Registeradressen vorgibt. Erst das nachfolgende 8 bit-Datenwort enthält die zu übertragenden Daten (Schreiben).

$R/\overline{W} = 1$ bedeutet, daß das folgende Datenwort der zu lesende Zähler-Registerinhalt ist.

Zu jeder 8 bit-Übertragung (Byte) gehört ein 9. Bit, das Quittungsbit ACK (acknowledge), mit A abgekürzt. Es wird vom Datenempfänger, synchron zum 9. Taktimpuls auf SCL (LOW), generiert, dadurch, daß SDA auf LOW gesetzt wird. Bei $R/\overline{W}$ = 0 ist der Mikrocomputer der Sender und der PCB 8573 erzeugt als Empfänger das Quittungsbit ACK, bei $R/\overline{W}$ = 1 verhält es sich genau umgekehrt. Eine durch den Mikrocomputer unterdrückte Quittung beim Lesen (SDA bleibt während des 9. Taktimpulses HIGH) führt zum Ende des Lesevorganges. Der Mikrocomputer beendet durch eine Stoppbedingung die Übertragung.

Subadreßwort

Im vorangegangenen Adreßwort muß $R/\overline{W}$ = 0 sein. Das 8 bit-Subadreßwort besteht aus 4 Steuerbits (C-Bits) und 4 Subadreßbits (B-Bits).

Tabelle 2

zu Takt	1	2	3	4	5	6	7	8	Funktion
	C3	C2	C1	C0	B3	B2	B1	B0	
	0	0	0	0	0	0	0	0	Lade Adresse für Zeitzähler-Stunde
	0	0	0	0	0	0	0	1	-Minute
	0	0	0	0	0	0	1	0	-Tag
	0	0	0	0	0	0	1	1	-Monat
	0	0	0	0	0	1	0	0	Lade Adresse für Alarmregister-Stunde
	0	0	0	0	0	1	0	1	-Minute
	0	0	0	0	0	1	1	0	-Tag
	0	0	0	0	0	1	1	1	-Monat
	0	0	0	1	X	X	X	X	Lese-Zustand MIN, SEC, NODA, COMP, POWF
	0	0	1	0	X	X	X	X	Vorteiler- und Sekundenzähler-Reset (ohne Minuten Auf-/Abrundung)
	0	0	1	1	X	X	X	X	Sekundenzähler-Reset (mit Minuten Auf-/Abrundung) [1]
	0	1	0	0	X	X	X	X	Lösche NODA [2]
	0	1	0	1	X	X	X	X	Setze NODA [2]
	0	1	1	0	X	X	X	X	Lösche COMP [2]

[1]) Bewirkt eine Zeitkorrektur um maximal ±30 s. War der Sekundenzähler <30, so erfährt der Minutenzähler keinen Übertrag. Ein Sekundenzähler >30 ergibt einen Übertrag in den Minutenzähler (Aufrundung).

[2]) siehe "Komparator"

(Subadreßwort, Fortsetzung)
Nach einem Subadreßwort darf bereits eine Stoppbedingung folgen. Je nach der Bedeutung des Adreßwortes wird entweder eine Subadresse (z.B. Zeitzähler"Tag") geladen und gespeichert oder ein Steuerbefehl ausgeführt (z.B. "Lösche COMP").

Schreibvorgang für Subadresse alleine:
(STA = Startbedingung, A = Quittungsbit und STO = Stoppbedingung)

STA / 1101 0XX0 / A / 0111 XXXX / A / STO

Adreßwort Schreiben / Subadreßwort "Lösche COMP"/

Tabelle 3

Das Quittungsbit ACK des PCB 8573 als Slave-Empfänger ist vom Subadreßwort wie folgt abhängig:

Subadreßwort								Zustand des ACK-Bits nach		
C3	C2	C1	C0	B3	B2	B1	B0	Adreßwort	Subadreßwort	Datenwort
0	0	0	0	0	X	X	X	0	0	0
0	0	0	0	1	X	X	X	0	1	1
0	0	0	1	X	X	X	X	0	0	1
0	0	1	0	X	X	X	X	0	0	1
0	0	1	1	X	X	X	X	0	0	1
0	1	0	0	X	X	X	X	0	0	1
0	1	0	1	X	X	X	X	0	0	1
0	1	1	0	X	X	X	X	0	0	1
0	1	1	1	X	X	X	X	0	1	1
1	X	X	X	X	X	X	X	0	1	1
X $\triangleq$ 0 oder 1								1 $\triangleq$ keine Quittung		

Datenwort beim Schreiben

Im vorangehenden Adreßwort muß R/$\overline{W}$ = 0 sein. Mit dem zweiten Byte erwartet die Schaltung ein Subadreßwort und danach ein oder mehrere Datenwörter. Sind im Subadreßwort die vier Steuerbits Null, so wird nach jedem Datenwort der Wert der Subadressbits B1 und B0 automatisch um 1 erhöht (Autoinkrementierung), auch umlaufend von 11 nach 00. Die Subadreßbits B3 und B2 bleiben dabei unbeeinflußt.

Tabelle 4

Ein Datenwort für den Zeitzähler oder das Alarmregister ist in zwei Gruppen mit je 4 bit BCD-codiert:

zu Takt	Zehner 1	2	3	4	Einer 5	6	7	8
Datenwort für	UD	UC	UB	UA	LD	LC	LB	LA
Stunde	X	X	d	d	d	d	d	d
Minute	X	d	d	d	d	d	d	d
Tag	X	X	d	d	d	d	d	d
Monat	X	X	X	d	d	d	d	d

X ≙ 0 oder 1 d ≙ Datenbit

Schreibvorgang:

STA / 1101 0XX0 / A / 0000 0010 / A / 0010 0110 / A / 0001 0000 / A / STO

/ Adreßwort / Subadreßwort zB. "Zeitzä.-Tag" / Datenwort [1]) zB. 26 / Datenwort [1]) zB. 10 für Monat /

Datenwort beim Lesen

Ein gelesenes Datenwort aus dem Zeitzähler oder dem Alarmregister ist in zwei Gruppen zu je vier Bit BCD-codiert. Im Zähler oder Register nicht vorhandene Bits werden mit 0 übertragen. Mit entsprechender Subadressierung können auch die Signale MIN, SEC, NODA, COMP und POWF gelesen werden.

Tabelle 5

zu Takt	Zehner 1	2	3	4	Einer 5	6	7	8
Datenwort aus	UD	UC	UB	UA	LD	LC	LB	LA
Stunde	0	0	d	d	d	d	d	d
Minute	0	d	d	d	d	d	d	d
Tag	0	0	d	d	d	d	d	d
Monat	0	0	0	d	d	d	d	d
Zustand von	0	0	0	MIN	SEC	NODA	COMP	POWF

d ≙ Datenbits

(Fußnote auf folgender Seite)

(Lesevorgang, Fortsetzung)

Es gibt zwei verschiedene Lesevorgänge (Protokolle).

a) Lesevorgang mit Setzen der Subadresse:

STA / 1101 0XX0 / A / 0000 0000 / A / STA / 1101 0XX1 / A / 00XX XXXX / A /...

/ Adreßwort Schreiben / Subadreßwort zB. Zeitzä-Std / Adreßwort Lesen / Datenwort Stunde [1] /

Forts. .../ 0XXX XXXX / $\overline{A}$ [2] / STO

/ Datenwort Minute [1] /

b) Lesevorgang ohne Setzen der Subadresse: [2]

STA / 1101 0XX1/ A / 0XXX XXXX / A / 0XXX XXXX / $\overline{A}$ / STO

/ Adreßwort Lesen / Datenwort[1] / Datenwort[1] /

zu a) Das Protokoll enthält zwei Startbedingungen. Bis zur zweiten Startbedingung wird in der Schaltung die Subadresse gesetzt - allerdings ohne Stoppbedingung. Nach der zweiten Startbedingung folgt das Adreßwort mit R/$\overline{W}$ = 1 (Lesen), die Schaltung PCB 8573 wird nun zum Slave-Sender.

er Mikrocomputer kann nun von der gesetzten Subadresse beginnend ein oder ehrere Datenwörter lesen (Autoinkrement wirksam).

zu b) Gleich nach dem Adreßwort mit R/$\overline{W}$ = 1 (Lesen) beginnt das Lesen mit der zuletzt gespeicherten Subadresse (Vorgeschichte). War die zuletzt übertragene Subadresse ein Setz- oder Löschbefehl (beim Lesen unsinnig), so quittiert die Schaltung das Adreßwort nicht.

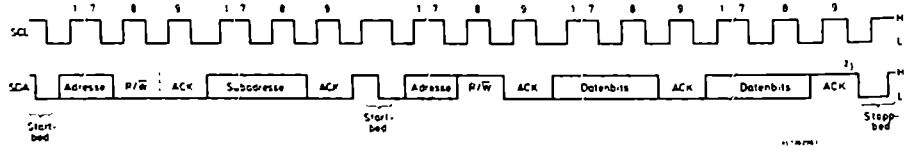


Bild 1 I^2C-Bus-Übertragung (Lesevorgang mit Setzen der Subadresse)

Fußnoten:

[1]) Subadresse automatisch inkrementiert für das nächstfolgende Datenwort

[2]) Der Mikrocomputer signalisiert durch eine Nicht-Quittung nach dem letzten Datenbit beim Lesen, daß der Lesevorgang nun beendet ist. Der PCB 8573 beläßt darauf die Leitung SDA im HIGH-Zustand.

Pegelumsetzer (PU)

Um die Anpassung an den I^2C-Bus zu ermöglichen, hat die Schaltung Pegelumsetzer. Sie benötigen die Speisespannung U_{DD} (typ. 5 V) zwischen den Anschlüssen U_{DD} und U_{SS2}.

Batterie-Spannungsüberwachung

Bei Ausfall oder Unterschreitung der Batteriespannung $U_{DD} - U_{SS1}$ wird ein Flipflop POWF (power fail) gesetzt. Es kann über den Bus gelesen werden. Die Überwachung kann wahlweise durch einen internen oder externen, je nach Höhe der nominellen Batteriespannung, Schwellwertdiskriminator erfolgen. Die Steuerung erfolgt an den Eingängen EXTPF und PFIN (siehe Bild 3).

EXTPF = U_{SS1} , PFIN = U_{DD} :	interner Diskriminator wirksam
EXTPF = U_{DD} , PFIN = X :	externer Diskriminator an PFIN wirksam bei PFIN = U_{SS1} wird das Flipflop gesetzt
EXTPF = U_{SS1} , PFIN = U_{DD} :	nicht erlaubt (Testzustand)

Eine Überwachung durch die interne Diskriminatorschaltung eignet sich bei Batterien >1,4 Volt. POWF wird gesetzt, sobald $U_{DD} - U_{SS1}$ unter typ 1,2 V fällt. POWF wird gelöscht, wenn ein Schreibbefehl über den Bus in den Zeitzähler oder das Alarmregister erfolgt ist, vorausgestzt die Batteriespannung hat wieder den vorgeschriebenen Wert.

Einschalt-Reset

Die interne Reset-Schaltung bewirkt, daß nach dem Einschalten der Speisespannung $U_{DD} - U_{SS2}$ die Schaltung als Slave-Empfänger arbeitet (SCL und SDA = HIGH).

TEST-Eingang

Der Anschluß ist an Masse zu legen.

PCB 8573

Absolute Grenzwerte $U_{SS2} = 0$ V

Speisespannung	$U_{DD}-U_{SS2}$	=	max.	-0,3...8	V
Batteriespannung	$U_{DD}-U_{SS1}$	=	max.	-0,3...8	V
Spannung an SCL und SDA	U	=	max.	U_{DD} + 0,8 V	Serienwiderst. > 500 Ω
	-U	=	max.	U_{DD} - 0,8 V	
Spannungen an anderen Anschlüssen	U	=	max.	U_{DD} + 0,6 V	
	-U	=	max.	U_{DD} - 0,6 V	
Eingangsstrom	I_I	=	max.	100	µA
Ausgangsstrom	I_Q	=	max.	10	mA
Verlustleistung pro Ausgang	P_Q	=	max.	100	mW
Verlustleistung pro Gehäuse	P_{tot}	=	max.	200	mW
Umgebungstemperatur	ϑ_U	=		0...+70	°C
Lagerungstemperatur	ϑ_S	=		-55...+125	°C
(Typ PCF 8573 in Vorbereitung	ϑ_U	=		-40...+85	°C)

Statische Kenn- und Betriebswerte bei $U_{SS2} = 0$ V, $U_{DD}-U_{SS2} = U_{DD}$, $U_{DD}-U_{SS1} = U_{Bat}$ (Batterie) und ϑ_U = 0...+70 °C, sofern nicht anders angegeben

			min.	typ.	max.		Bemerkungen
Speisespannung	$U_{DD}-U_{SS2}$	=	2,5	5	6	V	
Batteriespannung	$U_{DD}-U_{SS1}$	=	1,1	-	2,6	V	
Ruhestrom	$-I_{SS2}$	=	-	-	50	µA	U_{DD} = 5 V
Batteriestrom	$-I_{SS1}$	=	-	-	10	µA	U_{Bat} = 1,5 V
Eingänge SCL, SDA, A0, A1, TEST							
Eingänge mit Pegelumsetzer							
Eingangsspannung HIGH	U_{IH}	=	0,7 U_{DD}	-	-	V	U_{DD} = 2,5...6 V
Eingangsspannung LOW	U_{IL}	=	-	-	0,3 U_{DD}	V	U_{DD} = 2,5...6 V
Leckstrom bei ϑ_U = 25 °C							
für U_I = 6 V	I_I	=	-	-	1	µA	U_{DD} = 6 V
für U_I = 0 V	$-I_I$	=	-	-	1	µA	U_{DD} = 6 V

			min.	typ.	max.		Bemerkungen
Ausgänge SEC, MIN, COMP, FSET							
Ausgangsspannung HIGH							
bei $-I_Q$ = 0,5 mA	$U_{Q\,H}$	=	U_{DD}-0,4	-	-	V	U_{DD} = 4...6 V
bei $-I_Q$ = 0,1 mA	$U_{Q\,H}$	=	U_{DD}-0,4	-	-	V	U_{DD} = 2,5 V
Ausgangsspannung LOW							
bei I_Q = 1,6 mA	$U_{Q\,L}$	=	-	-	0,4	V	U_{DD} = 4...6 V
bei I_Q = 0,3 mA	$U_{Q\,L}$	=	-	-	0,4	V	U_{DD} = 2,5 V
Ausgangs SDA							
(N-Kanal "open drain"-Transistor)							
Ausgangsspannung LOW (aktiv)							
bei I_Q = 3 mA	$U_{Q\,L}$	=	-	-	0,4	V	U_{DD} = 2,5...6 V
Ausgangsstrom HIGH							
bei ϑ_U = 25 °C, U_{QH} = 6 V	$I_{Q\,H}$	=	-	-	1	µA	U_{DD} = 6 V
Eingänge EXTPF und PFIN							
Eingangsspannung HIGH	$U_{I\,H}$	=	0,7 U_{Bat}	-	-	V	U_{Bat} = 1,1...2,6 V
Eingangsspannung LOW	$U_{I\,L}$	=	U_{SS1}	-	0,3U_{Bat}		U_{Bat} = 1,1...2,6 V
Leckstrom bei ϑ_U = 25 °C							
für U_I = 2,6 V	I_I	=	-	-	0,1	µA	U_{Bat} = 2,6 V
für U_I = U_{SS1}	$-I_I$	=	-	-	0,1	µA	U_{Bat} = 2,6 V
Schwellspannung für interne Spannungsüberwachung	U_{TH1}	=	1	1,2	1,4	V	U_{EXTPF} = U_{PFIN} = U_{SS1}
Einschalt-Reset-Schwelle	U_{TH2}	=	1,5	2,0	2,5	V	U_{SCL} = U_{SDA} = U_{DD}

Dynamische Kenn- und Betriebswerte bei U_{SS2} = 0 V, $U_{DD}-U_{SS2} = U_{DD}$ und $U_{DD}-U_{SS1} = U_{Bat}$ (Batterie) und ϑ_U= 0...+70 °C, sofern nicht anders angegeben

			min.	typ.	max.		Bemerkungen
I²C-Bus-Anschlüsse SCL, SDA	$t_{p\,H}$	=	4	-	-		nur für SCL
Impulsdauer	$t_{P\,L}$	=	4,7	-	-	µs	nur für SCL
Filter-Zeitkonstante	T	=	0,25	1	2,5	µs	
Eingangskapazität	C_I	=	-	-	7	pF	
Kapazität der Busleitung	C_{Bus}	=	-	-	400	pF	
Quarzoszillator (Zeitbasis)							
32,768 kHz-Quarz							
Serienwiderstand	R_S	=	-	-	40	kΩ	
Parallelkapazität	C_L	=	-	0	-	pF	
Trimmerkapazität	C_{Tr}	=	-	5...25	-	pF	
Ausgangskapazität OSCO	C	=	-	40	-	pF	
Rückkopplungswiderstand intern	R_R	=	-	3	-	MΩ	
Oszillatorstabilität							
für ΔU_{DD1} = 1,55 ± 0,1 V	$\frac{f}{f_o}$	=		$2 \cdot 10^{-6}$			ϑ_U = 25 °C
Eingänge EXTPF, PFIN							
Übergangszeit für EXTPF	t_r, t_f	=	-	-	1	µs	U_{Bat} = 1,1...2,6 V
Übergangszeit für PFIN	t_r, t_f	=	-	-	∞	µs	U_{Bat} = 1,1...2,6 V

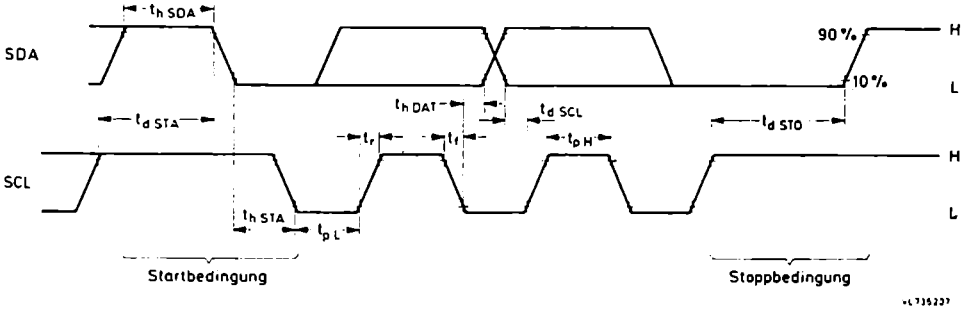


Bild 2 Zeitabläufe auf dem I^2C-Bus

max. Taktfrequenz f_{SCL}	f_{SCL}	100 kHz
Taktimpulsdauer HIGH	$t_{p\,H}$	> 4 µs
Taktimpulsdauer LOW	$t_{p\,L}$	>4,7 µs
Übergangszeiten	t_r	< 1 µs
	t_f	<300 ns
Startbedingung	$t_{h\,SDA}$	>4,7 µs
bei Startwiederholung	$t_{d\,STA}$	>4,7 µs
	$t_{h\,STA}$	> 4 µs
Stoppbedingung	$t_{d\,STO}$	>4,7 µs
Datenübertragung	$t_{h\,DAT}$	> 0
	$t_{d\,SCL}$	>0,25 µs

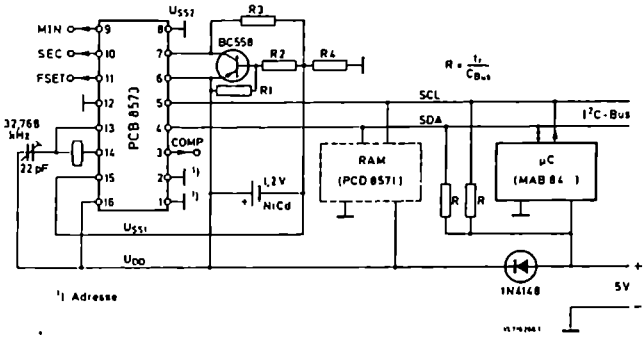
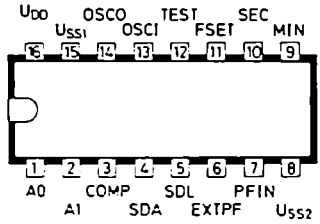


Bild 3 Applikation für Batteriespannung < 1,4 V, R4 begrenzt den Ladestrom

PCB 8573

Gehäuse SOT-38, Epoxid-Plastik, 16 Anschlüsse

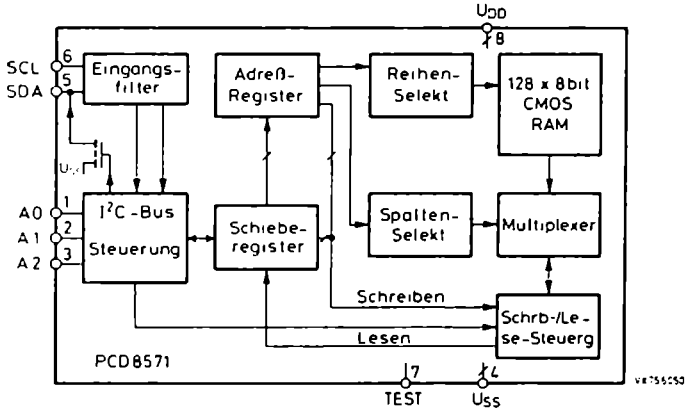
Anschlußbelegung



Anschluß		Signalbelegung
(16)	U_{DD}	+Speisespannung und Pluspol der Batterie
(15)	U_{SS1}	$U_{DD} - U_{Bat}$, Minuspol der Batterie
(8)	U_{SS2}	Masse (0 V)
(1)	A0	} Setzeingänge für Adresse
(2)	A1	
(4)	SDA [1]	Dateneingangsleitung } I^2C-Bus [1])"open-drain"-Ausgang, N-Kanal
(5)	SCL	Taktleitung
(6)	EXTPF	Setzeingang für externen Überwachungsdiskriminator
(7)	PFIN	Eingang für Batteriespannungs-Überwachung
(3)	COMP	Schaltausgang des Komparators (Alarm)
(9)	MIN	Ausgang 1/60 Hz
(10)	SEC	Ausgang 1 Hz
(11)	FSET	Ausgang 128 Hz für Meßzwecke
(12)	TEST	an Masse
(13)	OSCI	Eingang Oszillator
(14)	OSCO	Ausgang Oszillator

PCD 8571

Integrierte CMOS-Schaltung
SCHREIB- / LESESPEICHER (RAM) für 128 x 8 bit
mit serieller I^2C-Bus-Schnittstelle
für Systeme mit Mikrocontrollern



Besonderheiten

- großer Betriebsspannungsbereich
- sehr geringe Datenerhaltungsspannung
- sehr geringer Stand-by-Strom
- serielle 2-Draht-I^2C-Bus-Schnittstelle
- externe Adreßcodierung für maximal 8 Schaltungen
- automatische Wortadreß-Inkrementierung
- platzsparendes DIL-Gehäuse mit 8 Anschlüssen

Kurzdaten

Speisespannung	U_{DD}	=	2,5 ... 6	V
Datenerhaltungsspannung	U_{Batt}	$\geq$	1	V
Stand-by-Strom für Datenerhaltung	I_{SB}	<	5	µA
Stand-by-Strom im Power-down-Modus	I_{PD}	=	typ. 50	nA
Eingangsfrequenz (I^2C-Bus)	f_{SCL}	=	max. 100	kHz

PCD 8571

Funktionsbeschreibung

Der Schreib-/Lesespeicher PCD 8571 kann z.B. als Programmspeicher in Radio-, Fernseh- und VCR-Geräten verwendet werden. Durch seinen geringen Stand-by-Strom (2 µA) kann er mit Hilfe einer 1,2 V-Batterie/Akku über lange Zeit Daten speichern. Seine I^2C-Bus-Schnittstelle paßt ihn an die Valvo-Mikrocomputerfamilien MAB 8400 und PCF 84C00 an. Der I^2C-Bus ist ein bidirektionaler Zweileiterbus. Seine beiden Leitungen SDA und SCL werden im System über Widerstände nach U_{DD} gezogen, der Bus ist LOW aktiv. SDA ist die Datenleitung und SCL die Taktleitung.

Anmerkung: Literatur über den I^2C-Bus von Valvo

"Serielle I^2C-Bus-Schnittstelle bei den Mikrocomputern der Familie 8400", Technische Informationen für die Industrie, 811215.

Grundbedingungen für eine Datenübertragung (Bilder 1 und 2)

a) Die Datenübertragung kann nur beginnen, wenn der Bus frei ist (SDA = HIGH, SCL = HIGH)

b) Startbedingung: SDA wird LOW, während SCL = HIGH ist

c) Stoppbedingung: SDA wird HIGH, während SCL schon HIGH ist

d) Während eines Taktimpulses SCL = HIGH darf sich das Signal SDA nicht ändern (Übertragungszeit). Eine Datenänderung darf nur erfolgen, wenn das Taktsignal LOW ist.

Zwischen Start- und Stoppbedingung ist die Anzahl zu übertragender Daten nicht begrenzt. Die Informationen werden byteweise übertragen, zu jedem Byte gehört ein 9. Bit, das Quittungsbit ACK.

Adressierung und Quittierung

Ein Mikrocomputer im System (Master) erzeugt den Systemtakt SCL und steuert damit den Datenverkehr mit den Peripherieschaltungen (Slaves). Er erzeugt die Startbedingung mit dem zwangsläufig nachfolgenden Adreßwort zum Adressieren einer Schaltung.

Adressierung für max. acht Schaltungen PCD 8571 (9 bit):

Takt	1	2	3	4	5	6	7	8	9
					A2	A1	A0	R/$\overline{W}$	ACK
Schaltung 1	1	0	1	0	0	0	0	X	0
Schaltung 2	1	0	1	0	0	0	1	X	0
.		.				.		.	.
.		.				.		.	.
Schaltung 8	1	0	1	0	1	1	1	X	0

1 ≙ HIGH
0 ≙ LOW
X ≙ 1 oder 0

Die Adreßbits A0, A1 und A2 müssen durch Beschalten der entsprechenden Anschlüsse des PCD 8571 auch bei nur einem Speicher vorgegeben werden.
Mit dem 8. Bit R/$\overline{W}$ des auf die Startbedingung STA folgenden Adreßwortes wird die Betriebsart Schreiben oder Lesen bestimmt, bzw. Empfangen oder Senden.

R/$\overline{W}$ = 0 bedeutet, daß das folgende Byte die 8 bit-Wortadresse[1]) für den Wortadreßspeicher ist. Erst das nachfolgende Byte enthält die zu speichernden Daten.

R/$\overline{W}$ = 1 bedeutet, daß das nächste Datenwort der zu lesende Speicherinhalt ist.

Zu jeder 8 bit-Übertragung gehört ein 9. Bit, das Quittungsbit ACK (acknowledge) mit A abgekürzt. Es wird vom Datenempfänger, synchron zu dem 9. Taktimpuls auf SCL (LOW), generiert, dadurch, daß SDA auf LOW gesetzt wird.
Bei R/$\overline{W}$ = 0 ist der Mikrocomputer der Sender und der Speicher als Empfänger erzeugt das Quittungsbit, bei R/$\overline{W}$ = 1 verhält es sich genau umgekehrt.
Eine durch den Mikrocomputer unterdrückte Quittung beim Lesen (SDA = HIGH, während des 9. Taktimpulses) führt zum Ende des Lesevorganges und der Speicher wird Slave-Empfänger. Der Mikrocomputer erzeugt anschließend die Stoppbedingung.

---

[1]) nur 7 bit codiert ≙ 128 Wortadressen, Bit 8 (MSB) nicht benutzt

Schreibvorgang (STA = Startbedingung, A = Quittungsbit, STO = Stoppbedingung)

STA/ 1010 XXX0/ A / XXXX XXXX / A / XXXX XXXX / A / XXXX XXXX / A / .../STO/
/ Adreßwort / Wortadresse / Datenbits[1]) / Datenbits[1]) / ...

Der Schreibvorgang setzt immer eine Wortadresse voraus, R/$\overline{W}$ = 0 im Adreßwort.
Die Anzahl der Datenbytes darf auch Null sein (nur setzen der Wortadresse).

Lesevorgang mit Setzen der Wortadresse

STA/ 1010 XXX0 / A / XXXX XXXX / A / STA/ 1010 XXX1 / A / XXXX XXXX / $\overline{A}$[2]) / STO/
/ Adreßwort / Wortadresse / Adreßwort / Datenbits[1]) /
Schreiben Lesen

Lesevorgang ohne Setzen der Wortadresse

Als nächste Wortadresse dient die bereits im Speicher zuvor adressierte.
STA/ 1010 XXX1 / A / XXXX XXXX / A / XXXX XXXX / A / ..... / $\overline{A}$ / STO/ [2])
/ Adreßwort Lesen / Datenbits[1]) / Datenbits[1]) / ...

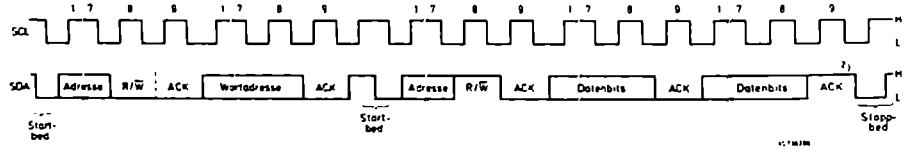


Bild 1 I²C-Bus-Übertragung (Lesevorgang mit Setzen der Wortadresse)

---

[1]) Aufgrund der automatischen Inkrementierung schaltet die Wortadresse im Register mit einem geschriebenen oder gelesenen Datenbyte um 1 weiter. In 9 bit-Sequenzen können weitere Datenwörter gelesen oder geschrieben werden.

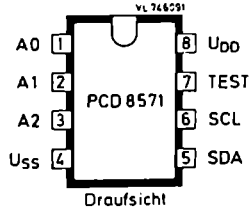
[2]) Der Mikrocomputer signalisiert durch Nicht-Quittung $\overline{A}$ beim Lesen nach dem letzten Datenbit, daß der Lesevorgang beendet ist. Der Speicher beläßt dann die Leitung SDA im HIGH-Zustand.

Absolute Grenzwerte U_{SS} = 0 V

Speisespannung	U_{DD}	=	max.	8		V
	$-U_{DD}$	=	max.	0,8		V
Ein-/Ausgangsspannungen						
	U_I	=	max.	U_{DD}+0,8		V
	$-U_I$	=	max.	0,8		V
Ein-/Ausgangsgleichströme	$\pm I_I$, $\pm I_Q$	=	max.	10		mA
Speisestrom	$\pm I_{DD}$, $\pm I_{SS}$	=	max.	50		mA
Gesamtverlustleistung	P_{tot}	=	max.	300		mW
Verlustleistung pro Ausgang	P_Q	=	max.	50		mW
Umgebungstemperatur	ϑ_U	=	-25	...	+70	°C
Lagerungstemperatur	ϑ_S	=	-65	...	+150	°C

Gehäuse SOT-97 A, Epoxid-Plastik, 8 Anschlüsse (PCD 8571 P)
SOT-151 A, Keramik (Cerdip), 8 Anschlüsse (PCD 8571 D)
SOT-176, SO-8L Miniaturgehäuse, Epoxid-Plastik, 8 Anschlüsse (PCD 8571 T)

Anschlußbelegung



Anschluß		Signal	
(4)	U_{SS}	Masse (0 V)	
(8)	U_{DD}	+Speisespannung	
(1)	A0	Setzeingänge für Schaltungsadresse	
(2)	A1		
(3)	A2		
(5)	SDA	Daten-Ein-/Ausgang	I^2C-Bus
(6)	SCL	Takteingang	

Kenn- und Betriebswerte bei U_{SS} = 0, U_{DD} = 2,5...6 V und ϑ_U = -25...+70 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bemerkungen
Speisespannung	U_{DD}	=	2,5	-	6,0	V	
Stand-by-Speisestrom	I_{DD}	=	-	-	5	µA	U_{DD} = 5 V
Speisestrom (f_{SCL}= 100 kHz)	I_{DD}	=	-	-	200	µA	U_{DD} = 5 V
Datenerhaltungsspannung	U_{Bat}	=	1	-	-	V	
Stand-by-Strom	I_{Bat}	=	-	-	2	µA	U_{Bat} = 1 V
Speisestrom im Power-down-Modus bei ϑ_U = 25 °C (siehe Bild 3)	I_{DD}	=	-	50	200	nA	
Einschaltreset für SCL, SDA							
Schwellwertspannung bei	U_{DD}	=	1,5	1,9	2,3	V	U_{SCL}=U_{SDA}=U_{DD}
Setzeingänge A0, A1, A2							
ingangsleckstrom	$\pm I_I$	=	-	-	100	nA	U_I = U_{DD} oder U_{SS}
^{2}C-Bus SDA und SCL							
Eingangsspannung HIGH	$U_{I\,H}$	=	0,7 U_{DD}	-	U_{DD}+0,8V		
Eingangsspannung LOW	$U_{I\,L}$	=	-0,8V	-	0,3 U_{DD}		
Ausgangsstrom LOW	$I_{Q\,L}$	=	3	-	-	mA	$U_{Q\,L}$ = 0,4 V
Ausgangsstrom HIGH	$I_{Q\,H}$	=	-	-	100	nA	$U_{Q\,H}$ = U_{DD}
Eingangskapazität [1])	C_I	=	-	-	7	pF	U_I = 0 V
Eingangsfrequenz	f_{SCL}	=	0	-	100	kHz	
unwirksame Störimpulsdauer	t_p	=	-	-	100	ns	

(Bei größeren Eingangsimpulsen als U_{DD} sind Reihenwiderstände vorzusehen, der Eingangsstrom für SCL und SDA darf ±500 nA nicht überschreiten.)

[1]) C_{Bus} < 400 pF (maximale Buskapazität pro Leitung)

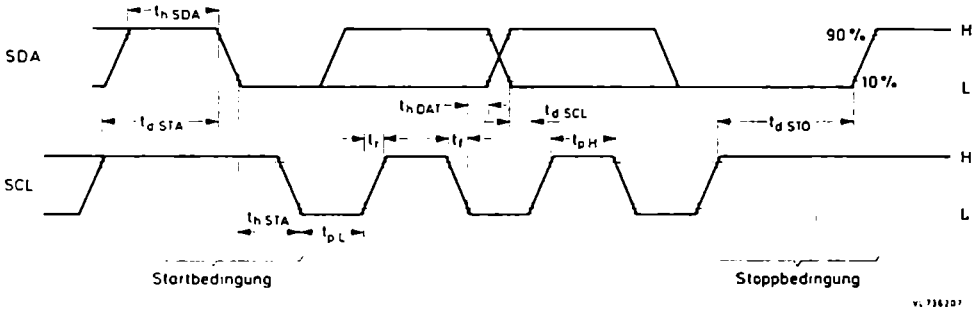


Bild 2 Zeitabläufe auf dem I^2C-Bus

max. Taktfrequenz f_{SCL}	f_{SCL}	100 kHz
Taktimpulsdauer HIGH	$t_{p\,H}$	> 4 µs
Taktimpulsdauer LOW	$t_{p\,L}$	>4,7 µs
Übergangszeiten	t_r	< 1 µs
	t_f	<300 ns
Startbedingung	$t_{h\,SDA}$	>4,7 µs
bei Startwiederholung	$t_{d\,STA}$	>4,7 µs
	$t_{h\,STA}$	> 4 µs
Stoppbedingung	$t_{d\,STO}$	>4,7 µs
Datenübertragung	$t_{b\,DAT}$	> 0
	$t_{d\,SCL}$	>0,25 µs

Power-down-Modus

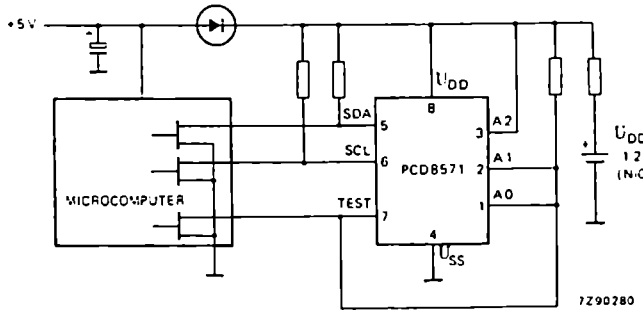
In dieser stromsparenden Betriebsart bleiben die gespeicherten Daten erhalten, die I^2C-Bus-Schnittstelle ist jedoch außer Betrieb. Die Adreßeingänge A0, A1 und A2 werden unterschiedlich behandelt. HIGH-Eingänge werden direkt mit U_{DD} verbunden. Die LOW-Eingänge werden direkt mit TEST (Anschluß 7) verbunden und bedingungsabhängig bei Betrieb durch einen Transistor an Masse gelegt, in Bild 3 zB. durch einen Mikrocomputer.

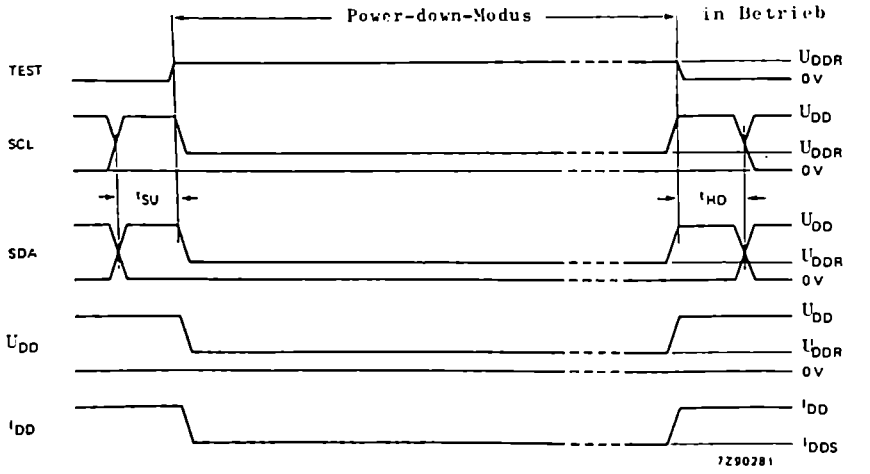
Power-down-Modus: $U_{DD} = U_{DDR}$ und $U_{TEST} = U_{DDR}$

Schaltung in Betrieb: $U_{DD} > U_{DDR}$ und $U_{TEST} < 0{,}8$ V (LOW)

Bild 3

Applikationsbeispiel Power-down-Modus und Timing (unten) ($t_{SU} > 4$ µs, $t_{HD} > 4$ µs)





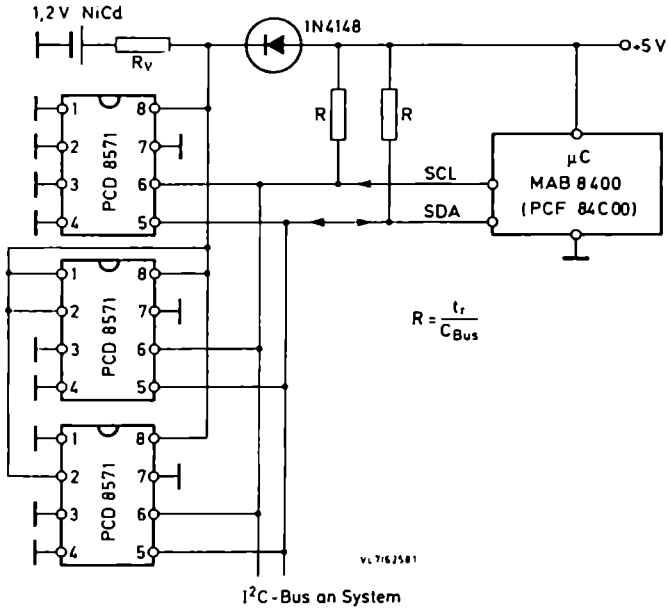


Bild 4 Beispiel eines Schreib-/Lesespeichers (384x8 bit) mit drei Schaltungen PCD 8571. Die Schaltungen haben durch die Außenbeschaltung verschiedene Adressen erhalten (Anschlüsse 1, 2 und 3).

PCE 2100
PCE 2110
PCE 2111
PCF 2112

Monolithisch integrierte CMOS-Schaltungen
LCD - ANZEIGENTREIBER
mit serieller Schnittstelle (CBUS)

Typenauswahl	PCE 2100	PCE 2110	PCE 2111	PCF 2112
LCD-Segmente	40	60	64	32
LED-Ansteuerung	-	2	-	-
Anzeigeart	Duplex	Duplex	Duplex	statisch
Oszillatorfrequ. (Hz)	80	80	80	50
Gehäuse	SOT-117D	SOT-129	SOT-129	SOT-129
Anschlüsse	28	40	40	40
Miniaturgehäuse	SOT-136B (SO28)	SOT-158A (VSO40)	SOT-158A (VSO40)	SOT-158A (VSO40)
Datenwortlänge	22 bit	34 bit	34 bit	34 bit
Startbit	LOW	LOW	LOW	LOW

Besonderheiten

- Datenbuseingang mit Formatkontrolle zur Selektion von Datenwörtern
- kleine Speisespannung, geringe Stromaufnahme
- erweiterbar durch gleichartige Schaltungen dieser Typenreihe
- Eingänge CMOS- und NMOS-kompatibel
- auch im Miniaturgehäuse verfügbar
- PCF 2112 für statischen Betrieb

Kurzdaten				
Speisespannung	U_{DD}	=	2,25 ... 6,5	V
Speisestrom (ohne Lastströme)	I_{DD}	=	typ. 10	µA
Lastimpedanz	Z_Q	=	10 MΩ, 500 pF	
Umgebungstemperatur	ϑ_U	=	-25 ... +85	°C
für PCF 2112	ϑ_U	=	-40 ... +85	°C

VALVO

PCE 2100
PCE 2110
PCE 2111
PCF 2112

Funktionsbeschreibung am Beispiel einer 34 bit-Datenübertragung.

Die Schaltung verarbeitet serielle 34 bit-Datenwörter, die mit dem Systemtakt CLB synchronisiert, dem Eingang DATA angeboten werden. Eine Wortformat-Prüfschaltung unterscheidet zwischen Störungen und gültigen Übertragungen durch Prüfen der Wortlänge auf 34 bit, einschließlich führender Null, während DLEN = HIGH ist. Gültige Daten werden in das Auffangregister übernommen. Das 33. Datenbit bestimmt, ob die Datenbits 1 bis 32 in das Ausgaberegister A (Bit 33 = HIGH) oder in das Ausgaberegister B (Bit 33 = LOW) beim nachfolgenden Ladeimpuls an CLB (DLEN ist jetzt LOW) gegeben werden.

Erst mit der Übertragung von zwei gültigen Datenwörtern mit alternierendem Datenbit 33 sind alle 32 Anzeigebefehle übernommen. Die Zuordnungen der Datenbits zu den Ausgängen und Anschlüssen gehen aus der Anschlußbelegung ervor.

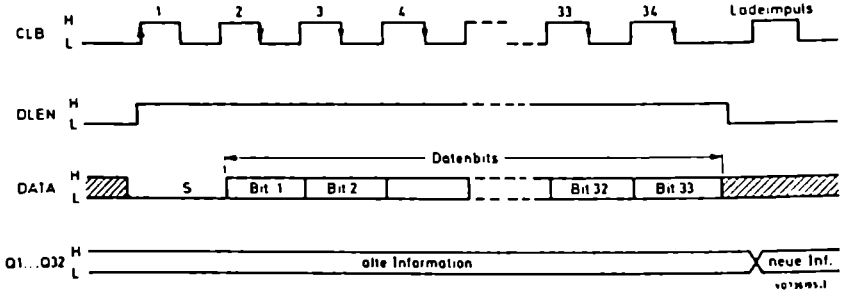


Bild 1 Impulsdiagramm der 34 bit-Datenübertragung, bestehend aus Startbit (0), 32 Datenbits und einem Ausgangsregister-Steuerbit

Zuordnungen fortlaufend

Datenbits	1	...	32
Ausgänge	Q1	...	Q32

PCE 2110. Das Datenbit 31 steuert die LED an Anschluß 15 und das Datenbit 32 die LED an Anschluß 14. Die LEDs leuchten, wenn Bit 31 (32) = HIGH ist, aber nur bei Ladebit 33 = HIGH.

PCE 2100. Hier beträgt die Datenwortlänge 22 bit. Es werden 20 Datenbits übertragen, mit dem 21. Bit wird das Ausgangsregister gesteuert. Ein 23. Impuls auf CLB ist der Ladeimpuls.

Zuordnungen fortlaufend	Datenbits	1	...	20
	Ausgänge	Q1	...	Q20

Duplexer

Ein Taktoszillator und ein Frequenzteiler erzeugen die Signale BP1 und BP2. Die Duplexfrequenz von typisch 80 Hz wird durch Beschaltung des Oszillatoreingangs mit 1 MΩ und 680 pF vorgegeben (Oszillatorfrequenz beim PCF 2112 ist 50 Hz, Beschaltung 1 MΩ und 1,5 nF). Die n Anzeigesegmente sind in zwei gleiche Gruppen aufgeteilt und sind zwischen den Ausgängen Q1 ... Qn und BP1 bzw. BP2 angeschlossen. Bild 2 zeigt für einen der Ausgänge Qx die vier in Frage kommenden Anzeigefälle: Aus-Aus, Ein-Aus, Aus-Ein und Ein-Ein.
Bei der Wahl der Speisespannung U_{DD} sind die Grenzdaten der LCD-Anzeigen zu berücksichtigen.

Q31 und Q 32 beim PCE 2110 sind "open-drain"-Ausgänge und schalten bei Ein gegen U_{SS} durch ($U_{Q\ L}$ = 0,2 V). LED-Vorwiderstände sind vorzusehen.

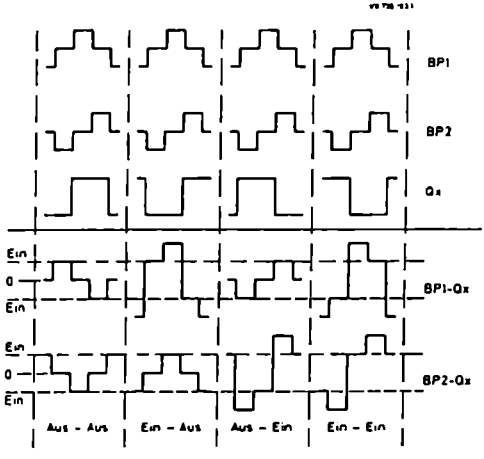
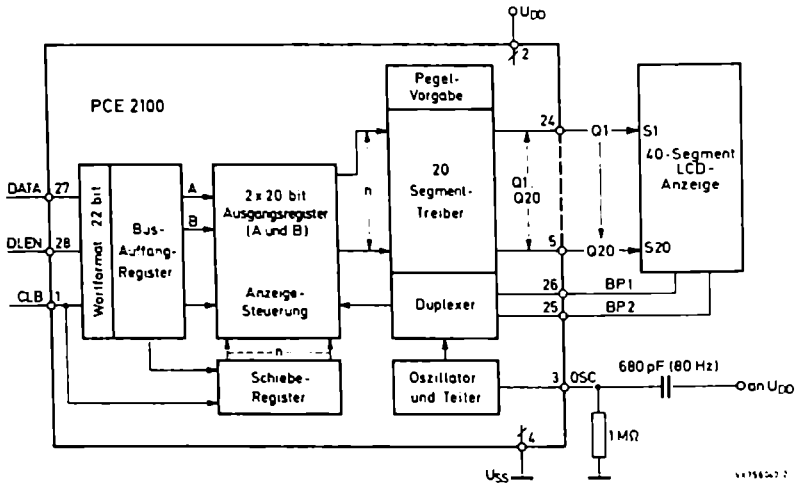
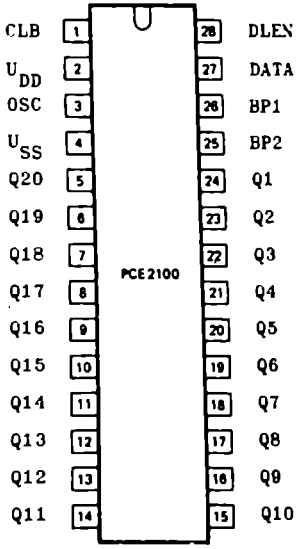


Bild 2 Ausgangssignal Qx in Kombination mit den Duplexersignalen BP1 und BP2

für Ein: $U_{Q\ rms}$ = 0,70 U_{DD}
für Aus: $U_{Q\ rms}$ = 0,35 U_{DD}





Gehäuse SOT-117D und SOT-136A

Anschlüsse

(2)	U_{DD}	+Speisespannung	
(4)	U_{SS}	Masse	
(3)	OSC	Oszillatoreingang	
(1)	CLB	Takteingang	CBUS
(27)	DATA	Dateneingang	CBUS
(28)	DLEN	Freigabeeingang	CBUS
(26)	BP1	Duplex-Ausgänge	
(25)	BP2	Duplex-Ausgänge	
(5...24)	Q20...Q1	LCD-Anschlüsse	

Bild 3 Blockschaltung und Anschlußbelegung des PCE 2100

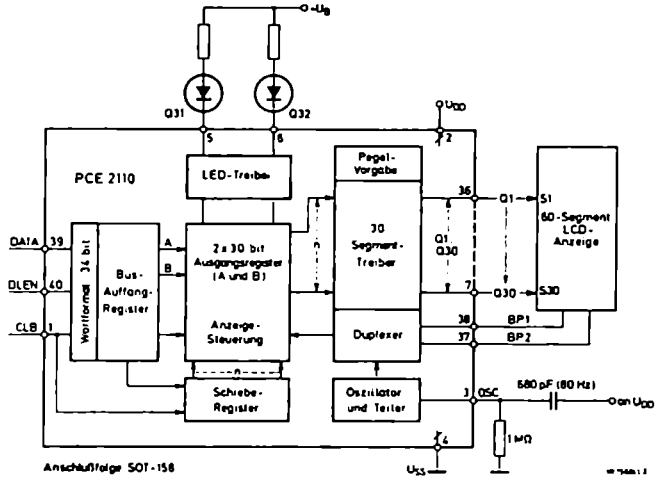
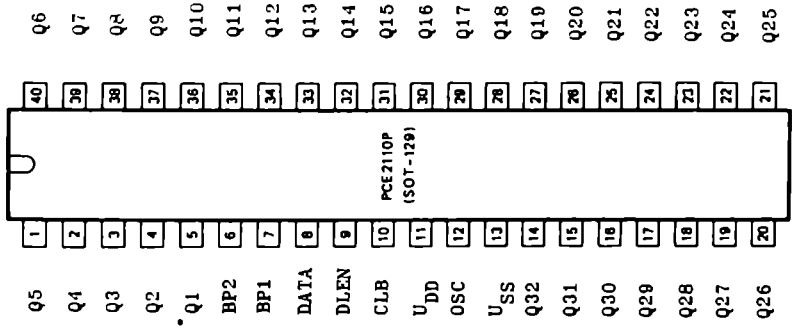
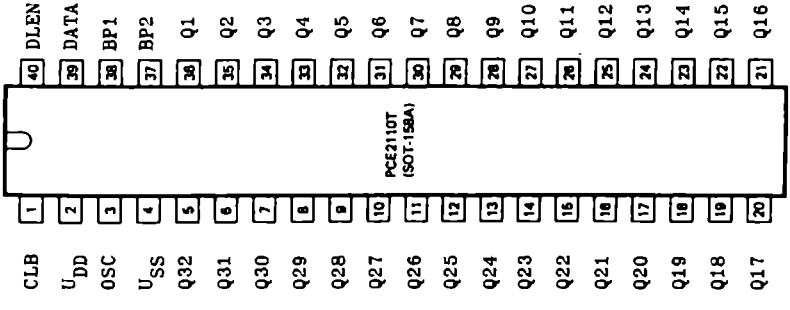


Bild 4

Blockschaltung und Anschlußfolgen des PCE 2110





Miniaturgehäuse

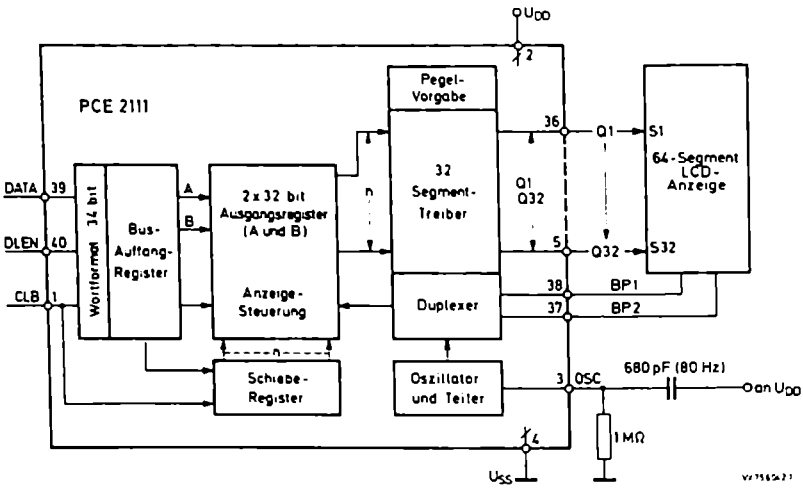


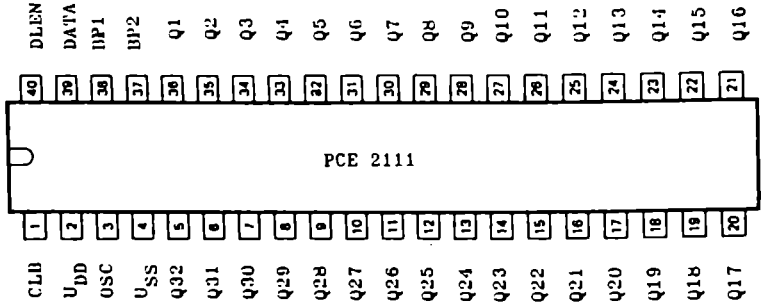
Bild 5 Blockschaltung und Anschlußfolge des PCE 2111

Anschlüsse

(2)	U_{DD}	+Speisespannung	
(4)	U_{SS}	Masse	
(1)	CLB	Takteingang	CBUS
(39)	DATA	Dateneingang	CBUS
(40)	DLEN	Freigabeeingang	CBUS

(38)	BP1	Duplexausgang
(37)	BP2	Duplexausgang
(5...36)	Q32 ... Q1	LCD-Anschlüsse

Gehäuse SOT-129 und Miniaturgehäuse SOT-158A



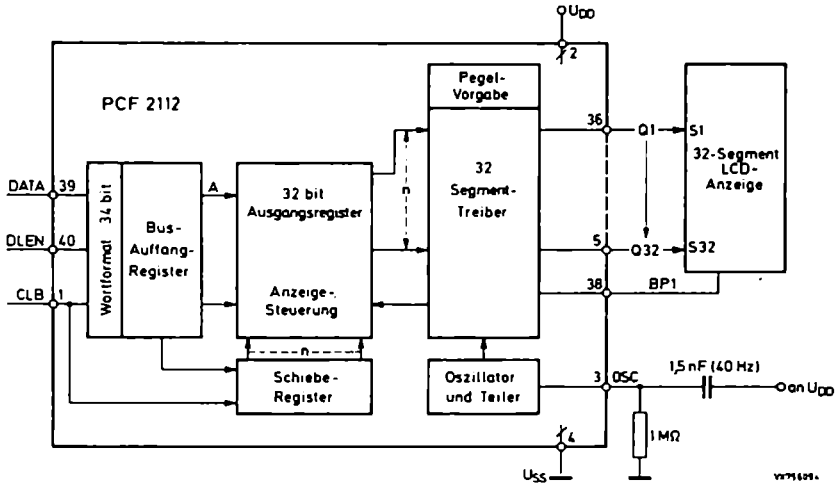
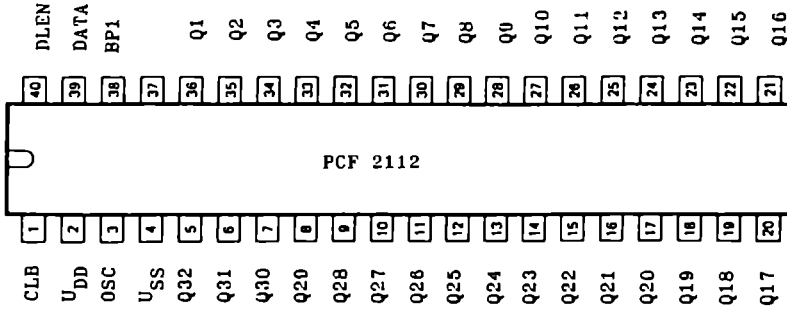


Bild 6 Blockschaltung und Anschlußfolge des PCF 2112

Anschlüsse

(2)	U_{DD}	+Speisespannung		(38)	BP1 Taktausgang
(4)	U_{SS}	Masse		(37)	nicht angeschlossen
(1)	CLB	Takteingang	CBUS	(5...36)	Q32 ... Q1 LCD-Anschlüsse
(39)	DATA	Dateneingang			
(40)	DLEN	Freigabeeingang			

Gehäuse SOT-129 und Miniaturgehäuse SOT-158A



PCE 2100
PCE 2110
PCE 2111
PCF 2112

Absolute Grenzwerte

Speisespannung	U_{DD}	= max.	8	V
	$-U_{DD}$	= max.	0,3	V
Spannungen an allen weiteren Anschlüssen	U	= max.	U_{DD} + 0,3	V
	-U	= max.	U_{SS} - 0,3	V
Verlustleistung pro Gehäuse	P_{tot}	= max.	500	mW
Umgebungstemperatur (PCE-Typen)	ϑ_U	=	-25... +85	°C
Lagerungstemperatur	ϑ_S	=	-55...+125	°C
Umgebungstemperatur PCF 2112	ϑ_U	=	-40... +85	°C

Kenn- und Betriebswerte bei U_{SS} = 0, U_{DD} = 2,25 ... 6,5 V, ϑ_U = -25...+85 °C, mit Oszillatorbeschaltung nach den Bildern 3, 4, 5 und 6, sofern nicht anders angegeben. Für PCF 2112 ϑ_U = -40...+85 °C.

			min.	typ.	max.		Bemerkungen
Speisespannung	U_{DD}	=	2,25	3	6,5	V	
Speisestrom PCE-Typen	I_{DD}	=	-	10	30	µA	ohne Laststrom
PCF 2112	I_{DD}	=	-	10	50	µA	ohne Laststrom
Dateneingänge DATA,DLEN,CLB							
Eingangsspannung HIGH	U_{IH}	=	2	-	-	V	
Eingangsspannung LOW	U_{IL}	=	-	-	0,6	V	
Eingangskapazität							
für SOT-129	C_I	=	-	-	10	pF	
für SOT-158	C_I	=	-	-	5	pF	
für SOT-117	C_I	=	-	-	5	pF	
für SOT-136A	C_I	=	-	-	10	pF	
Übergangszeiten t_r, t_f	t_r	=	-	-	10	µs	
CLB-Impulsdauer HIGH	t_{pH}	=	1	-	-	µs	
CLB-Impulsdauer LOW	t_{pL}	=	9	-	-	µs	

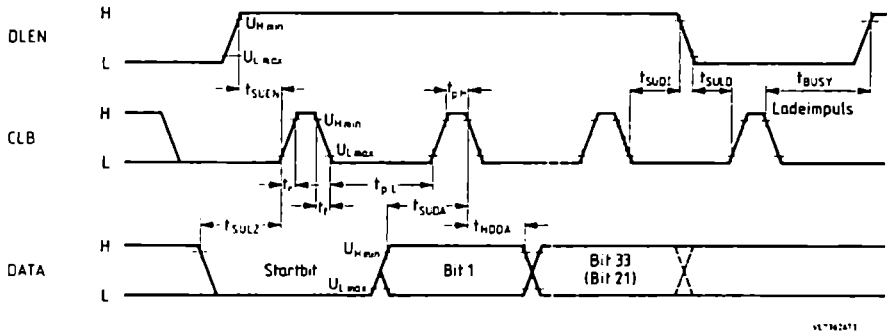


Bild 7 CBUS-Timing

CBUS-Timing nach Bild 7:
Werte mit minimalen Eingangssignalen U_{IL}, U_{IH} gemessen. Bei Verwendung von Reihenwiderständen in den Busleitungen ist die Eingangskapazität zu berücksichtigen.

DATA-Setzzeit zu CLB	t_{SUDA}	>	8 µs
DATA-Haltezeit zu CLB	t_{HDDA}	>	8 µs
DLEN-Vorhaltezeit zu CLB	t_{SUEN}	>	1 µs
DLEN-Haltezeit zu CLB	t_{SUDI}	>	8 µs
Ladeimpuls-Verzögerung zu DLEN	t_{SULD}	>	8 µs
Wartezeit CLB zu DLEN für eine neue Übertragung	t_{BUSY}	>	8 µs
DATA-Vorhaltezeit für Startbit	t_{SULZ}	>	8 µs

PCE 2100
PCE 2110
PCE 2111
PCF 2112

Absolute Grenzwerte

Speisespannung	U_{DD}	= max.	8	V
	$-U_{DD}$	= max.	0,3	V
Spannungen an allen weiteren Anschlüssen	U	= max.	U_{DD} + 0,3	V
	-U	= max.	U_{SS} - 0,3	V
Verlustleistung pro Gehäuse	P_{tot}	= max.	500	mW
Umgebungstemperatur (PCE-Typen)	ϑ_U	=	-25... +85	°C
Lagerungstemperatur	ϑ_S	=	-55...+125	°C
Umgebungstemperatur PCF 2112	ϑ_U	=	-40... +85	°C

Kenn- und Betriebswerte bei U_{SS} = 0, U_{DD} = 2,25 ... 6,5 V, ϑ_U = -25...+85 °C, mit Oszillatorbeschaltung nach den Bildern 3, 4, 5 und 6, sofern nicht anders angegeben. Für PCF 2112 ϑ_U = -40...+85 °C.

			min.	typ.	max.		Bemerkungen
Speisespannung	U_{DD}	=	2,25	3	6,5	V	
Speisestrom PCE-Typen	I_{DD}	=	-	10	30	µA	ohne Laststrom
PCF 2112	I_{DD}	=	-	10	50	µA	ohne Laststrom
Dateneingänge DATA,DLEN,CLB							
Eingangsspannung HIGH	U_{IH}	=	2	-	-	V	
Eingangsspannung LOW	U_{IL}	=	-	-	0,6	V	
Eingangskapazität							
für SOT-129	C_I	=	-	-	10	pF	
für SOT-158	C_I	=	-	-	5	pF	
für SOT-117	C_I	=	-	-	5	pF	
für SOT-136A	C_I	=	-	-	10	pF	
Übergangszeiten t_r, t_f	t_r	=	-	-	10	µs	
CLB-Impulsdauer HIGH	t_{pH}	=	1	-	-	µs	
CLB-Impulsdauer LOW	t_{pL}	=	9	-	-	µs	

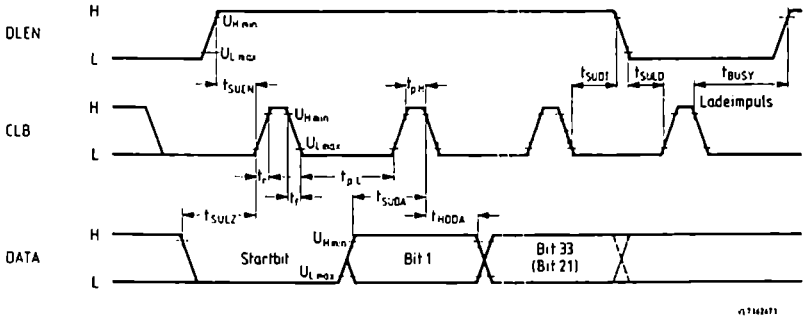


Bild 7 CBUS-Timing

CBUS-Timing nach Bild 7:
Werte mit minimalen Eingangssignalen $U_{I\,L}$, $U_{I\,H}$ gemessen. Bei Verwendung von Reihenwiderständen in den Busleitungen ist die Eingangskapazität zu berücksichtigen.

DATA-Setzzeit zu CLB	t_{SUDA}	>	8 µs
DATA-Haltezeit zu CLB	t_{HDDA}	>	8 µs
DLEN-Vorhaltezeit zu CLB	t_{SUEN}	>	1 µs
DLEN-Haltezeit zu CLB	t_{SUDI}	>	8 µs
Ladeimpuls-Verzögerung zu DLEN	t_{SULD}	>	8 µs
Wartezeit CLB zu DLEN für eine neue Übertragung	t_{BUSY}	>	8 µs
DATA-Vorhaltezeit für Startbit	t_{SULZ}	>	8 µs

PCE 2100
PCE 2110
PCE 2111
PCF 2112

(Kenn- und Betriebswerte, Fortsetzung)

Anmerkungen zu den Eingängen:

Die Eingänge werden intern jeweils durch Dioden auf U_{DD} geklemmt. Eingangssignale größer U_{DD}+ 0,5 V müssen über einen Vorwiderstand zum Schutz der Dioden angekoppelt werden (R > 100 kΩ).

Ausgänge Q1 ... Qn der PCE-Typen			min.	typ.	max.		Bemerkungen
Lastwiderstand	R_L	=	-	-	10	MΩ	(sh.Bild 5)
Lastkapazität	C_L	=	-	-	500	pF	
Gleichspannung gegen die BP-Ausgänge	ΔU	=	-	±10	-	mV	
Ausgänge Q1 ... Q32 für PCF 2112							
Ausgangswiderstand (sh.Bild 8)	R_Q	=	-	-	10	kΩ	I_Q = 10 µA
Duplexausgänge BP1 und BP2 der PCE-Typen							
Duplexfrequenz	f	=	60	80	100	Hz	
Lastwiderstand	R_L	=	-	-	1	MΩ	(sh.Bild 6)
Lastkapazität	C_L	=	-	-	5	nF	
Anstiegszeit	t_r	=	-	20	-	µs	(max. Last)
Ausgang BP1 für PCF 2112 (kein Duplexbetrieb)							
Taktfrequenz	f	=	30	40	50	Hz	
Ausgangswiderstand (sh.Bild 8)	R_Q	=	-	-	2	kΩ	I_Q = 10 µA

LED-Ausgänge Q31, Q32 für PCE 2110
(offene Kollektorausgänge)

		min.	typ.	max.	Bemerkungen
Ausgangsstrom (drain)	I_Q =	-	-	50 mA	U_{DD} = 3 V
Ausgangsspannung (LED aus)	U_Q =	-	-	8 V	U_{DD} = 3 V
Ausgangswiderstand	R_Q =	-	-	25 Ω	$R_{Q\,L}$ = 0,2 V

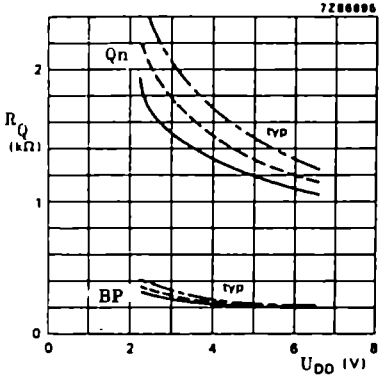


Bild 8 Ausgangswiderstand der LCD-Ausgänge Qn und der Duplex-ausgänge BP in Abhängigkeit von der Speisespannung U_{DD}.

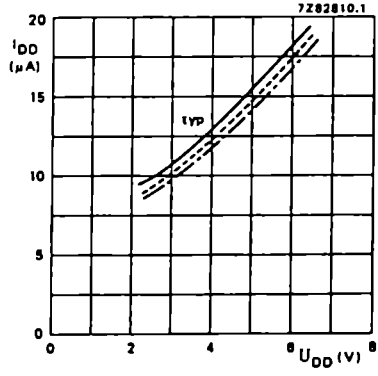
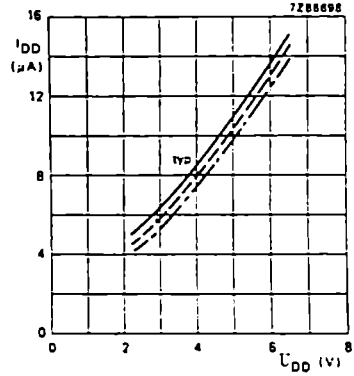


Bild 9 Speisestrom in Abhängigkeit von der Speisespannung bei ϑ_U (°C)
—— -40, --- +25 und —·—·— +85
für alle PCE-Typen

PCE 2100
PCE 2110
PCE 2111
PCF 2112



ld 10 Speisestrom des PCF 2112 in bhängigkeit von der Speisespannung bei ϑ_U(°C) — -40,--- +25,-·-· +85

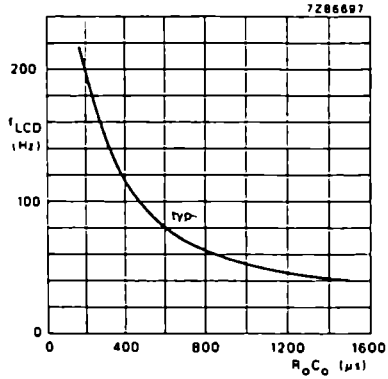


Bild 11 Multiplex-/Taktfrequenz als Funktion der RC-Beschaltung an Anschluß 3 bei ϑ_U = 25 °C

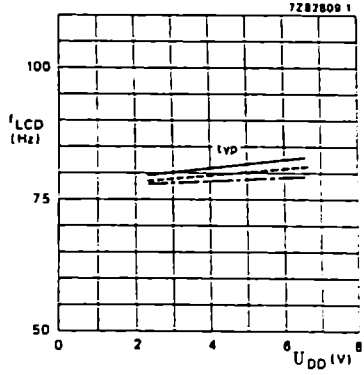


Bild 12 PCE-Typen. Duplexfrequenz als Funktion der Temperatur ϑ_U (°C) —— -40, --- +25 und -·-·- +85

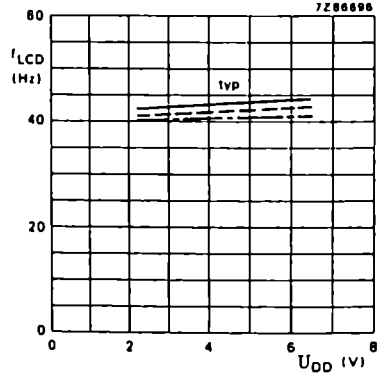


Bild 13 PCF 2112. Taktfrequenz als Funktion der Temperatur ϑ_U (°C) —— -40, --- +25 und -·-·- +85

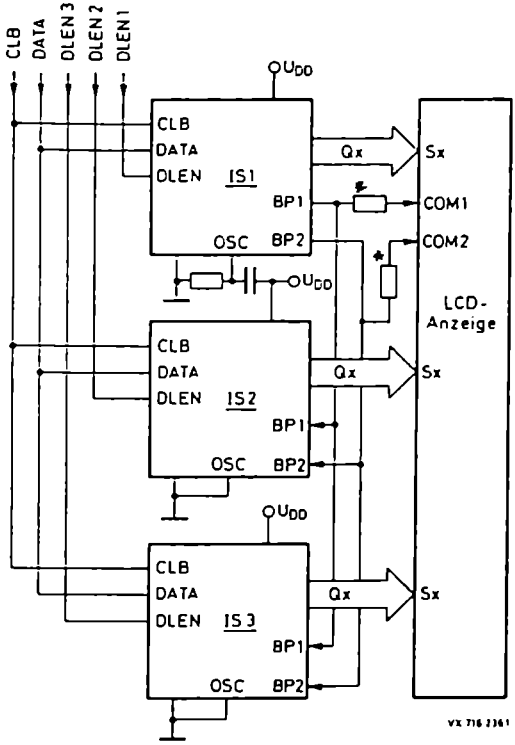
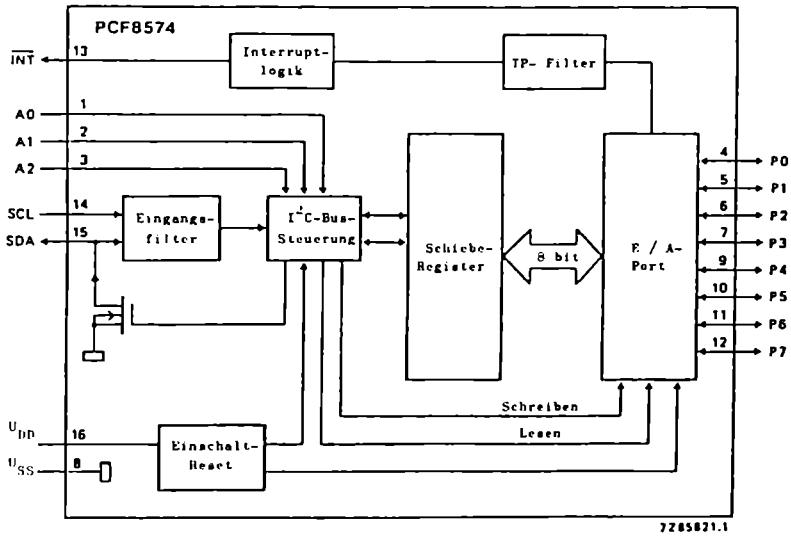


Bild 14 LCD-Anzeige um zwei gleichartige Schaltungen erweitert.

*) Bei Anordnungen mit mehreren Anzeigeschaltungen wird nur einer der Oszillatoren beschaltet. Der Reihenwiderstand zwischen BP1 (BP2) und COM1 (COM2) der Anzeigesegmente muß >2,7 kΩ sein. In den meisten Fällen ist das durch die Art der Kontaktierung der LCD-Anschlüsse gegeben, andernfalls sind entsprechende Widerstände einzufügen.

PCF 8574

Integrierte CMOS-Schaltung
BIDIREKTIONALER SERIEN/PARALLEL-WANDLER
mit serieller I^2C-Bus-Schnittstelle
für Systeme mit Mikrocontrollern



Besonderheiten

- Ein-/Ausgabe-Port mit 8 bidirektionalen E/A-Anschlüssen
- Erzeugung eines Interrupt-Befehls bei Datenänderung an einem Port-Eingang
- drei Adreß-Setzeingänge für maximal acht Schaltungen am selben Bus
- Treiberausgänge zum direkten Ansteuern von LEDs
- niedrige Speisespannung, geringe Stromaufnahme

Kurzdaten				
Speisespannung	U_{DD}	=	2,5 ... 6	V
Speisestrom	I_{DD}	=	typ. 10	µA
Eingangsfrequenz (I^2C-Bus)	f_{SCL}	=	max. 100	kHz
Ausgangsströme (U_{DD} = 5 V)	I_Q	>	10	mA

VALVO

PCF 8574

Funktionsbeschreibung

Die CMOS-Schaltung PCF 8574 ist eine Bus-Expanderschaltung für Mikrocontroller mit serieller I^2C-Bus-Schnittstelle. Der Datenverkehr kann bidirektional erfolgen und ermöglicht zB. den Anschluß von 8 bit-Mikrocontrollern an ein I^2C-Bussystem.

Eine Datenübertragung mit Ausgabe über den Port (P0...P7) wird nach erfolgter Startbedingung durch ein Adreßbyte und $R/\overline{W}$ = 0 (Schreiben) eingeleitet.

Ein zweites Byte lädt die 8 bit-Information in das Schieberegister und setzt beim Quittieren die Treiberstufen des Ports. Weitere Datenbytes können ohne erneute Adressierung nachfolgen.

Für den umgekehrten Datenfluß vom Port zum Mikrocontroller müssen die Anschlüsse P0...P7 des Ports als Eingang vorbereitet werden. Dieses geschieht, indem die gewünschten Anschlüsse des Ports durch einen Schreibbefehl vom Mikrocontroller auf 1 gesetzt werden (nach Einschaltreset sind alle Ein-/Ausgänge auf 1). Wird an mindestens einen dieser Eingänge des Ports ein HIGH- oder LOW-Signal angelegt, so geht der $\overline{INT}$-Anschluß auf LOW und zeigt dadurch dem Mikrocontroller, daß ein Datenwechsel stattgefunden hat.

Der Mikrocontroller kann nun die in Frage kommenden Schaltungen abfragen. Mit dem ACK-Bit der erfolgreichen Adressierung wird die Information in das Schieberegister übernommen und $\overline{INT}$ = HIGH gesetzt. War $R/\overline{W}$ = 1, so wird gleichzeitig der Zustand des Ports in das Schieberegister geladen und kann gelesen werden. Die betreffenden Anschlüsse des Ports bleiben solange als Eingänge geschaltet, bis der Mikrocontroller die entsprechenden Bits im Schieberegister auf LOW setzt.

Drei Adreß-Setzeingänge A0, A1 und A2 ermöglichen den Betrieb von maximal acht gleichen Schaltungen am selben Bus. Die Port-Ausgänge sind zur direkten LED-Ansteuerung geeignet.

Serielle I^2C-Bus-Schnittstelle

Durch die Schnittstelle wird die Schaltung an die Valvo-Mikrocontrollerfamilien MAB 8400 (NMOS) und PCF 84C00 (CMOS) angepaßt. Der I^2C-Bus ist ein bidirektionaler Zweileiterbus, dessen beide Leitungen SCL und SDA über Widerstände im System nach U_{DD} gezogen werden. Signale haben LOW-Pegel. SCL ist die Takt- und SDA die Datenleitung.

Grundbedingungen für eine Datenübertragung

a) Die Datenübertragung kann nur beginnen, wenn der Bus frei ist (SDA = HIGH, SCL = HIGH)

b) Startbedingung: SDA wird LOW, während SCL = HIGH ist

c) Stoppbedingung: SDA wird HIGH, während SCL schon HIGH ist

d) Während eines Taktimpulses SCL = HIGH darf sich das Signal SDA nicht ändern (Übertragungszeit). Eine Datenänderung darf nur erfolgen, wenn das Taktsignal LOW ist.

Zwischen Start- und Stoppbedingung ist die Anzahl zu übertragender Daten nicht begrenzt. Die Informationen werden byteweise übertragen, zu jedem Byte gehört ein 9. Bit, das Quittungsbit ACK.

Adressierung und Quittierung

Ein Mikrocomputer im System (Master) erzeugt den Systemtakt SCL und steuert damit den Datenverkehr mit den Peripherieschaltungen (Slaves). Er erzeugt die Startbedingung mit dem zwangsläufig nachfolgenden Adreßwort zum Adressieren einer Schaltung.

Adressierung für max. acht Schaltungen PCF 8574

Takt	1	2	3	4	5	6	7	8	9
					A2	A1	A0	R/$\overline{W}$	ACK
Schaltung 1	0	1	0	0	0	0	0	X	0
Schaltung 2	0	1	0	0	0	0	1	X	0
.		.				.		.	.
.		.				.		.	.
Schaltung 8	0	1	0	0	1	1	1	X	0

1 ≙ HIGH
0 ≙ LOW
X ≙ 1 oder 0

Die Adreßbits A0, A1 und A2 müssen durch Beschalten der entsprechenden Anschlüsse auch bei nur einem PCF 8574 vorgegeben werden.
Mit dem 8. Bit R/$\overline{W}$ des auf die Startbedingung STA folgenden Datenwortes wird die Betriebsart Schreiben oder Lesen bestimmt, bzw. Empfangen oder Senden.

$R/\overline{W} = 0$ bedeutet Schreiben. Das folgende Byte ist das Datenwort, das in das Schieberegister geladen und ausgegeben wird.

$R/\overline{W} = 1$ bedeutet Lesen. Das folgende gelesene Datenwort ist der Registerinhalt.

Zu jeder 8 bit-Übertragung gehört ein 9. Bit, das Quittungsbit ACK (acknowledge) mit A abgekürzt. Es wird vom Datenempfänger, synchron zu dem 9. Taktimpuls auf SCL (LOW), generiert, dadurch, daß SDA auf LOW gesetzt wird.
Bei $R/\overline{W} = 0$ ist der Mikrocomputer der Sender und der PCF 8574 als Empfänger erzeugt das Quittungsbit, bei $R/\overline{W} = 1$ verhält es sich genau umgekehrt.
Eine durch den Mikrocomputer unterdrückte Quittung beim Lesen (SDA = HIGH, während des 9. Taktimpulses) führt zum Ende des Lesevorganges und der PCF 8574 wird Slave-Empfänger.

Schreibvorgang (STA = Startbedingung, A = Quittungsbit, STO = Stoppbedingung)

STA/ 0100 XXX0/A/ XXXX XXXX/A/ XXXX XXXX/A/....A/STO
/ Adreßwort / 1.Datenwort/ 2.Datenwort/ usw./Stop

Lesevorgang

STA/ 0100 XXX1/A/[1] XXXX XXXX/A/[1] XXXX XXXX/$\overline{A}$/[2]STO
/ Adreßwort / 1.Datenwort/ 2.Datenwort/Stop

Vorbereitung der Ausgänge P1, P2 und P4 als Port-Eingang und Lesevorgang

STA/ 0100 XXX0/A/ XXXX 1X11/A/ 0100 XXX1/A/[1] XXXX XXXX/$\overline{A}$/[2]STO
/ Adreßwort / Datenwort / Adreßwort / Datenwort /Stop
Schreiben Lesen

[1]) Der Zustand an den Port-Eingängen wird in das Schieberegister übernommen.

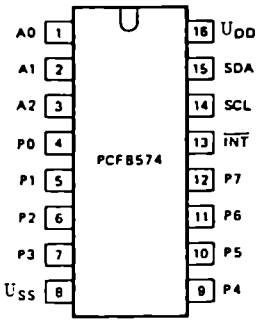
[2]) Der Mikrocomputer signalisiert durch eine Nicht-Quittung beim Lesen nach dem letzten Datenbit, daß der Lesevorgang beendet ist. Die Schaltung beläßt die Leitung SDA im HIGH-Zustand.(Der Zustand an den Port-Eingängen wird nicht mehr übertragen).

Gehäuse

SOT-38, Epoxid-Plastik, 16 Anschlüsse (PCF 8574 P)

SOT-162A (SO-16L), Miniaturgehäuse in Epoxid-Plastik, 16 Anschl. (PCF 8574 T)

Anschlußfolge



Anschluß		Benennung	
(16)	U_{DD}	+Speisespannung	
(8)	U_{SS}	Masse (0 V)	
(1)	A0	Adreß-Setzeingänge	
(2)	A1		
(3)	A2		
(14)	SCL	Takteingang	I^2C-Bus
(15)	SDA	Dateneingang	
(4)	P0	Ein-/Ausgabeports	
(5)	P1		
(6)	P2		
(7)	P3		
(9)	P4		
(10)	P5		
(11)	P6		
(12)	P7		

Absolute Grenzdaten

Speisespannung	U_{DD}	= max.	7	V
	$-U_{DD}$	= max.	0,5	V
Ein-/Ausgangsspannungen	U	= max.	U_{DD} + 0,5	V
	-U	= max.	0,5	V
Speisestrom I_{DD} ,$-I_{SS}$	I	= max.	100	mA
Ausgangsstrom (P0 ... P7)	$\pm I_Q$	= max.	25	mA
Verlustleistung pro Ausgang	P_Q	= max.	100	mW
Gesamtverlustleistung	P_{tot}	= max.	400	mW
Umgebungstemperatur	ϑ_U	=	-40 ... +85	°C
Lagerungstemperatur	ϑ_S	=	-65 ... +150	°C

PCF 8574

Kenn- und Betriebswerte bei U_{SS} = 0 V, U_{DD} = 2,5 ... 6 V und ϑ_U = -40..+85° C, ϑ_U = -40 ... +85 °C, sofern nicht anders angegeben.

		min.	typ.	max.		Bemerkungen
Speisespannung	U_{DD} =	2,5	-	6	V	
Speisestrom (ohne Laststrom)						
bei Betrieb	I_{DD} =	-	-	100	µA	U_{DD} = 6 V
bei Stand-by	I_{DD} =	-	-	10	µA	U_{DD} = 6 V
Schwellwert für						
Einschaltreset bei [1])	U_{DD} =	-	1,3	2,4	V	
Eingänge SCL und SDA						
Eingangsspannung HIGH	U_{IH} =	0,7 U_{DD}	-	U_{DD} + 0,5	V	
Eingangsspannung LOW	U_{IL} =	-0,5 V	-	0,3 U_{DD}		
Eingangskapazität	C_I =	-	-	7	pF	
Eingangsstrom bei ACK (SDA)	I_{IL} =	3	-	-	mA	U_I = 0,4 V
Eingangsreststrom (ext.LOW)	$-I_{IL}$ =	-	-	100	nA	
Eingangsfrequenz	f_{SCL} =	-	-	100	kHz	
unwirksame Störimpulsdauer	t_p =	-	-	100	ns	

[1]) Reset für I^2C-Bus-Logik und Setzen aller Port-Ausgänge auf logisch 1 (interne Stromquellen nach U_{DD}).

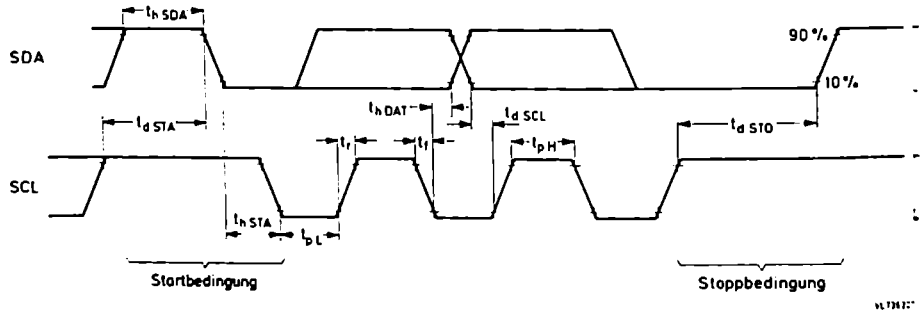


Bild 2 Zeitabläufe auf dem I^2C-Bus

max. Taktfrequenz f_{SCL}	f_{SCL}	100 kHz
Taktimpulsdauer HIGH	$t_{p\,H}$	> 4 µs
Taktimpulsdauer LOW	$t_{p\,L}$	>4,7 µs
Übergangszeiten	t_r	< 1 µs
	t_f	<300 ns
Startbedingung	$t_{h\,SDA}$	>4,7 µs
bei Startwiederholung	$t_{d\,STA}$	>4,7 µs
	$t_{h\,STA}$	> 4 µs
Stoppbedingung	$t_{d\,STO}$	>4,7 µs
Datenübertragung	$t_{h\,DAT}$	> 0
	$t_{d\,SCL}$	>0,25 µs

			min.	typ.	max.		Bemerkungen
Eingänge P0 ... P7							
(Ausgänge auf 1 gesetzt)							
Eingangsspannung HIGH	U_{IH}	=	0,7 U_{DD}	-	U_{DD}+0,5	V	
Eingangsspannung LOW	U_{IL}	=	-0,5 V	-	0,3 U_{DD}		
Eingangsstrom HIGH	$-I_{IH}$	=	30	100	300	µA	Ausgang an Masse
Eingangsstrom HIGH (Bild 7)							
während Acknowledge	$-I_{IHt}$	=	-	500	-	µA	R_L = 1 kΩ
max. Eingangsstrom	$\pm I_I$	=	-	-	400	µA	$U_I > U_{DD}$ od. $< U_{SS}$
Eingangskapazität	C_I	=	-	-	7	pF	
Zeitabläufe nach Bild 5 (Port lesen)							
Interrupt-Verzögerung	t_{iv}	=	-	-	4	µs	$C_{L(\overline{INT})}$ < 100 pF
Interrupt-Reset	t_{ir}	=	-	-	4	µs	
Daten-Setzzeit	t_{ps}	=	0	-	-	µs	
Daten-Haltezeit	t_{ph}	=	4	-	-	µs	
Ausgänge P0 ... P7 (interne Stromquellen)							
(nach Laden der Ausgangstreiber durch das ACK-Bit)							
Ausgangsspannung HIGH	U_{QH}	<		U_{DD}		V	
Ausgangsspannung LOW	U_{QL}	>		U_{SS}		V	
Ausgangsstrom HIGH	$-I_{QH}$	=	30	100	300	µA	
Ausgangsstrom LOW							
bei U_{DD} = 2,5 V	I_{QL}	=	5	-	-	mA	U_{QL} = 1 V
bei U_{DD} = 5 V	I_{QL}	=	10	-	-	mA	U_{QL} = 0,5 V

(Kenn- und Betriebswerte, Fortsetzung)

			min.	typ.	max.		Bemerkungen
Datenverzögerung nach ACK-Bit (Ladebit), Bild 6	t_d	=	-	-	4	µs	C_L < 100 pF
Adreß-Setzeingänge A0,A1 und A2							
Eingangsspannung HIGH	U_{IH}	=	0,7 U_{DD}	-	U_{DD}+0,5V		
Eingangsspannung LOW	U_{IL}	=	-0,5 V	-	0,3 U_{DD}		
Eingangsstrom	$\pm I_I$	=	-	-	100	nA	U_I=U_{DD} od.U_{SS}
Interrupt-Ausgang ($\overline{INT}$) (siehe Bilder 3 und 5)							
Ausgangsstrom HIGH	I_{QH}	=	-	-	100	nA	U_{QH} = U_{DD}
Ausgangsstrom LOW	I_{QL}	=	1,6	-	-	mA	U_{QL} = 0,4 V

Der offene Kollektorausgang $\overline{INT}$ wird mit einem Mikrocontroller verbunden. Interrupt wird, um t_{iv} verzögert, mit der steigenden oder fallenden Flanke einer Zustandsänderung an einem der Port-Anschlüsse erzeugt. Reset erfolgt,wenn die Schaltung adressiert wird und ACK = LOW ist

- bei R/$\overline{W}$ = 1 (Lesen) mit Beginn des L/H-Übergangs von SCL, jedoch um t_{ir} verzögert (Bild 4)
- bei R/$\overline{W}$ = 0 (Schreiben) nach erfolgtem H/L-Übergang von SCL, jedoch um t_{ir} verzögert.

Das Lesen und Schreiben anderer Schaltungen(PCF 8584) durch den Mikrocontroller ist ohne Einfluß auf den gesetzten Interrupt.

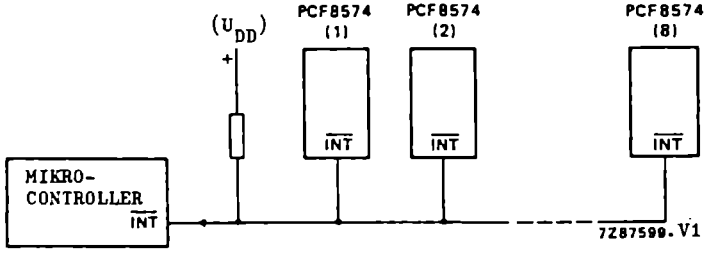


Bild 3 Interrupt-Verdrahtung bei mehreren Schaltungen

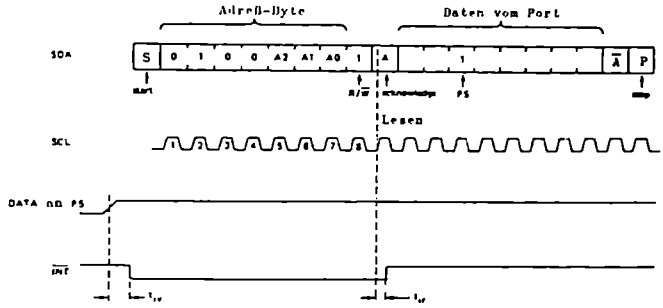


Bild 4 Interrupt-Erzeugung durch Datenänderung am Ausgang P5 und Interrupt-Reset durch ACK-Bit beim Lesen

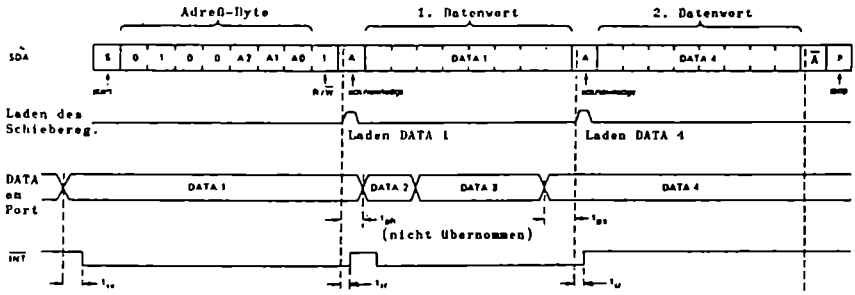


Bild 5 Lesen des Ports, vorausgesetzt, die Anschlüsse sind zuvor durch Setzen auf logisch 1 als Port-Eingänge vorbereitet worden (zB. durch Einschaltreset). Der Zustand am Port wird nur bei ACK = LOW in das Schieberegister übernommen, zwischenzeitliche Zustandsänderungen gehen verloren, zB. DATA 2 und DATA 3.

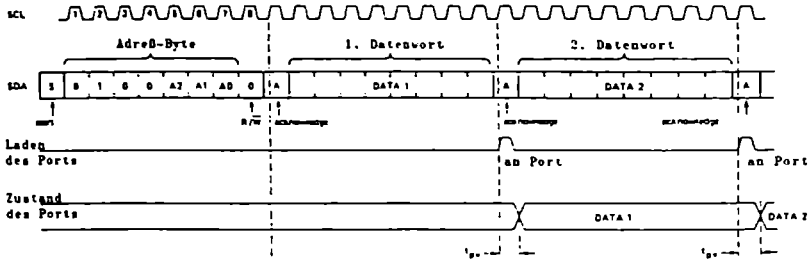


Bild 6 Port als Ausgang (Schreiben). Die Daten des Schieberegisters werden erst bei ACK = LOW mit der steigenden Flanke auf SCL, aber um t_{pv} verzögert, an die Ausgänge des Ports gegeben.

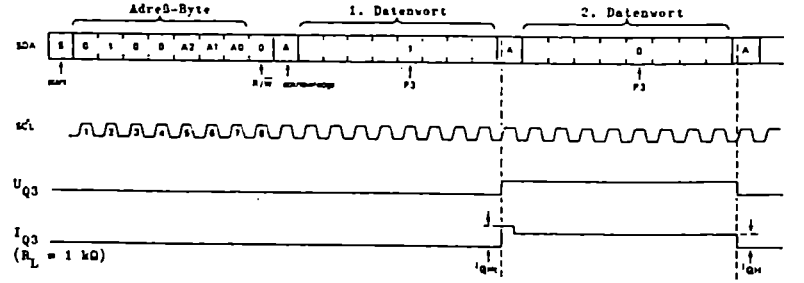


Bild 7 Port als Ausgang (Schreiben). Stromimpuls I_{QHt} zur Versteilerung der Anstiegsflanke.

IN VORBEREITUNG

PCF 8576

Integrierte CMOS-Schaltung
LCD - ANZEIGESCHALTUNG für max. 160 LCD-Segmente
mit serieller I^2C-Bus-Schnittstelle
für Systeme mit Mikrocontroller

Besonderheiten

- 20 Byte-Auffangregister für maximal 160 Anzeigebefehle
- Autoinkrementierung bei der Adressierung der Registeradressen, um Befehle und Übertragungszeit einzusparen
- statischer Betrieb von 40 LCD-Segmenten über 40 Ausgänge
- Multiplexbetrieb 2fach, 3fach und 4fach für 80-, 120- bzw. 160 LCD-Segmente
- Ansteuerungsart per Software wählbar
- integrierter Takt-/Multiplex-Oszillator mit vier Multiplexsignal-Ausgängen (backplanes)
- Adreß-Setzeingänge SA0, A2, A1 und A0 für den Betrieb von maximal 16 gleichen Schaltungen am selben Bus, entsprechend 2560 Segmenten
- mehrere Blink-Betriebsarten
- geringe Beschaltung (nur 1 Widerstand)
- kleine Speisespannung, geringe Stromaufnahme
- getrennte Spannungsversorgung für Logik und LCD-Anzeigen möglich (power saving mode)
- Eingänge CMOS- und TTL-kompatibel
- Miniaturgehäuse VSO-56 mit 56 Anschlüssen

Kurzdaten				
Speisespannung	U_{DD}	=	2 ... 6	V
Speisestrom	I_{DD}	=		µA
Umgebungstemperatur	ϑ_U	=	-40 ... +85	°C

12.83
91

VALVO

PCF 8577

Integrierte CMOS-Schaltung
LCD - ANZEIGENTREIBER für 32/64 Segmente
mit serieller I^2C-Bus-Schnittstelle

- acht adressierbare Ausgangsregister
- wahlweise statischer Betrieb oder Duplexbetrieb
- Einschaltreset unterdrückt die Anzeigen
- kleine Speisespannung, geringe Stromaufnahme
- Eingänge CMOS- und NMOS-kompatibel
- auch im Miniaturgehäuse verfügbar

Duplexbetrieb (per Software wählbar)
- Betrieb von max. 64 Segmenten, zB. achtstellige Anzeigen
- fortlaufende Autoinkrementierung beim Schreiben, Vorgabe des ersten Ausgangsregisters durch Subadreßwort (2. Byte)
- Adreß-Setzeingänge A0 und A1 für max. 4 Schaltungen an einem Bus

Statischer Betrieb (per Software wählbar)
- Betrieb von max. 32 Segmenten, zB. vierstellige Anzeigen
- wahlweise Anzeige von Bank A (geradzahlige-) und Bank B (ungerade Ausgangsregister)
- wahlweise Laden von Bank A oder Bank B, auch wenn die betreffende Bank nicht angezeigt wird
- Autoinkrementierung der geradzahligen oder der nichtgeradzahligen Ausgangsregister beim Schreiben, Vorgabe des ersten Ausgangsregisters durch Subadreßwort (2. Byte)
- drei Adreßsetzeingänge für max. 8 Schaltungen an einem Bus

Kurzdaten				
Speisespannung	U_{DD}	=	2,5 ... 9	V
Speisestrom (ohne Lastströme)	I_{DD}	=	250	µA
Eingangsfrequenz (I^2C-Bus)	f_{SCL}	=	max. 100	kHz
Umgebungstemperatur	ϑ_U	=	-40 ... +85	°C

VALVO

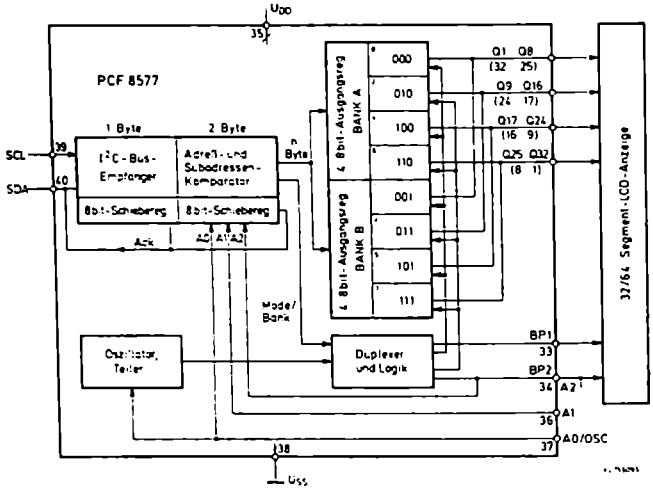
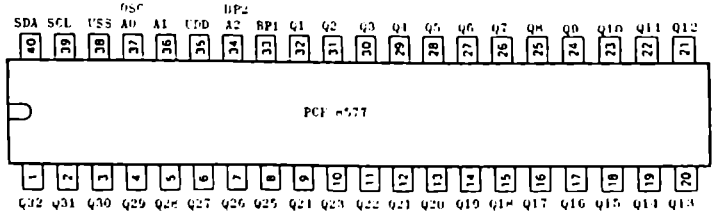


Bild 1 Blockschaltung

Gehäuse SOT-129, Epoxid-Plastik, 40 Anschlüsse (PCF 8577 P)
SOT-158A, Miniatorgehäuse Epoxid-Plastik (VSO-40), 40 Anschlüsse (PCF 8577 T).

Anschlußfolge	Anschluß		Bezeichnung	
	(35)	UDD	+Speisespannung	
	(38)	USS	Masse (0 V)	
	(40)	SDA	Dateneingang)	I^2C-Bus
	(39)	SCL	Takteingang)	
	(33)	BP1)	Duplexausgänge	
	(34)	BP2)		
	(37,36,34)		A0,A1,A2 Adreß-Setzeingänge	



Funktionsbeschreibung

Die CMOS-Schaltung PCF 8577 dient der Ansteuerung von 32 LCD-Segmenten im statischen Betrieb oder von 64 im Duplexbetrieb. Über die 2-Draht-I^2C-Bus-Schnittstelle wird der gesamte Datenverkehr abgewickelt. Die interne automatische Inkrementierung der Registeradresse entlastet in beiden Betriebsarten den Busverkehr, die Übertragung der ersten gewählten Registeradresse bestimmt den Einsatzpunkt.

Drei Adreßsetzeingänge A0,A1 und A2 dienen der Adreßcodierung durch Beschalten, man kann maximal 8 Schaltungen am selben Bus betreiben (max. 4 im Duplexbetr.). Die Schaltung enthält acht 8 bit-Anzeigeregister die direkt und einzeln adressiert werden können. Im statischen Betrieb stehen pro Anzeigeziffer zwei Register zur Verfügung,auf die durch das BANK-Bit umgeschaltet werden kann.

Jedes beliebige Register kann jederzeit geladen werden. Die Inkrementierung wird durch die Adressierung für gradzahlige bzw. ungradzahlige Registeradressen durch die erste Registeradresse festgelegt. Danach wird jede zweite Registeradresse übersprungen. Eine Codierung und Decodierung der Anzeige ist nicht erforderlich, weil die Bits des Datenwortes den entsprechenden Anzeigesegmenten zugeordnet sind. Deshalb kann die Schaltung auch ohne weiteres als Busexpander eingesetzt werden.

Anders sieht es beim Duplexbetrieb aus. Das MODE-Bit im Subadreßwort (2.Byte) bestimmt die Betriebsart (MODE = 1 bedeutet Duplexbetrieb). Die Ausgangsregister der Bänke A und B werden in numerischer Adreßfolge angezeigt, derart läuft auch die automatische Inkrementierung ab.

Serielle I^2C-Bus-Schnittstelle

Durch die Schnittstelle wird die Schaltung an die Valvo-Mikrocomputerfamilien MAB 8400 (NMOS) und PCF 84C00(CMOS) angepaßt. Der I^2C-Bus ist ein bidirektionaler Zweileiterbus, dessen beide Leitungen SCL und SDA über Widerstände im System nach U_{DD} gezogen werden. Signale haben LOW-Pegel. SCL ist die Takt- und SDA die Datenleitung.

Grundbedingung für eine Datenübertragung

a) Die Datenübertragung kann nur beginnen, wenn der Bus frei ist (SCL = HIGH, SDA = HIGH).

b) Startbedingung: SDA wird LOW, während SCL = HIGH ist.

c) Stoppbedingung: SDA wird HIGH, während SCL schon HIGH ist.

d) Während eines Taktimpulses SCL = HIGH darf sich das Signal SDA nicht ändern (Übertragungszeit). Eine Datenbitänderung darf nur erfolgen, wenn das Taktsignal SCL LOW ist.

Zwischen Start- und Stoppbedingung ist die Anzahl zu übertragender Daten nicht begrenzt. Die Informationen werden byteweise übertragen, zu jedem Byte gehört ein 9. Bit, das Quittungsbit ACK.

Adressierung und Quittung

Ein Mikrocomputer im System (Master) erzeugt den Systemtakt SCL und steuert damit den Datenverkehr mit den Peripherie-Schaltungen (Slaves). Er erzeugt die Startbedingung mit dem zwangsläufig nachfolgenden Adreßwort und adressiert alle Schaltungen PCF 8577. Mit dem zweiten Byte, dem Subadreßwort, wird eine bestimmte Schaltung PCF 8577 mit entsprechend durch A0,A1 und A2 gesetzter dresse angesprochen. Das erste und das zweite Byte,werden jedoch von allen PCF 8577-Schaltungen am Bus quittiert, sie übernehmen auch alle die Informationen des zweiten Bytes. Nur die wirklich adressierte Schaltung verarbeitet die nachfolgenden Segment-Datenwörter und quittiert diese.
Die Adreßbit-Eingänge müssen auch bei nur einer Schaltung am Bus verdrahtet werden. Bei beschaltetem Oszillator ist A0 an Anschluß 37 LOW.
Mit dem 8. Bit, des auf die Startbedingung folgenden 1. Bytes, wird die Betriebsart Schreiben durch $R/\overline{W}$ = LOW festgelegt.

Vollständige Adressierung:

a) statischer Betrieb und b) Duplexbetrieb

1. Byte										2.Byte					
zu Takt	1	2	3	4	5	6	7	8 $R/\overline{W}$	ACK	1 MODE	2 BANK	3	4	5 Adresse	6	7	8 Register	ACK
a) stat.	0	1	1	1	0	1	0	0	0	0	0/1*	X	X	X	X	X	X	0
b) Dupl.	0	1	1	1	0	1	0	0	0	1	X	0	X	X	X	X	X	0

* 0 = Bank A, 1 = Bank B,
0 = HIGH, 1 = LOW, X = beliebig

Statischer Betrieb (MODE = 0)

In dieser Betriebsart werden jeweils nur vier Segmentdatenbytes benötigt, um die Ausgangsregister von Bank A bzw. Bank B zu füllen. Es können zwei voneinander unabhängige Datengruppen mit ein und derselben Anzeige angezeigt werden. Die Anzeige wird vom BANK-Bit gesteuert:

BANK = 0 Bank A wird angezeigt

BANK = 1 Bank B wird angezeigt

Adressierung durch das Subadreßbyte (2.Byte) für

Laden von Bank A	0 1 X X X 0 0 0	(Register 0)
	0 1 X X X 0 1 0	(Register 2)
	0 1 X X X 1 0 0	(Register 4)
	0 1 X X X 1 1 0	(Register 6)
Laden von Bank B	0 0 X X X 0 0 1	(Register 1)
	0 0 X X X 0 1 1	(Register 3)
	0 0 X X X 1 0 1	(Register 5)
	0 0 X X X 1 1 1	(Register 7)

Die Inkrementierung erfolgt in obiger Reihenfolge, abhängig von der ersten Registeradresse. Die LCD-Segmente sind zwischen den Ausgängen Q1...Q32 und dem Taktausgang BP1 zu verdrahten. Der Ausgang BP2 wird als Adreßeingang A2 benutzt. Bei Kaskadierung mehrerer gleichartiger Schaltungen genügt es, nur einen Oszillator zu beschalten und die Anschlüsse BP1 miteinander zu verbinden. Für die Schaltung mit Oszillatorbeschaltung ist das Adreßbit A0 = 0.

Duplexbetrieb (MODE = 1)

Die 64 LCD-Segmente werden zwischen den Ausgängen Q1...Q32 und den Duplexeranschlüssen BP1 und BP2 angeschlossen.
Inkrementiert wird in numerischer Folge, ausgehend vom zuerst adressierten Register.

Adressierung durch das Subadreßbyte (2.Byte) für

Laden Ausgangsregister 0	1 X X X X 0 0 0
	. . .
Laden Ausgangsregister 7	1 X X X X 1 1 1

(Funktionsbeschreibung, Fortsetzung)

Bei Kaskadierung mehrerer gleichartiger Schaltungen genügt es, nur einen der Oszillatoren zu beschalten und die Anschlüsse BP1 miteinander, sowie die Anschlüsse BP2 miteinander zu verbinden. Für die Schaltung mit Oszillatorbeschaltung ist das Adreßbit A0 = 0. Das Adreßbit A2 kann nicht mehr zur Adressierung verwendet werden.

Bild 2 zeigt für einen der Ausgänge Q_x die vier in Frage kommenden Anzeigefälle: Aus-Aus, Ein-Aus, Aus-Ein und Ein-Ein.
Bei der Wahl der Speisespannung U_{DD} sind die Grenzdaten der LCD-Anzeigen zu berücksichtigen.

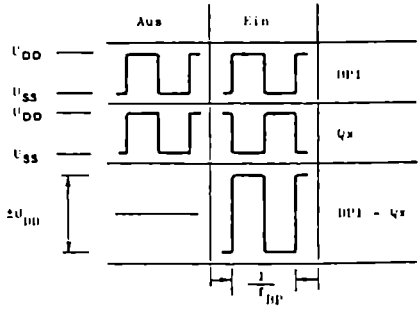


Bild 2a

Aktsignal an den Ausgängen Qx und BP1, sowie LCD-Steuerspannung BP1 - Qx bei statischem Betrieb

für Ein: $U_Q = |U_{DD}|$

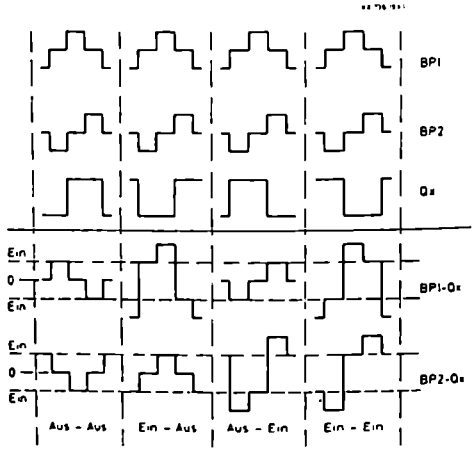


Bild 2b

Ausgangssignal Qx in Kombination mit den Duplexsignalen BP1 und BP2 im Duplexbetrieb

für Ein: $U_{Q\ rms} = 0{,}79\ U_{DD}$
für Aus: $U_{Q\ rms} = 0{,}35\ U_{DD}$

Absolute Grenzwerte (U_{SS} = 0 V)

Speisespannung	U_{DD}	=	max.	11	V
	$-U_{DD}$	=	max.	0,5	V
Spannungen an Ein- und Ausgängen	U_n	=	max.	U_{DD} + 0,8 V *)	
	$-U_n$	=	max.	U_{SS} - 0,8 V	
Eingangsströme	$\pm I_I$	=	max.	20	mA
Ausgangsströme	$\pm I_Q$, $\pm I_{BP}$	=	max.	25	mA
Gesamtverlustleistung	P_{tot}	=	max.	500	mW
Verlustleistung pro Ausgang	P_Q	=	max.	100	mW
Umgebungstemperatur	ϑ_U	=	-40 ... +85		°C
Lagerungstemperatur	ϑ_S	=	-55 ... +125		°C

*) SCL und SDA: max. U_{DD} + 1,5 V

Kenn- und Betriebswerte bei U_{SS} = 0 V, U_{DD} = 2,5...9 V und ϑ_U = -40...+85 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bemerkungen
Speisespannung	U_{DD}	=	2,5	-	9	V	
Speisestrom (f_{SCL}= 100 kHz)	I_{DD}	=	-	-	250	µA	U_{DD} = 5 V
Einschaltreset für SDA,SCL [1])							
Schwellwertspannung bei	U_{DD}	=	0,9	1,3	2,0	V	U_{SCL}= U_{SDA}=U_{DD}
I^2C-Bus SDA und SCL							
Eingangsspannung HIGH	U_{IH}	=	2 V	-	U_{DD}+1,5 V		
Eingangsspannung LOW	U_{IL}	=	0	-	0,8	V	
Eingangskapazität	C_I	=	-	-	7	pF	U_I = U_{SS}
Eingangsstrom HIGH	$-I_{IH}$	=	-	-	100	nA	U_{IH} = U_{DD}
Eingangsstrom bei ACK (SDA)	I_{ACK}	=	3	-	-	mA	U_{IL} = 0,4 V
max. Eingangsfrequenz	f_{SCL}	=	-	-	100	kHz	
unwirksame Störimpulsdauer	t_p	=	-	-	100	ns	

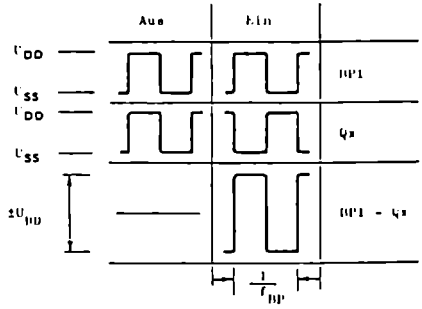
(Bei größeren Eingangsimpulsen als U_{DD} sind Reihenwiderstände vorzusehen, der Eingangsstrom für SCL und SDA darf ±500 nA nicht überschreiten).

[1]) die Anzeige wird unterdrückt

(Funktionsbeschreibung, Fortsetzung)

Bei Kaskadierung mehrerer gleichartiger Schaltungen genügt es, nur einen der Oszillatoren zu beschalten und die Anschlüsse BP1 miteinander, sowie die Anschlüsse BP2 miteinander zu verbinden. Für die Schaltung mit Oszillatorbeschaltung ist das Adreßbit A0 = 0. Das Adreßbit A2 kann nicht mehr zur Adressierung verwendet werden.

Bild 2 zeigt für einen der Ausgänge Q_x die vier in Frage kommenden Anzeigefälle: Aus-Aus, Ein-Aus, Aus-Ein und Ein-Ein.
Bei der Wahl der Speisespannung U_{DD} sind die Grenzdaten der LCD-Anzeigen zu berücksichtigen.



ild 2a

aktsignal an den Ausgängen Qx und BP1, sowie LCD-Steuerspannung BP1 - Qx bei statischem Betrieb

für Ein: $U_Q = |U_{DD}|$

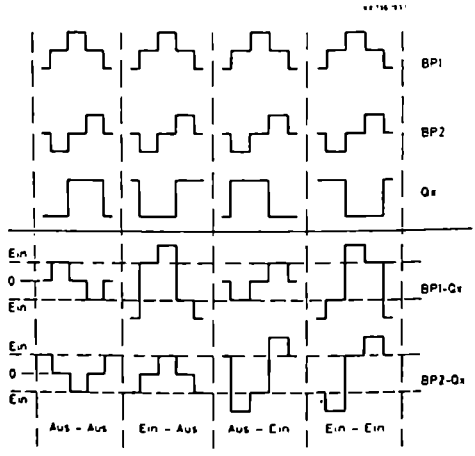


Bild 2b

Ausgangssignal Qx in Kombination mit den Duplexsignalen BP1 und BP2 im Duplexbetrieb

für Ein: $U_{Q\ rms} = 0{,}79\ U_{DD}$
für Aus: $U_{Q\ rms} = 0{,}35\ U_{DD}$

Absolute Grenzwerte (U_{SS} = 0 V)

Speisespannung	U_{DD}	=	max.	11	V
	$-U_{DD}$	=	max.	0,5	V
Spannungen an Ein- und Ausgängen	U_n	=	max.	U_{DD} + 0,8 V *)	
	$-U_n$	=	max.	U_{SS} - 0,8 V	
Eingangsströme	$\pm I_I$	=	max.	20	mA
Ausgangsströme	$\pm I_Q$, $\pm I_{BP}$	=	max.	25	mA
Gesamtverlustleistung	P_{tot}	=	max.	500	mW
Verlustleistung pro Ausgang	P_Q	=	max.	100	mW
Umgebungstemperatur	ϑ_U	=	-40 ...	+85	°C
Lagerungstemperatur	ϑ_S	=	-55 ...	+125	°C

*) SCL und SDA: max. U_{DD} + 1,5 V

Kenn- und Betriebswerte bei U_{SS} = 0 V, U_{DD} = 2,5...9 V und ϑ_U = -40...+85 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bemerkungen
Speisespannung	U_{DD}	=	2,5	-	9	V	
Speisestrom (f_{SCL} = 100 kHz)	I_{DD}	=	-	-	250	µA	U_{DD} = 5 V
Einschaltreset für SDA,SCL [1])							
Schwellwertspannung bei	U_{DD}	=	0,9	1,3	2,0	V	U_{SCL} = U_{SDA} = U_{DD}
I^2C-Bus SDA und SCL							
Eingangsspannung HIGH	U_{IH}	=	2 V	-	U_{DD}+1,5 V		
Eingangsspannung LOW	U_{IL}	=	0	-	0,8	V	
Eingangskapazität	C_I	=	-	-	7	pF	U_I = U_{SS}
Eingangsstrom HIGH	$-I_{IH}$	=	-	-	100	nA	U_{IH} = U_{DD}
Eingangsstrom bei ACK (SDA)	I_{ACK}	=	3	-	-	mA	U_{IL} = 0,4 V
max. Eingangsfrequenz	f_{SCL}	=	-	-	100	kHz	
unwirksame Störimpulsdauer	t_p	=	-	-	100	ns	

(Bei größeren Eingangsimpulsen als U_{DD} sind Reihenwiderstände vorzusehen, der Eingangsstrom für SCL und SDA darf ±500 nA nicht überschreiten).

[1]) die Anzeige wird unterdrückt

(Kenn- und Betriebswerte, Fortsetzung)

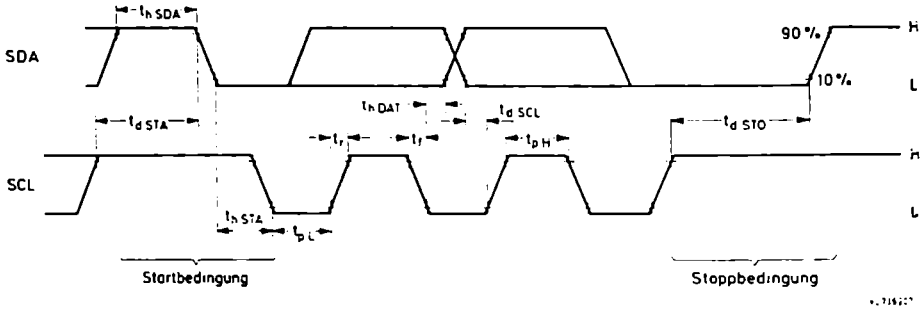


Bild 3 Zeitabläufe auf dem I^2C-Bus

max. Taktfrequenz f_{SCL}	f_{SCL}	100 kHz
Taktimpulsdauer HIGH	$t_{p\,H}$	> 4 µs
Taktimpulsdauer LOW	$t_{p\,L}$	>4,7 µs
Übergangszeiten	t_r	< 1 µs
	t_f	<300 ns
Startbedingung	$t_{h\,SDA}$	>4,7 µs
bei Startwiederholung	$t_{d\,STA}$	>4,7 µs
	$t_{h\,STA}$	> 4 µs
Stoppbedingung	$t_{d\,STO}$	>4,7 µs
Datenübertragung	$t_{h\,DAT}$	> 0
	$t_{d\,SCL}$	>0,25 µs

Setzeingänge A0, A1 und A2			min.	typ.	max.		Bemerkungen
Eingangsleckstrom A0 (OSC)	$\pm I_I$	=	-	5	-	µA	$U_I = U_{DD}$ od. U_{SS}
Eingangsleckstrom A1	I_I	=	-	-	100	nA	$U_I = U_{DD}$ od. U_{SS}
Eingangsleckstrom A2 (BP2)	I_I	=	-	5	-	µA	$U_I = U_{DD}$
Ausgänge Q1...Q32							
Ausgangsstrom HIGH (U_{DD}= 5V)	$-I_{QH}$	=	300	-	-	nA	$U_{QH} = U_{DD} - 0{,}4$ V
Ausgangsstrom LOW (U_{DD}= 5V)	I_{QL}	=	300	-	-	nA	U_{QL} = 0,4 V
Lastimpedanz	R_L	=	1	-	-	MΩ	
	C_L	=	-	-	5	nF	
Gleichspannung gegen Ausgänge BP	ΔU	=	-	±20	-	mV	
Duplex-/Taktausgänge							
Ausgangsfrequenz	f_{BP}	=	65	90	120	Hz	R_{OSC} = 1 MΩ C_{OSC} = 680 pF
Übergangszeiten t_r und t_f	t	=	-	-	200	µs	max. Last
Lastimpedanz bei statischem Betrieb	R_L	=	100	-	-	kΩ	
	C_L	=	-	-	50	nF	
bei Duplexbetrieb	R_L	=	100	-	-	kΩ	
	C_L	=	-	-	35	nF	

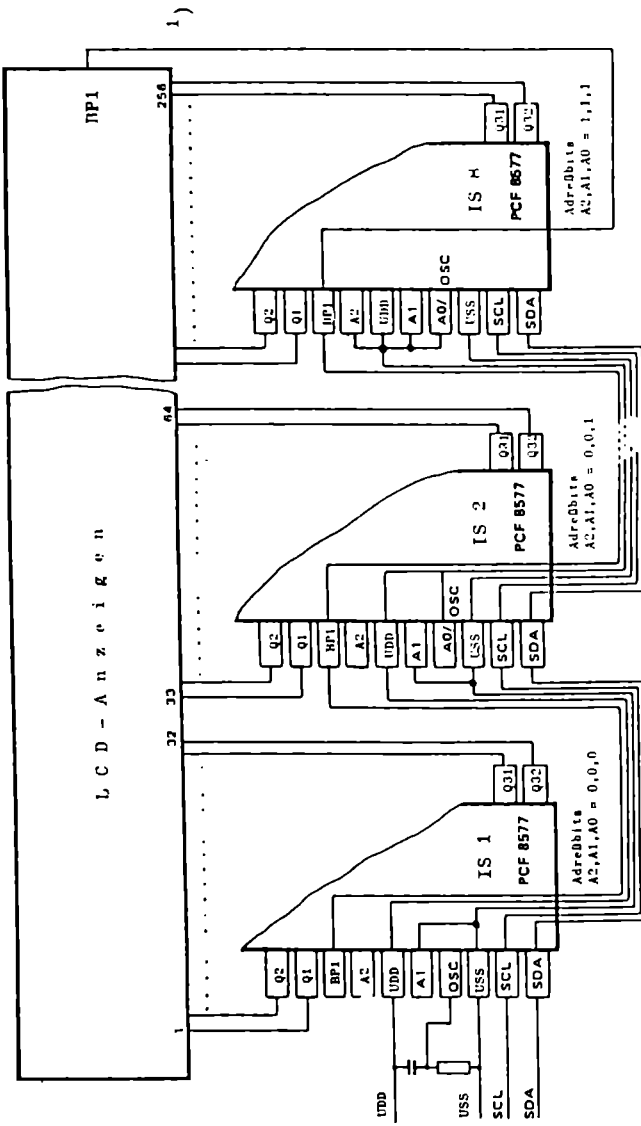


Bild 4 Kaskadierung gleichartiger Schaltungen, LCD-Anzeigen im statischen Betrieb
Erweiterung auf 256 Segmente mit n Schaltungen. 1) Reihenwiderstand für HP1 > 1 kΩ

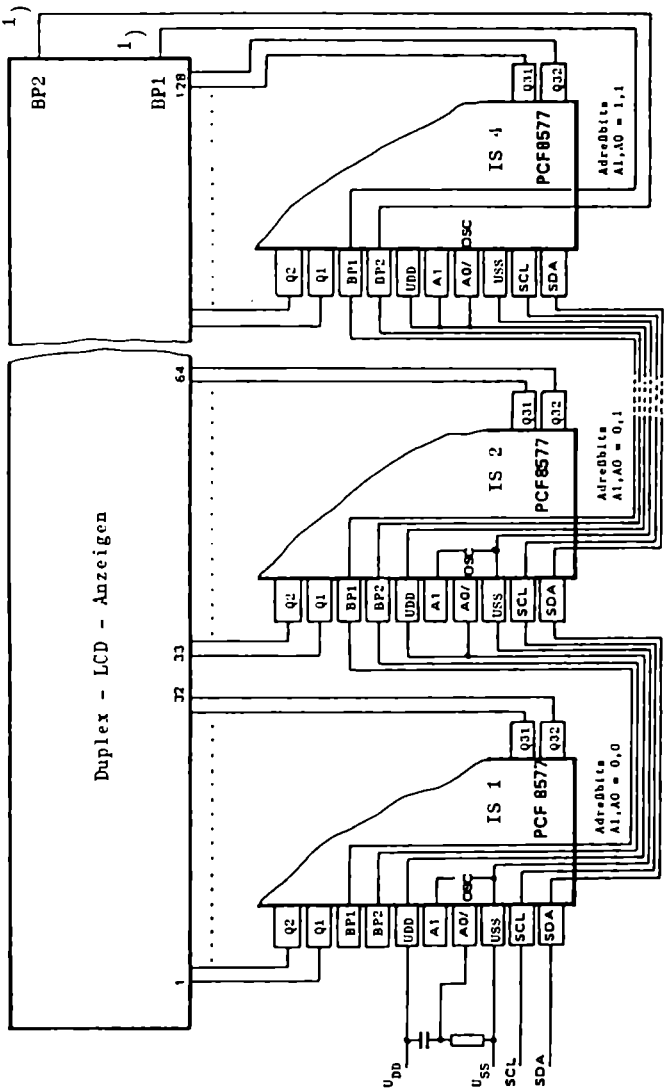


Bild 5 Kaskadierung gleichartiger Schaltungen, LCD-Anzeigen im Duplexbetrieb.
Erweiterung auf 128 Segmente mit 4 Schaltungen. Reihenwiderstand BP > 1 kΩ.

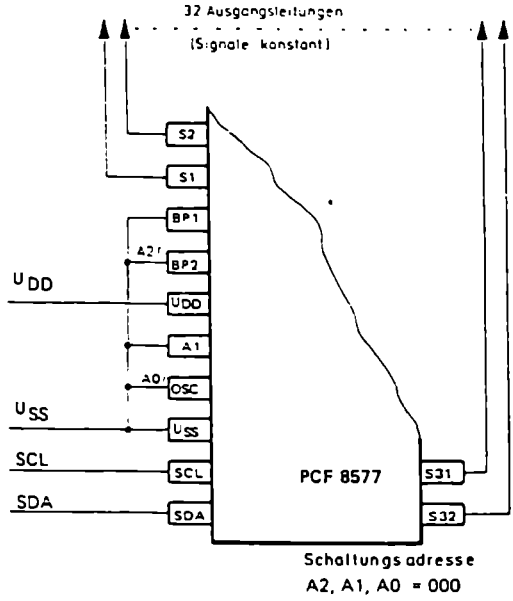
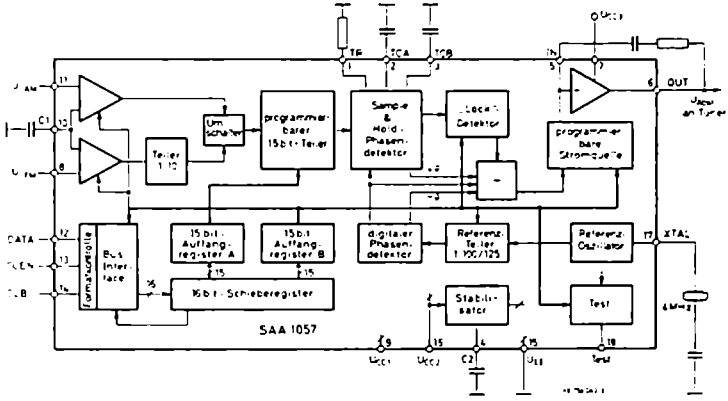


Bild 6 Beschaltung des Anzeigentreibers PCF 8577 als 32 bit-I^2C-Bus-Ausgangsexpander. Im Beispiel wird zweckmäßigerweise die Subadresse 000 gewählt.

SAA 1057

Monolithisch integrierte I^2L-Schaltung
SYNTHESIZER für RUNDFUNK-ABSTIMMSYSTEME
mit hochempfindlichen Vorverstärkern



Besonderheiten

- HF-Vorteiler mit getrennten AM/FM-Eingängen mit hoher Eingangsempfindlichkeit (30 mV/10 mV)
- asynchrone Serienschnittstelle mit Formatkontrolle für 17 bit-Datenwörter und je zwei 15 bit-Auffangregister für insgesamt 30 Datenbits
- programmierbare Abstimmschritte von 10 kHz und 12,5 kHz für FM sowie 1 kHz und 1,25 kHz für AM
- integriertes Loop-Filter für AM und FM für max. 30 V Abstimmspannung
- programmierbare, vom Mikrocomputer gesteuerte, Stromquelle zum Einstellen der Schleifenverstärkung
- hohe spektrale Reinheit des Empfänger-Oszillatorsignals durch den "sample and hold"-Phasendetektor

Kurzdaten			
Speisespannung	U_{CC}	=	5 V
max. Abstimmspannung	U_{CC3}	=	30 V
Speisestrom	I_{CC}	=	18 mA
Eingangsfrequenz AM	f_I	=	0,512...32 MHz
FM	f_I	=	70...120 MHz
Eingangsempfindlichkeit (FM)	U_I	=	10 mV
Quarzoszillator	f_{OSZ}	=	4 MHz
Speisespannungsbereich	U_{CC}	=	3,6...12 V
Umgebungstemperatur	ϑ_U	=	-25...+80 °C

VALVO

SAA 1057

Allgemeine Beschreibung

Die Schaltung SAA 1057 macht den Aufbau eines Einchip-Frequenzsynthese-Abstimmsystems (PLL) für AM/FM-Rundfunkgeräte möglich. Den Oszillatoren der AM- und FM-Rundfunktuner (mit Kapazitätsdioden-Abstimmung) wird die Oszillatorfrequenz entnommen und unverstärkt dieser Schaltung zugeführt. Über eine BUS-Schnittstelle wird digital eine Sollfrequenz vorgegeben, die den Eingangsteiler, je nach Wellenbereich und Abstimmgenauigkeit, programmiert.

Der "sample and hold"-Phasendetektor ist frei von Störungen aus der digitalen Signalabarbeitung und gewährleistet eine hohe spektrale Reinheit der Empfängeroszillatoren. Der hieraus resultierende Störabstand ist groß gegen andere Störabstände im Empfänger. Das "Loop-Filter" und der HF-Verstärker sind in die Schaltung integriert. Durch den Mikrocomputer kann die Schleifenverstärkung des PLL-Abstimmsystems optimal eingestellt werden. Zwei 15 bit-Auffangregister sorgen für eine sinnvolle Aufteilung der Befehle und Daten in zwei Gruppen. Folgende Merkmale sind hervorzuheben:

- getrennte Eingangsverstärker für die AM- und FM-Oszillatorfrequenz, für FM ist ein fester Vorteiler von 1:10 vorhanden
- der interne Umschalter ermöglicht, daß beide Oszillatoren im Empfänger gleichzeitig in Betrieb sind
- 15 bit-Frequenzvorgabe über das Auffangregister A
- Schnellabstimmung durch einen Digitalen Phasendetektor, welcher mit 32facher Frequenz gegenüber dem Analogen Phasendetektor ("sample and hold") arbeitet
- ein "Lock"-Detektor stellt das Einrasten der Abstimmschleife fest und schaltet den digitalen Phasendetektor ab
- ein 4 MHz-Quarz-Referenzoszillator und ein programmierbarer Referenzteiler ermöglichen Abstimmschritte von 1 kHz und 1,25 kHz für die AM-Bereiche und 10 kHz und 12,5 kHz für den FM-Bereich
- programmierbare Stromquelle (40 dB) zur Einstellung der Schleifenverstärkung, mikrocomputergesteuert
- Abstimmoberspannungen zwischen U_{CC} und 30 V

Funktionsbeschreibung

Die Schaltung SAA 1057 erlaubt es, daß beide Oszillatorspannungen $U_{i\ AM}$ und $U_{i\ FM}$ zugleich anliegen dürfen. Die gesamte Funktionssteuerung erfolgt über die Bus-Schnittstelle durch die Datenwörter A und B.

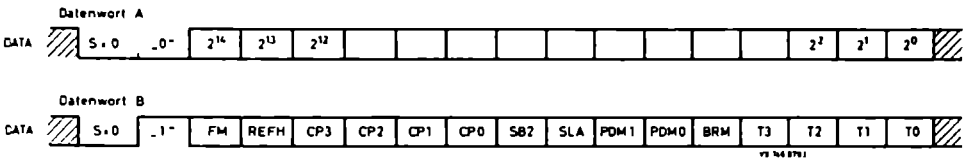


Bild 1 Organisation der Datenwörter A und B

Das Datenwort A überträgt die 15 bit-Frequenzvorgabe, sein Startbit und das folgende Bit sind Null.

Im Datenwort B ist das Startbit = 0 und das folgende Bit = 1.

Einschalt-Konditionen

Den ersten Datenwort B sollen mindestens 10 Taktimpulse an CLB vorausgehen. Das Datenwort B kann deshalb z.B. zweimal gesendet werden.

Synchrone Datenübertragung (SLA = 1) ist angebracht, wenn weniger als 31 Abstimmschritte (z.B. Handabstimmung) verlangt werden, dabei treten nur geringfügige Abstimmgeräusche auf.

Asynchrone Datenübertragung (SLA = 0) muß benutzt werden, wenn 32 oder mehr Abstimmschritte verlangt werden. Asynchrone Datenübertragung ermöglicht eine schnelle Abstimmung, weil die Frequenzvorgabe sofort ausgeführt wird (z.B bei Stationstastenbetätigung).

Hinweise zur programmierbaren Stromquelle

Die kleinste Stromverstärkung $V_{i1} = 0{,}023$ darf nicht in eingerastetem Zustand benutzt werden, wenn $U_{CC2} < 5$ V ist. Damit soll eine eventuelle Instabilität der Abstimmschleife, hervorgerufen durch einen zu kleinen Bereich des "sample and hold"-Phasendetektors, vermieden werden.

Die nachfolgenden Bits haben folgende Bedeutung (siehe Bild 2):

FM = 1	Freigabe FM-Verstärker
FM = 0	Freigabe AM-Verstärker
REFH = 0	Referenzteiler 1:125 (d.h. 1 kHz bzw. 10 kHz Abstimmraster bei 4 MHz Quarz)
REFH = 1	Referenzteiler 1:100 (d.h. 1,25 kHz bzw. 12,5 kHz Abstimmraster bei 4 MHz Quarz)
CP3, CP2, CP1, CP0	sind Steuerdaten für die programmierbare Stromquelle (siehe Kenn- und Betriebswerte)
SB2 = 1	die 8 letzten Bits des Datenwortes B werden ausgewertet (SLA...T0)
SB2 = 0	die 8 letzten Bits werden als Nullen interpretiert

PDM1 = 0, PDM0 = X	Digitaler Phasendetektor eingeschaltet und bereit für Senderwechsel, schaltet automatisch auf Analogen-Phasendetektor um
PDM1 = 1, PDM0 = 0	Digitaler Phasendetektor zwangsweise ein
PDM1 = 1, PDM0 = 1	Digitaler Phasendetektor zwangsweise aus
BRM = 1	Das Bus-Interface wird nach erfolgter Datenwortübertragung automatisch abgeschaltet (bei BRM = 0 ist die Stromabschaltung unwirksam)
T3, T2, T1, T0	Steuerung der TEST-Funktion, T3 und T1 sind kontinuierlich auf Null zu setzen

Signal an Anschluß 18 Datenwortbit	T3	T2	T1	T0	
kein Testsignal (TEST = 1)	0	0	0	0	
32 kHz/40 kHz Referenzteiler-Ausgangssignal	0	1	0	0	[1]
Betriebszustand "Lock-Detektor" [2]	0	1	0	1	

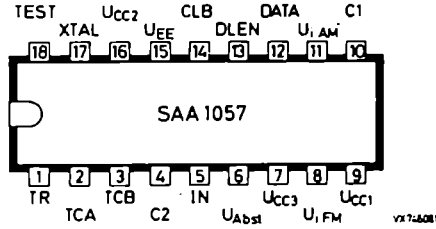
[1] zur indirekten entkoppelten Messung der Referenzoszillatorfrequenz

[2] TEST = 0 bedeutet: Abstimmung nicht eingerastet

TEST = 1 bedeutet: Abstimmung eingerastet

Gehäuse SOT 102 CS, 18 Anschlüsse

Anschlußbelegung



Anschluß		Anschlußbezeichnung
(1)	TR	Beschaltung des Analogen Phasendetektors
(2)	TCA	
(3)	TCB	
(4)	C2	Entkopplungskondensator für interne Spannungsstabilisierung
(5)	IN	Gegenkopplungs-Eingang des Ausgangsverstärkers (loop-Filter)
(6)	U_{Abst}	Abstimmspannung an Tuner
(7)	U_{CC3}	Abstimmoberspannung (stabilisiert)
(8)	$U_{i\ FM}$	Oszillatorspannung FM
(9)	U_{CC1}	Speisespannung für HF-Verstärker und Digitalteil
(10)	C1	Entkopplungskondensator für AM-/FM-Eingänge
(11)	$U_{i\ AM}$	Oszillatorspannung AM
(12)	DATA	Bus-Eingang
(13)	DLEN	
(14)	CLB	
(15)	U_{EE}	Masse (0 V)
(16)	U_{CC2}	Speisespannung für Logikteil (tiefe Frequenzen) und Analogteil
(17)	XTAL	Quarz
(18)	TEST	Test-Ausgang

SAA 1057

Absolute Grenzwerte

Speisespannung	U_{CC1}, U_{CC2}	=	max. 13,2 V
	$-U_{CC1}$, $-U_{CC2}$	=	max. 0,3 V
	U_{CC3}	=	max. 32 V
	U_{CC3}	=	min. U_{CC2}
Verlustleistung pro Gehäuse	P_{tot}	=	max. 800 mW
Umgebungstemperatur	ϑ_U	=	-25...+80 °C
Lagerungstemperatur	ϑ_S	=	-65..+150 °C

Kenn- und Betriebswerte bei U_{EE} = 0 V, $U_{CC1} = U_{CC2}$ = 5 V, U_{CC3} = 30 V und ϑ_U = 25 °C, sofern nicht anders angegeben

			min.	typ.	max.		Bemerkungen
Speisespannungen	U_{CC1}	=	3,6	5	12	V	
	U_{CC2}	=	3,6	5	12	V	
	U_{CC3}	=	U_{CC2}	-	31	V	
Speisestrom (Abstimmung beendet)[1])	I_{AM}	=	-	16	-	mA	$\approx I_{CC1}+I_{CC2}$
	I_{FM}	=	-	20	-	mA	
	I_{CC3}	=	0,3	0,8	1,2	mA	I_{Abst} =
HF-Eingänge							
Eingangsfrequenz AM	f_i	=	0,512	-	32	MHz	
Eingangsfrequenz FM	f_i	=	70	-	120	MHz	
Eingangsspannung AM	$U_{i\ AM\ rms}$	=	30	-	500	mV	
Eingangsspannung FM	$U_{i\ FM\ rms}$	=	10	-	500	mV	
Eingangswiderstand AM	Z_i	=	-	2	-	kΩ	
Eingangswiderstand FM	Z_i	=	-	135	-	Ω	
Eingangskapazität AM	C_i	=	-	3,5	-	pF	
Eingangskapazität FM	C_i	=	-	3	-	pF	
Spannungsverhältnis der AM-, FM-Eingangssignale	$\lvert U \rvert$	=	-	30	-	dB	

[1]) während einer Busübertragung erhöht sich der Speisestrom um 4,5 mA (BRM = 1, SB2 = 1)

Kenn- und Betriebswerte, Fortsetzung

BUS-Eingang

Anschlüsse DATA, DLEN, CLB		min.	typ.	max.	Bemerkungen
Eingangsspannung HIGH	$U_{I\,H}$ =	2,4 V	-	U_{CC1}	
Eingangsspannung LOW	$U_{I\,L}$ =	0	-	0,8 V	
Eingangsstrom HIGH	$I_{I\,H}$ =	-	-	10 µA	$U_{I\,H}$ = 2,4 V
Eingangsstrom LOW	$-I_{I\,L}$ =	-	-	50 µA	$U_{I\,L}$ = 0,8 V

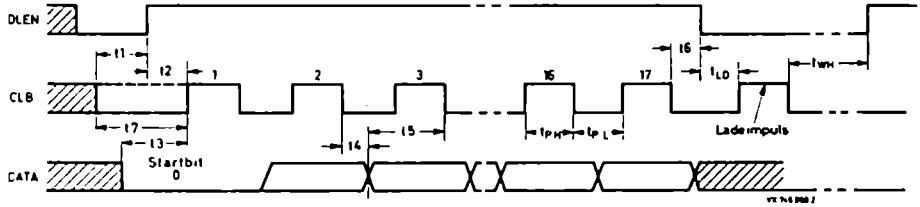


Bild 3 Bus-Format

Übergangszeiten nach Bild 2

Wartezeiten:

DLEN zu CLB	t1 =	1	-	- µs	
CLB zu DATA	t3 =	0,5	-	- µs	
CLB zu DATA	t5 =	2	-	- µs	
Ladeimpuls	t_{LD} =	2	-	- µs	
Datenwortwiederholung					
für asynchrone Übertragung	t_{WH} =	0,3	-	- ms	
für synchrone Übertragung	t_{WH} =	1,3	-	- ms	

(Eine Bus-Übertragung an andere Schaltungen darf bei asynchronem Betrieb erst nach 1,3 ms erfolgen)

Vorgabezeiten:

DLEN zu CLB	t2 =	5	-	- µs	

Haltezeiten:

DATA zu CLB	t4 =	0	-	- µs	
DLEN zu CLB	t6 =	2	-	- µs	
Impulsdauer CLB	$t_{p\,H}$ = $t_{p\,L}$ =	5	-	- µs	
kein H/L-Übergang für CLB	t7 =			µs	

Kenn- und Betriebswerte, Fortsetzung

"sample and hold"-Phasendetektor

Signale TR, TCA und TCB			min.	typ.	max.		Bemerkungen
max. Ausgangsspannungen	U_{TCA}	=	-	-	$(U_{CC2}-0,7\ V)$		
	U_{TCB}	=	-	-	$(U_{CC2}-0,7\ V)$		
min. Ausgangsspannungen	U_{TCA}	=	-	1,3	-	V	
	U_{TCB}	=	-	1,3	-	V	
Lastkapazität	C_{TCA}	=	-	-	2,2	nF	REFH = 1
	C_{TCA}	=	-	-	2,7	nF	REFH = 0
	C_{TCB}	=	-	-	10	nF	
Endladungszeit an TCA	t_{dis}	=	-	-	5	µs	REFH = 1
	t_{dis}	=	-	-	6,25	µs	REFH = 0
Leckstrom an TCA	I_R	=	-	-	10	nA	eingerastet
an TCB	I_R	=	-	-	10	nA	
Spannung an TR während der Entladung	U_{TR}	=	-	0,7	-	V	Entladung
Lastwiderstand an TR	R_{TR}	=	100	-	-	Ω	

Programm. Stromquelle

Ausgangsstrom des dig. Phasendetektors (intern)	$\pm I_{dig}$	=	-	0,4	-	mA	
Stromverstärkung	V_i	=	0,023	-	2,3		Tabelle 1
Steilheit $\pm I_{dig}/U_{TCB}$	S_{TCB}	=	-	1,0	-	µA/V	
Offset-Spannung im gerasteten Zustand	ΔU_{TCB}	=	-	-	1	V	

Tabelle 1

Datenbit	CP3	CP2	CP1	CP0		
programm. Stromquelle	0	0	0	0	$V_{i1} = 0,023$	[1]
	0	0	0	1	$V_{i2} = 0,07$	
	0	0	1	0	$V_{i3} = 0,23$	
	0	1	1	0	$V_{i4} = 0,7$	
	1	1	1	0	$V_{i5} = 2,3$	

[1]) $U_{CC2} \geq 5$ V

Kenn- und Betriebswerte, Fortsetzung

Ausgangsverstärker			min.	typ.	max.	Bemerkungen
Spannung an Anschluß 7	U_{CC3}	=	U_{CC2}	-	31 V	
Eingangsspannung (Anschluß 5)	U_{IN}	=	-	1,3	- V	
Ausgangsspannung						
min. bei $-I_{Abst}$ = 1 mA	U_{Abst}	=	-	-	0,5 V	
max. bei I_{Abst} = 1 mA	U_{Abst}	=	(U_{CC3}-2 V)	-	- V	
max. bei I_{Abst} = 0,1 mA	U_{Abst}	=	(U_{CC3}-1 V)	-	- V	
max. Ausgangsstrom	$\pm I_{Abst}$	=	5	-	- mA	
Brummunterdrückung am Ausgang (Anschluß 6), 100 Hz						
für U_{CC1}	α_{100}	=	-	77	- dB	
für U_{CC2}	α_{100}	=	-	55	- dB	
für U_{CC3} ($U_{Abst} < U_{CC3}$- 3V)	α_{100}	=	-	50	- dB	
TEST (Anschluß 18, open collector)						
Ausgangsspannung HIGH	$U_{Q\,H}$	=		-	12 V	
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,5 V	
Ausgangsstrom (TEST inaktiv)	$\pm I_Q$	=		-	10 µA	$U_Q = U_{Q\,H}$
Ausgangsstrom (TEST aktiv)	$\pm I_Q$	=	150	-	- µA	$U_Q = U_{Q\,L}$
Referenz-Oszillator						
Quarzfrequenz	f_{OSZ}	=	-	4,0	- MHz	
Serienwiderstand des Quarzes	R_S	=			150 Ω	

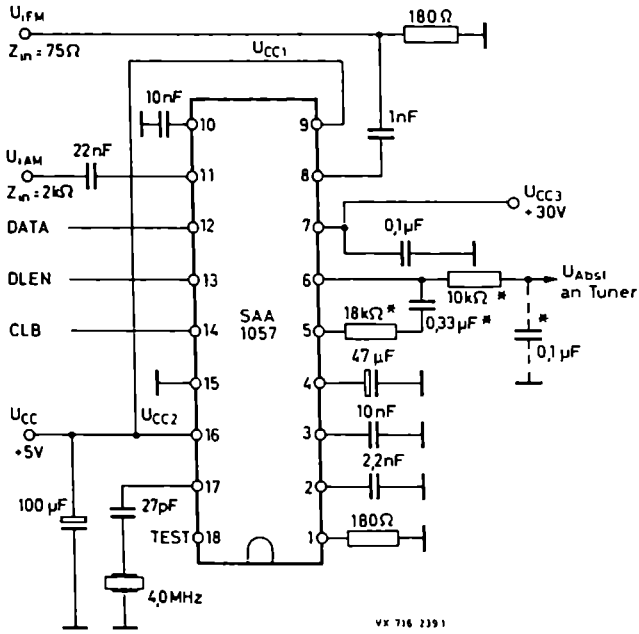
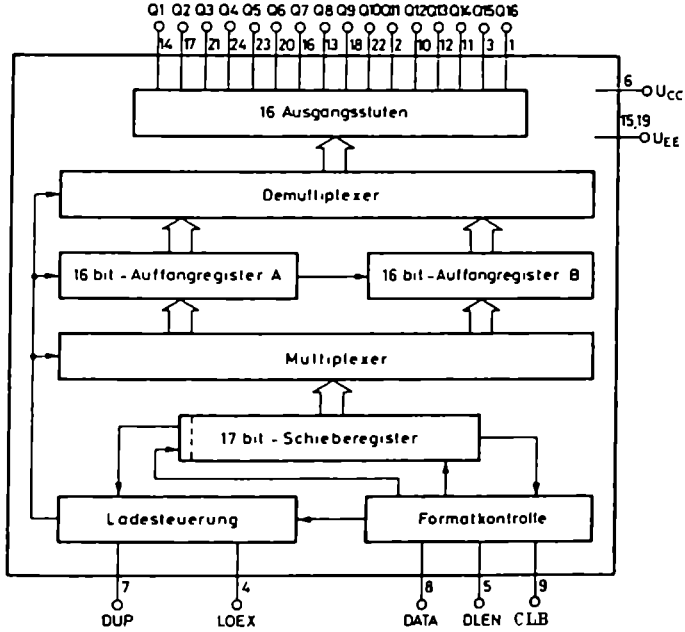


Bild 4 Applikation

*) Werte abhängig von der Abstimmdiodencharakteristik

SAA 1060

Monolithische integrierte I^3L-Schaltung
LED - ANZEIGE-INTERFACE-SCHALTUNG
zur Ansteuerung von maximal 32 Segmenten
oder zur Serien-/Parallelwandlung digitaler Signale



Besonderheiten

- Formatkontrolle zur Selektion von 18 bit-Wortlängen
- 2x16 bit-Auffangregister
- Ausgabe wahlweise statisch (16 bit) oder dynamisch (32 bit) im Duplex-Betrieb
- Datenübernahme-Steuerung
- 2 Ausgänge für höheren Ausgangsstrom (80 mA)
- geeignet für Analoganzeigen, wie Linearskalen

Kurzdaten			
Speisespannung	U_{CC}	=	4...6 V
Max. Umgebungstemperaturbereich	ϑ_U	=	-20...+80 °C
Eingangsfrequenz	f	=	50 kHz
Speisestrom	I_{CC}	=	60 mA
Max. Ausgangsstrom (Q8 und Q16)	I_Q	=	40 (80) mA

VALVO

SAA 1060

Allgemeine Beschreibung

Die Schaltung SAA 1060 ist im Prinzip ein Serien-Parallelwandler für digitale Daten.

Da die Schaltung keinen Decoder enthält, ist sie sehr vielseitig anwendbar:

- Ansteuerung von 7 Segment-Anzeigen (4 1/2 stellig im Duplexbetrieb)
- Ansteuerung von 14 Segment-Anzeigen
- Ansteuerung von Linearanzeigen (Pointer, Bargraph)
- statische Ausgabe von Schaltfunktionen
- mit externen Widerständen als Digital-Analogwandler
- Verwendung als PORT-Expander für Mikroprozessoren und Mikrocomputer

Die Datenübertragung erfolgt mit dem Datenwort DATA, mit dem Freigabesignal DLEN und dem Taktsignal CLB.

Die eingebaute Wortformat-Kontrollschaltung unterscheidet zwischen Störungen und gültigen Übertragungen durch Prüfen der Wortlänge (auf 18 bit) und der führenden Null. Hierdurch ist es möglich, unterschiedliche Wortformate auf den gleichen Busleitungen für andere Schaltungen (z.B. SAA 1056 mit 17 bit) zu benutzen.

Das letzte Bit des empfangenen 18 bit-Datenwortes enthält die Information, welches der beiden Auffangregister für die Übernahme der ersten 16 bit des Datenwortes adressiert werden soll. Je nach Ansteuerung des Eingangs LOEX wird vorgewählt, ob die Daten unmittelbar nach der, als korrekt erkannten Datenübertragung, oder synchronisiert mit dem Signal DUP übernommen werden. Das Signal DUP bestimmt weiterhin, welcher der beiden Registerinhalte zu den Ausgangsstufen gelangt.

Die Ausgangsstufen sind NPN-Transistoren mit offenen Kollektoren. Die Strombelastbarkeit ist den Anforderungen entsprechend für Duplexbetrieb ausgelegt. Zwei der Ausgänge (Q8 und Q16) sind für doppelte Ströme dimensioniert, so daß jeweils 2 Segmente parallel geschaltet werden können.

Funktionsbeschreibung

Dateneingabe, Eingänge DLEN und DATA

Die Schaltung SAA 1060 verarbeitet serielle 18 bit-Datenwörter, die, synchronisiert mit dem Systemtakt CLB, am Dateneingang DATA angeboten werden. Ein Befehl wird jedoch nur dann akzeptiert, wenn am Datenfreigabeeingang DLEN gleichzeitig HIGH liegt.

Bit :	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
Ausgang:	Q16	Q15	Q14	Q13	Q12	Q11	Q10	Q9	Q8	Q7	Q6	Q5	Q4	Q3	Q2	Q1

Bild 1 Zuordnung der Datenbits zu den Ausgängen

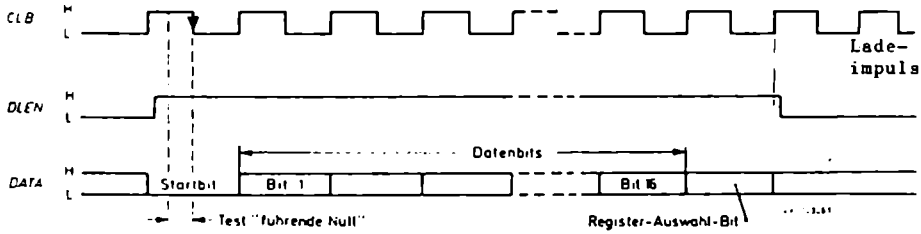


Bild 2 Impulsdiagramm der 18 bit-Datenübertragung

Jedes Datenwort muß mit logisch "0" als Startbit beginnen. Die Schaltung SAA 1060 prüft das Datenwort sowohl auf korrekte Länge als auch auf die führende "0". Das 18. Datenwortbit ist das Register-Auswahlbit. Eine

0 bewirkt das Laden des Datenwortes in das Auffangregister B,

1 bewirkt das Laden des Datenwortes in das Auffangregister A.

Die in den 16 Informationsbits des Datenwortes übertragenen logischen Zustände werden ohne Inversion an die entsprechenden Ausgänge geschaltet. Zum Einschalten eines Segmentes ist also eine "0" (LOW) als zugehöriges Datenbit erforderlich.

Datenauswahleingang DUP

Die Logikzustände am Eingang DUP bestimmen, welcher der beiden Registerinhalte ausgegeben wird.

0 = Registerinhalt A
1 = Registerinhalt B

Lade-Betriebsart-Steuerung, Eingang LOEX

Die Ansteuerung des Eingangs LOEX bestimmt die Betriebsart, mit der die als korrekt erkannten Daten zur Ausgabe gelangen

0 = Duplex-Betriebsart, d.h. Ausgabe synchron zu dem Duplex-Signal
1 = direkter Betrieb, d.h. Ausgabe des ausgewählten Registers unmittelbar nach abgeschlossener Dateneingabe.

der Duplex-Betriebsart mit 50 Hz muß die Zeit zwischen zwei zu übertragenen Datenwörtern größer als 21 ms sein.

Absolute Grenzwerte bei $U_{EE} = 0$

Max. Speisespannungsbereich	U_{CC}	=	-0,3...+7 V
Max. Verlustleistung	P_{tot}	=	900 mW
Max. Umgebungstemperaturbereich	ϑ_U	=	-20...+80 °C
Max. Lagerungstemperaturbereich	ϑ_S	=	-25...+125 °C

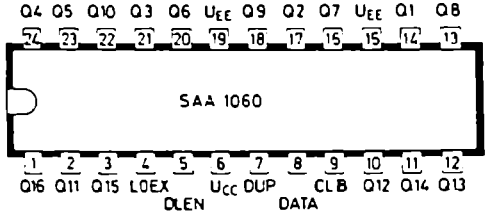
Kenn- und Betriebswerte für $\vartheta_U = 25$ °C und $U_{EE} = 0$, sofern nicht anders angegeben

			min.	typ.	max.		Bedingungen U_{CC} V	
Speisespannung	U_{CC}	=	4	5	6	V		
Speisestrom	I_{CC}		-	60	-	mA	5	
Eingänge DATA, CLB , DLEN und LOEX								
Eingangsspannung HIGH	$U_{I\,H}$	=	2	-	5	V	5	
LOW	$U_{I\,L}$	=	-	-	1	V	5	
Eingangsstrom	$I_{I\,L}$	=	-	-	-20	µA	5	$U_I = 0$
Eingangsfrequenz	f_I	=	-	50	-	kHz	5	
Eingang DUP								
Eingangsspannung HIGH	$U_{I\,H}$	=	0,8	-	12	V	5	
Pegel für LOW	$U_{I\,L}$	=	-6	-	0,4	V	5	
Eingangsstrom HIGH	$I_{I\,H}$	=	0,01	-	12	mA	5	
Eingangsfrequenz	f_I	=	-	50	-	Hz	5	
Ausgänge Q1 bis Q7 und Q9 bis Q15								
Ausgangsspannung HIGH	$U_{Q\,H}$	=	-	-	16,8	V	5	$I_{Q\,H} = 0$
LOW	$U_{Q\,L}$	=	-	-	0,5	V	5	$I_{Q\,L} = 40$ mA
Ausgangsstrom LOW	$I_{Q\,L}$	=	-	20	40	mA	5	
Bei Duplexbetrieb								
Ausgangsspannung HIGH	$U_{Q\,H}$	=	-	-	12	V	5	$I_{Q\,H} \neq 0$
Ausgangsstrom LOW	$I_{Q\,L}$	=	-	-	60	mA	5	Spitzenstrom sinusf.
Ausgänge Q8 und Q16								
Ausgangsspannung HIGH	$U_{Q\,H}$	=	-	-	16,8	V	5	$I_{Q\,H} = 0$
LOW	$U_{Q\,L}$	=	-	-	0,5	V	5	$I_{Q\,L} = 120$mA
Ausgangsstrom LOW (Duplex-Betrieb)	$I_{Q\,L}$	=	-	-	120	mA	5	Spitzenstrom sinusf.
(Gleichspannungsbetrieb)	$I_{Q\,L}$	=	-	40	80	mA	5	

SAA 1060

Gehäuse SOT-101 A, Epoxid-Plastik, 24 Anschlüsse

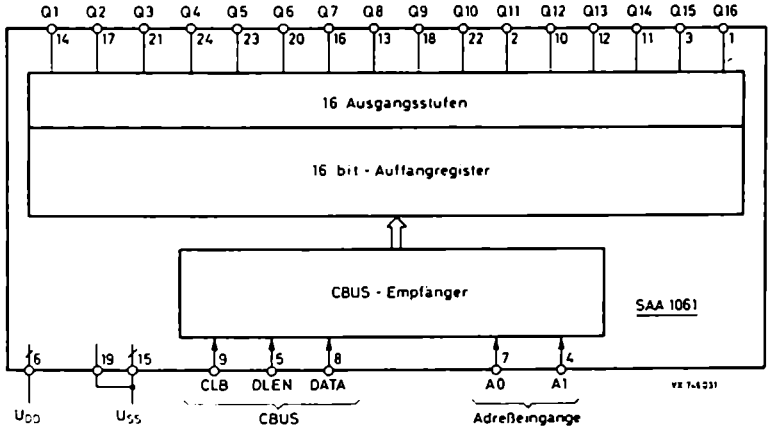
Anschlußbelegung



Anschluß		Signal
(4)	LOEX	Ladebetriebsart-Steuerung
(5)	DLEN	Freigabesignal für die Datenübertragung
(6)	U_{CC}	+ 5 V
(7)	DUP	Register-Ausgabesteuerung
(8)	DATA	Dateneingang
(9)	CLB	Taktsignal für die Datenübertragung
(15) und (19)		U_{EE} = Masse (0 V)

Die Belegung der Ausgänge Q1 ... Q16 geht aus obiger Abbildung hervor.

Monolithisch integrierte NMOS-Schaltung
16 bit - AUSGANGSTREIBER (Bus-Expander)
mit serieller CBUS-Schnittstelle
für Systeme mit Mikrocontroller



Besonderheiten

- Formatkontrolle zur Selektion von 18bit-Datenwörtern
- 16bit-Auffangregister und niederohmige Ausgangstreiber
- anschlußkompatibel zu SAA 1060, jedoch kein Duplexbetrieb
- Adreß-Codiereingänge, bis zu vier Schaltungen SAA 1061 können an einem gemeinsamen CBUS betrieben werden

Kurzdaten			
Speisespannung	U_{DD}	=	5 V
Umgebungstemperaturbereich	ϑ_U	=	-20...+80 °C
Speisestrom (ohne Lastströme)	I_{DD}	=	9 mA
max. Strom pro Ausgang	I_Q	=	15 mA

SAA 1061

Allgemeine Beschreibung

Die Schaltung SAA 1061 ist eine universell anwendbare Peripherie-Schaltung für mikrocomputergesteuerte Systeme. Sie enthält einen Serien-/Parallelwandler (16 bit), Auffangregister und Ausgangstreiber für die Parallelausgänge. Die Schaltung ist universell anwendbar zur

- statischen Ausgabe von Schaltfuktionen
- Erweiterung der Anzahl von Ausgängen an Mikrocomputern und Mikroprozessoren (Expander)
- Ansteuerung von maximal 16 LED-Segmenten, z.B. 7-,14-, 16-Segmentanzeigen
- Ansteuerung von Linearskalen (Pointer, Bargraph)
- Digital-/Analogwandlung durch Beschalten mit Widerständen

Die Datenübertragung erfolgt vom Mikrocomputer aus über die serielle 3-Drahtschnittstelle (CBUS). Nach einer gültigen Datenübertragung gelangen die Daten durch einen weiteren Ladeimpuls in das Auffangregister und an die Treiber. Die eingebaute Wortformat-Kontrollschaltung überwacht die Datenübertragung und erkennt eine gültige übertragung durch Prüfen der Wortlänge (18 bit). Es ist dadurch möglich, unterschiedliche Wortformate auf der selben Busleitung für andere Schaltungen zu übertragen.

Durch die Beschaltung der Eingänge A0 und A1 kann eine von vier möglichen Adressen vorgegeben werden. Eine Datenübernahme erfolgt nur dann, wenn die so programmierte Adresse mit den Adreßbits S0 und S1 des Datenwortes übereinstimmt.

Funktionsbeschreibung

Dateneingabe, Eingänge DLEN und DATA

Die Schaltung SAA 1061 verarbeitet serielle 18 bit-Datenwörter, die, synchronisiert mit dem asynchronen Takt CLB, am Dateneingang DATA angeboten werden. Ein Befehl wird jedoch nur dann akzeptiert, wenn der Datenfreigabeeingang DLEN gleichzeitig HIGH ist. Nach einer gültigen Übertragung werden die Daten durch einen weiteren Ladeimpuls an CLB (DLEN = LOW) in das Auffangregister gegeben.

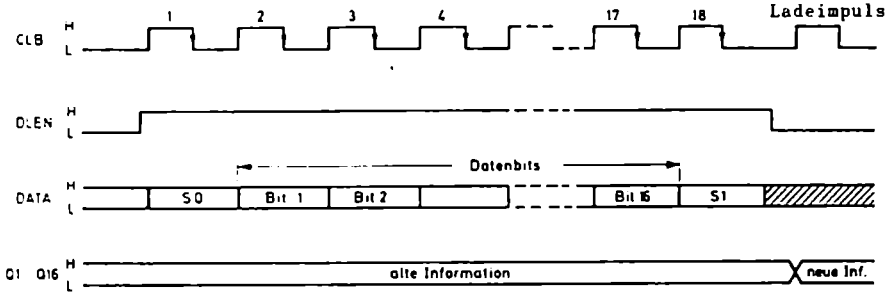


Bild Impulsdiagramm der 18 bit-Datenübertragung

Adreßeingänge A0 und A1

Das 1. Bit (S0) und das 18. Bit (S1) des Datenwortes sind die Adreßbits.

Die Daten werden nur dann akzeptiert, wenn die Adresse mit der an den Eingängen A0, A1 programmierten Adresse übereinstimmt, d.h.

A0 = S0 und A1 = S1 gilt.

SAA 1061

Datenausgabe, Ausgänge Q1...Q16

Die Ausgänge Q1...Q16 sind den Datenbits Bit 1...Bit 16 zugeordnet. Die open drain Ausgangstreiber werden gegen Masse durchgeschaltet (Q_n = LOW), wenn das entsprechende Datenbit LOW ist.

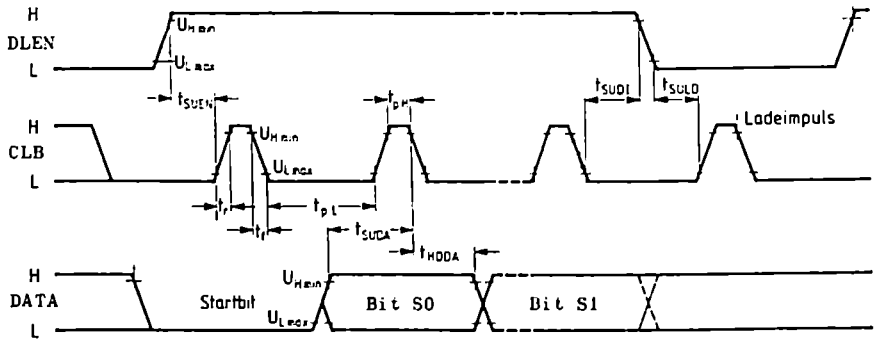
Einschalt-Reset

Die Schaltung erzeugt nach dem Einschalten der Versorgungsspannung intern einen Reset-Zyklus. Danach sind die Ausgänge hochohmig (HIGH).

Absolute Grenzdaten

Speisespannung	U_{DD}	=	max.	7,5 V
	$-U_{DD}$	=	max.	0,3 V
Eingangsspannung	U_I	=	max.	15 V
	$-U_I$	=	max.	0,3 V
Eingangsstrom	$\pm I$	=	max.	10 mA
Ausgangsspannung	U_Q	=	max.	16,5 V
	$-U_Q$	=	max.	0,3 V
Ausgangsstrom	$\pm I_Q$	=	max.	20 mA
Verlustleistung pro Ausgang	P_Q	=	max.	7,5 mW
pro Gehäuse	P_{tot}	=	max.	300 mW
Umgebungstemperatur	ϑ_U	=	-20...+ 80	°C
Lagerungstemperatur	ϑ_S	=	-20...+125	°C

CBUS-Timing



Kenn- und Betriebswerte bei U_{SS} = 0 V, U_{DD} = 5 V, ϑ_U = 25 °C
sofern nicht anders angegeben

			min.	typ.	max.		Besonderheiten
Speisespannung	U_{DD}	=	4,5	5	5,5	V	
Speisestrom (ohne Laststrom)	I_{DD}	=	-	9	20	mA	
Eingänge CLB, DLEN, DATA, A0, A1							
Eingangsspannung LOW	$U_{I\,L}$	=	-0,3	-	0,8	V	
HIGH	$U_{I\,H}$	=	2,0	-	15	V	
Eingangs-Reststrom	$\lvert I_{IR} \rvert$	=	-	-	1	µA	U_{DD} = -0,3...15 V
Ausgänge Q1...Q16 (open drain)							
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,65	V	$I_{Q\,L}$ = 15 mA
Ausgangs-Reststrom HIGH	$I_{Q\,H}$	=	-	-	20	µA	$U_{Q\,H}$ = 16,5 V
Übergangszeiten	$t_{LH} = t_{HL}$	=	-	-	10	µs	$U_{Q\,L}$ = 1,5 V; $U_{Q\,H}$ = 13,5 V

(mit "pull-up"-Widerstand von 1 kΩ nach 15 V und kap. Last von 1 nF)

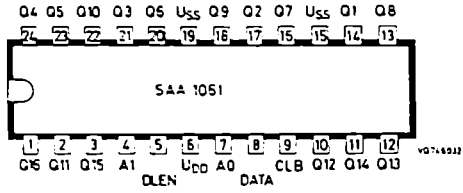
CBUS-Timing (siehe Bild links)

Übergangszeiten	t_r , t_f	<	2	µs
DATA-Setzzeit zu CLB	t_{SUDA}	>	400	ns
DATA-Haltezeit zu CLB	t_{HDDA}	>	250	ns
DLEN-Vorhaltezeit zu CLB	t_{SUEN}	>	400	ns
DLEN-Haltezeit zu CLB	t_{SUDI}	>	600	ns
Ladeimpuls-Verzögerung zu DLEN	t_{SULD}	>	400	ns
CLB-Impulsdauer	$t_{p\,H}$, $t_{p\,L}$	>	450	ns

SAA 1061

Gehäuse SOT-101 A, Epoxid-Plastik, 24 Anschlüsse

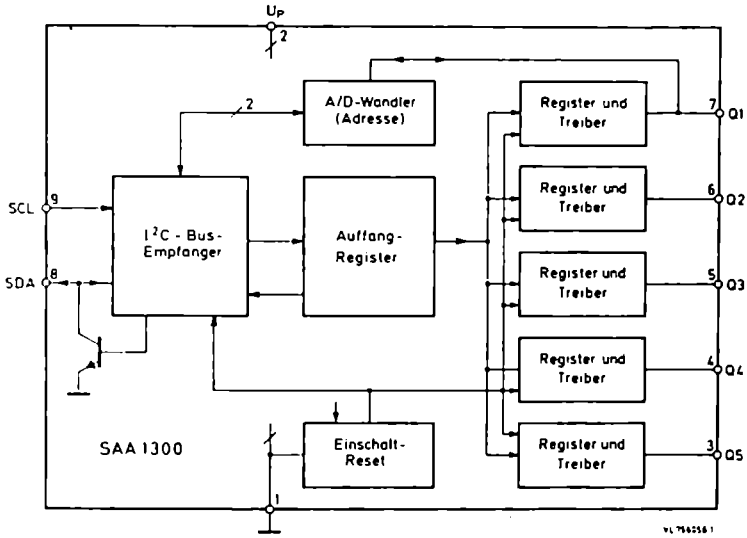
Anschlußbelegung



Anschluß/Signal		Anschlußbezeichnung	
(6), 19), 15)	U_{DD}, U_{SS}	+5 V Speisespannung, Masse (0 V)	
Eingänge			
(8)	DATA	Dateneingang	CBUS
(9)	CLB	Takteingang	CBUS
(5)	DLEN	Freigabesignal	CBUS
(7)	A0	Adreßbit S0	
(4)	A1	Adreßbit S1	
Ausgänge			
(14)	Q1	Treiberausgänge Q1 ... Q16 entsprechend den Datenbits 1 ... 16 des	
(17)	Q2		
(21)	Q3		
(24)	Q4		
(23)	Q5		
(20)	Q6		
(16)	Q7		
(13)	Q8		
(18)	Q9		
(22)	Q10		
(2)	Q11		
(10)	Q12		
(12)	Q13		
(11)	Q14		
(3)	Q15		
(1)	Q16		

SAA 1300

Bipolare integrierte Schaltung
5fach – LEISTUNGSTREIBER
mit serieller I^2C-Bus-Schnittstelle



Besonderheiten

- serielle 2-Draht-Schnittstelle
- Steuerung aller 5 Ausgänge durch einen Befehl
- großer Treiberstrom (typ. 125 mA pro Ausgang)
- 3 gleiche Schaltungen können parallel betrieben werden, dabei Adressierung an Anschluß 7
- platzsparendes SIL-Gehäuse mit 9 Anschlüssen

Kurzdaten

Speisespannung	U_P	=	4 ... 12	V
Ruhestrom (I_Q = 0)	I_P	=	10	mA
Ausgangsspannung bei I_Q = 12,5 mA	U_Q	=	U_P - 0,5	V
Eingangsfrequenz	f_I	=	0...100	kHz
Gesamtverlustleistung	P_{tot}	=	max. 650	mW

Funktionsbeschreibung

Der 5fach-Leistungstreiber SAA 1300 ist als Speisespannungsumschalter und Bereichsumschalter für Rundfunk- und Fernsehgeräte konzipiert worden. Seine I^2C-Bus-Schnittstelle macht die Anwendung in mikrocomputergesteuerten Systemen möglich. Es lassen sich nicht nur Schalter mit gegenseitiger Auslösung nachbilden, sondern ebenso fünf separate Ein/Aus-Schalter. Die Speisespannung muß, je nach Strom, 0,5 bis 2 Volt höher als die Ausgangsspannung gewählt werden. Bei Ausnutzung mehrerer Ausgänge gleichzeitig, darf die Gesamtverlustleistung der Schaltung nicht überschritten werden.

Über den I^2C-Bus-Empfänger wird die Schaltung durch ein erstes Byte adressiert (0100 0000) und der SAA 1300 quittiert durch das ACK-Bit (SCL = LOW). Das nachfolgende Datenbyte wird gespeichert und die Ausgänge Q5 ... Q1 dem Datenwort entsprechend gesetzt, für z.B. Q5 = HIGH lautet das Datenwort 1000 0XXX (Tab.2). Der Ausgang Q1 (Anschluß 7) kann als Eingang zur Adreßcodierung, bei mehreren Schaltungen an dem selben Bus, benutzt werden. Es kann eine von drei möglichen Adressen vorgegeben werden (Tabelle 1). In diesem Fall stehen nur noch vier Ausgänge pro SAA 1300 zur Verfügung.

Die Ausgänge Q1 ... Q5 haben eine Strombegrenzung und sind kurzschlußfest. Beim Anlegen der Speisespannung erfolgt ein Einschalt-Reset, der die Ausgänge Q2 bis Q5 abschaltet (LOW).

Grundbedingung für eine Datenübertragung auf dem I^2C-Bus

a) Die Datenübertragung kann nur beginnen, wenn der Bus frei ist (SCL = HIGH und SDA = HIGH).
b) Startbedingung: SDA wird LOW, während SCL = HIGH ist.
c) Stoppbedingung: SDA wird HIGH, während SCL schon HIGH ist.
d) Während des Taktimpulses SCL = HIGH darf sich das Signal SDA nicht ändern (Übertragungszeit). Eine Datenbitänderung darf nur erfolgen, wenn das Taktsignal SCL = LOW ist.

Zwischen Start- und Stoppbedingung ist die Anzahl zu übertragender Daten nicht begrenzt. Die Informationen werden byteweise übertragen, zu jedem Byte gehört ein 9. Bit ACK (Quittungsbit), das von der angesprochenen Schaltung erzeugt wird.

Adressierung und Quittung

Ein Mikrocomputer im System (Master) erzeugt den Systemtakt SCL und steuert damit den Datenverkehr mit den Peripherieschaltungen (Slaves). Er erzeugt die Startbedingung mit dem zwangsläufig nachfolgenden Adreßwort zum Adressieren einer bestimmten Schaltung. Der SAA 1300 hat die Adresse 0100 0AB0, dabei sind die Bits A und B durch Beschalten des Anschlusses 7 (Q1) festzulegen.

Tabelle 1 Adressierung mehrerer Schaltungen SAA 1300

Takt / Bit	1	2	3	4	5	6 / A	7 / B	8	9	Bemerkung
Schaltung 1	0	1	0	0	0	0	1	0		Anschluß 7 an Masse gelegt
Schaltung 2	0	1	0	0	0	1	0	0		Anschluß 7 an U_p gelegt
Schaltung 3	0	1	0	0	0	1	1	0		Anschluß 7 an $U_p/2$ gelegt
nur eine Sch. im System	0	1	0	0	0	0	0	0		Q1 kann als Ausgang genutzt werden

Das 8. Bit ist generell Null, weil der SAA 1300 nur als Slave-Empfänger arbeiten kann. Direkt auf das Adreßbyte folgt das Datenbyte, damit können Ausgänge auf HIGH (1 in der Übertragung) oder LOW (0 in der Übertragung) gesetzt werden.

Tabelle 2 Zuordnung der Datenbit zu den Ausgängen Q1...Q5

Ausgang / Anschluß	Q5 / 3	Q4 / 4	Q3 / 5	Q2 / 6	Q1 / 7				Bemerkung
Datenwortbeispiel	1	0	0	0	0	X	X	X	Q5 HIGH
	1	0	0	1	0	X	X	X	Q5 und Q2 HIGH

Beispiel einer Datenübertragung: Q3 wird auf HIGH gesetzt

STA / 0100 0000 / A / 0010 0XXX / A / STO
/ Adreßwort / Datenwort /

STA = Startbedingung
STO = Stoppbedingung
A = Quittung durch den SAA 1300

Absolute Grenzwerte (IEC 134)

Speisespannung	$U_{P(2/1)}$	=	max.	13,2	V
Eingangsspannung SDA und SDL	U_I	=	max.	13,7	V
	$-U_I$	=	max.	0,5	V
Spannung an den Ausgängen Q1...Q5	U	=	max.	12,5	V
	$-U$	=	max.	0,5	V
Eingangsstrom SDA und SDL	I_I	=	max.	20	mA
Eingangsstrom an Q1	I_I	=	max.	20	mA
Ausgangsstrom Q1...Q5	$-I_I$	=	strombegrenzt		
Gesamtverlustleistung	P_{tot}	=	max.	650	mW
Umgebungstemperatur	ϑ_U	=	-20 ...	+80	°C
Lagerungstemperatur	ϑ_S	=	-40 ...	+125	°C

Kenn- und Betriebswerte bei U_P = 8 V und ϑ_U = 25 °C, sofern nicht anders angegeben.

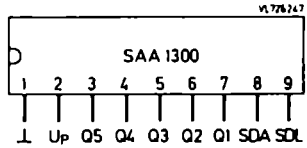
			min.	typ.	max.		Bemerkung
Speisespannung	U_P	=	4	-	12	V	
Speisestrom (I_Q = 0)	I_P	=	-	10	-	mA	
Einschalt-Reset bei	U_P	=	-	-	3,5	V	
Eingänge SDA und SCL							
Eingangsspannung HIGH	$U_{I\,H}$	=	2,8	-	U_P+0,5	V	
Eingangsspannung LOW	$U_{I\,L}$	=	0	-	1,8	V	
Eingangsstrom HIGH	$-I_{I\,H}$	=	-	-	50	µA	
Eingangsreststrom (LOW)	$I_{I\,L}$	=	-	-	0,1	µA	
Eingangsstrom bei Quittung	I_{ACK}	=	-	-	2,5	mA	
max. Eingangsfrequenz	f_{SCL}	=	100	-	-	kHz	
Ausgänge Q1...Q5							
Ausgangsspannung HIGH	$U_{Q\,H}$	=	-	-	U_P-2	V	bei $I_{Q\,max}$
Ausgangsspannung HIGH	$U_{Q\,H}$	=	-	-	U_P-0,5	V	I_Q = 12,5 mA
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,1	V	
Ausgangsstrom HIGH	$I_{Q\,max}$	=	100	125	150	mA	
Ausgangsstrom LOW	$-I_Q$	=	100	300	-	µA	

Setzen des Adreßcodes an Q1 (Anschluß 7)

Eingangsspannung durch Beschaltung für				
Adresse 0100 0010	U_{Q1}	=	0 ... 0,28	V
Adresse 0100 0100	U_{Q1}	=	0,72 U_P ... U_P	
Adresse 0100 0110	U_{Q1}	=	0,39 U_P ... 0,61 U_P	
		=	nom. 0,5 U_P	
Eingangsstrom	I_{Q1}	<	20	mA

Gehäuse SOT-142 B, Epoxid-Plastik, 9 Anschlüsse (in line)

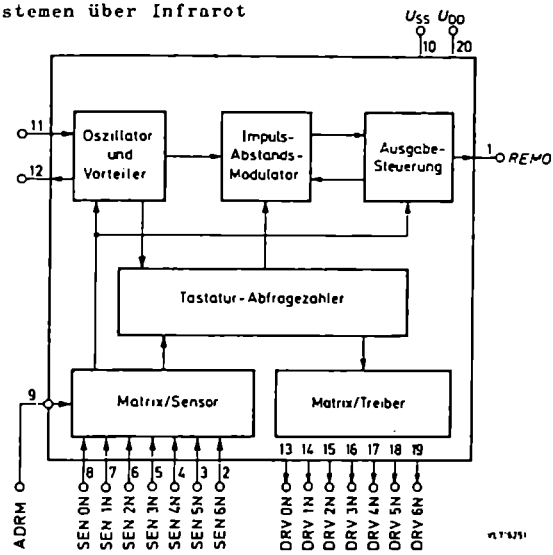
Anschlußbelegung



Anschluß		Signalbelegung	
(1)	⊥	Masse (0 V)	
(2)	U_P	positive Speisespannung	
(3)	Q5	Ausgänge	
(4)	Q4		
(5)	Q3		
(6)	Q2		
(7)	Q1	Ausgang oder Setzeingang für Adreßcode	
(8)	SDA	serielle Daten	I^2C-Bus
(9)	SCL	Takt für serielle Daten	I^2C-Bus

SAA 3004

Integrierte LOCMOS-Schaltung
FERNBEDIENUNGS - SENDER für 7 x 64 Befehle
zur Bedienung von 7 Subsystemen über Infrarot



Besonderheiten

- Fernbedienungssender für 448 Befehle in 7 Gruppen zu je 64 Befehlen
- Adressierung der sieben Subsysteme durch übertragene Adreßbits
- "toggle-bits" für eine eindeutige Befehlserkennung
- Oszillatorbeschaltung mit 455 kHz-Resonator
- besonders geringer Batteriestrom, auch im aktiven Zustand
- großer Speisespannungsbereich
- hohe Stromergiebigkeit des Ausgangssignals REMO
- wahlweise geblitzte Impulsübertragung oder modulierte Impulsübertragung durch Infrarot (f_{mod} = 38 kHz)
- bei modulierter Impulsübertragung größere Störsicherheit durch empfängerseitig schmalbandigen Vorverstärker

Kurzdaten				
Speisespannung	U_{DD}	=	4 ... 11	V
Ruhestrom	I_{DD}	=	2	µA
Oszillatorfrequenz	f_{osz}	=	455	kHz

VALVO

Allgemeine Beschreibung

Mit der Markteinführung von Videorekordern und Videotex ist es notwendig geworden, Ziffernfolgen für Uhrzeit, Seitenzahl u.a. zu übertragen. Das neue Fernbedienungssystem mit der Schaltung SAA 3004 kann zwischen sich wiederholenden Befehlen (z.B. für die Ziffer 2), die durch Übertragungsunterbrechungen hervorgerufen werden, und solchen durch wiederholte Tastenbetätigung hervorgerufenen Befehlen unterscheiden (z.B. für die Ziffernfolge 222).
Mit jeder erneuten Tastenbetätigung wechseln die "Toggle-Bits" des Fernbedienungssenders, das heißt, ein neuer Befehl wird vom Empfänger nur akzeptiert, wenn das neue "Toggle-Bit" von dem zuvor empfangenen abweicht.
Eine Tastenbetätigung im Bereich der auf 8 x 8 erweiterten Eingangsmatrix zieht einen der Sensoreingänge SEN0N...SEN6N auf LOW und startet den Taktoszillator und die Matrixabfragung. Ein Befehl wird ausgegeben, bestehend aus "Toggle-Bits", Adreßbits für maximal sieben Empfangssysteme (Geräte im gleichen Raum) und sechs Datenbits für einen von 64 Befehlen.
Für die Infrarotübertragung hat die Schaltung zwei Betriebsarten, den geblitzten Impulsbetrieb als besonders preiswerte Lösung und den modulierten Impulsbetrieb. Letzterer hat noch größere Störsicherheit, dadurch, daß selektive und somit weit empfindlichere Empfangsverstärker verwendet werden können. Die Trägerfrequenz beträgt dann ca. 38 kHz.
Ohne Schaltmaßnahmen ist die Schaltung auf eine Adresse mit geringster Priorität programmiert, sie kann durch Beschalten auf sechs weitere Adressen und somit Subsysteme programmiert werden. Sowohl eine feste Verdrahtung als auch Tastenkontakte oder ein Schiebeschalter können zur Adressierung verwendet werden.

Die generierten Datenwörter werden im Impulsabstandscode ausgegeben. Der Zeitabstand zum vorangehenden Impuls bestimmt, ob "0" oder "1" vorliegt. Ein erster Referenzimpuls bzw. der Abstand der "Toggle-Bits" T0 und T1 geben dem Fernbedienungsempfänger (Mikroprozessor) zur Auswertung eine Zeitbasis vor.
Durch die relativ langsame Befehlsübertragung von 121 ms, kann die Befehlsfolge direkt zur Weiterschaltung der Analogwerte im Empfänger benutzt werden.

Funktionsbeschreibung

Geblitzte Impulsübertragung

Der Treiberausgang DRV6N ist nicht mit ADRM verbunden.

Das Ausgangssignal REMO ist wie folgt organisiert:

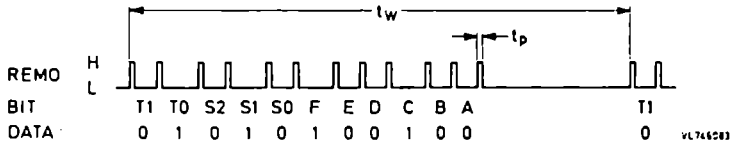


Bild 1 Impulsfolge, das 11 bit-Datenwort ist in den Impulsabständen codiert

T0, T1 = Toggle-Bits[1])
S0, S1, S2 = Adreßbits zur Empfänger-Adressierung
A...F = Datenbits für 64 Befehle

Alle 12 Impulse gehören zu einer Übertragung, die logischen Befehle "0" und "1" sind in den Abständen eines Impulses zum vorangehenden Impuls codiert. Bezogen auf eine Oszillatorfrequenz von 455 kHz (2,2 µs) beträgt die Impulsbreite $t_p = 4 \cdot t_{osz} = 8{,}8$ µs. Basis für die Impulsabstände ist T_0 mit $T_0 = 1152 \cdot t_{OSC} = 2{,}53$ ms

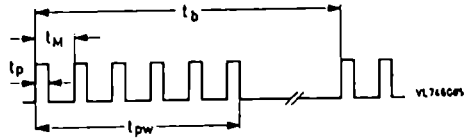
Logisch "0" = $2 \cdot T_0$
Logisch "1" = $3 \cdot T_0$

Der Wortabstand t_W ist mit 121 ms festgelegt (55 296 t_{osz}).

Modulierte Impulsübertragung

Der Treiberausgang DRV6N wird mit ADRM verbunden.
Jeder Ausgangsimpuls des Signals REMO besteht aus 8 Impulsen mit der Impulsbreite $t_p = 4\ t_{osz}$ in Abständen von $t_M = 12\ t_{osz} = 26{,}4$ ms, entsprechend 37,87 kHz bei 455 kHz-Oszillatorfrequenz. Ein zu übertragendes Impulspaket hat die Dauer t_{pw} von 140,8 µs.

Bild 2



Impulspaket für die modulierte Übertragung

$t_{pw} = (5 \cdot t_M) + t_p$

[1]) das Toggle-Bit ändert sich mit jedem Befehl, die Zeiten alternieren zwischen $2 \cdot T_0$ und $3 \cdot T_0$

Das Ausgangssignal REMO ist wie folgt organisiert:

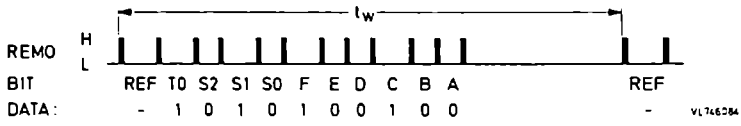


Bild 3 Impulsfolge, das 11 bit-Datenwort ist in den Impulsabständen codiert

REF = Referenzbit
T0 = Toggle-Bit
S0, S1, S2 = Adreßbits zur Empfänger-Adressierung
A...F = Datenbits für 64 Befehle

Die Zeit zwischen erstem und zweitem Impuls ist die Referenzzeit für den Empfänger (Mikroprozessor) und bestimmt die Zeitfenster. T_0 ist wiederum 1152 t_{osz} = 2,53 ms.

Logisch "0" = $2 \cdot T_0$
Logisch "1" = $3 \cdot T_0$

Das Toggle-Bit ändert sich mit jedem Befehl, die Zeiten alternieren zwischen $2 \cdot T_0$ und $3 \cdot T_0$.

Tastaturmatrix-Abfrage

Die 7x7 Matrix kann um einen Sensoreingang (SEN5N + SEN6N) für die Befehle 56...63 mit Hilfe von zwei Dioden auf eine 8x8 Matrix erweitert werden. Der achte Treiberausgang wird durch das Schalten an Masse herbeigeführt, das ist möglich, weil die Transistoren der Treiberausgänge (N-Kanal, open-drain) ebenfalls leitend gegen Masse geschaltet werden und die spannungsführenden Sensoreingänge über die Matrixkontakte auf LOW heruntergezogen werden müssen. Mit dem Drücken einer der 64 Befehlstasten wird der interne Oszillator gestartet und in eingeschwungenem Zustand, nach spätestens 25 ms, beginnt die Ausgabe des Datenwortes an REMO.

Tabelle 1 Zuordnung der Codierungen zu der Tastatur

SAA 3004		Befehl-Nr.	Code					
Treiber DRV.N	Sensor SEN.N		F	E	D	C	B	A
0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	1
2	0	2	0	0	0	0	1	0
3	0	3	0	0	0	0	1	1
4	0	4	0	0	0	1	0	0
5	0	5	0	0	0	1	0	1
6	0	6	0	0	0	1	1	0
U_{SS}	0	7	0	0	0	1	1	1
n	1	8...15	0	0	1	000...111		
n	2	16...23	0	1	0	000...111		
n	3	24...31	0	1	1	000...111		
n	4	32...39	1	0	0	000...111		
n	5	40...47	1	0	1	000...111		
n	6	48...55	1	1	0	000...111		
n	5 + 6	56...63	1	1	1	000...111		

$n \mathrel{\hat{=}} 0...6$ und U_{SS}

Adreß-Steuereingang ADRM

Der Eingang ADRM kann mit einem der Treiberausgänge DRV0N...DRV5N verbunden werden, damit die Schaltung im Bedienungsfall definierte Adreßbits für 6 weitere Subsystemadressen erzeugen kann. Ohne eine solche Verbindung gibt die Schaltung die Adreßbits 111 aus. Eine Verbindung zwischen ADRM und DRV6N, um die Schaltung auf modulierten Impulsbetrieb zu programmieren, beeinflußt die Adreßbildung nicht. Wird ADRM, unter Verwendung von Entkopplungsdioden, zugleich mit mehreren Treiberausgängen verbunden, so hat die Adresse mit der jeweils höchsten Binärzahl außer 111 Priorität, so z.B. 101, entsprechend DRV5N.

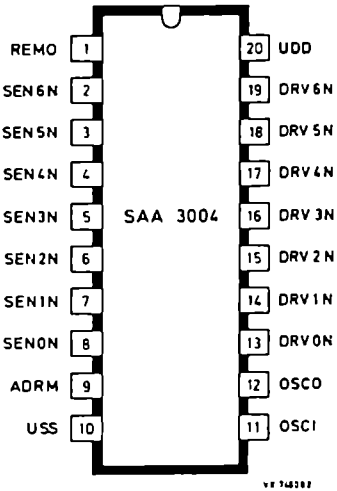
Subsystem-Adresse	Adreßbits S2	S1	S0	DRV.N 0	1	2	3	4	5
1	1	1	1						
2	0	0	0	X					
3	0	0	1	-	X				
4	0	1	0	-	-	X			
5	0	1	1	-	-	-	X		
6	1	0	0	-	-	-	-	X	
7	1	0	1	-	-	-	-	-	X

Tabelle 2 Subsystem-Adreßbildung durch Verbindung von ADRM mit DRV..
(X) mit ADRM verbunden
(-) Verbindung mit ADRM ohne Einfluß

Gehäuse SOT-146 C1

Epoxid-Plastik,
dual in line,
20 Anschlüsse

Miniaturgehäuse
SOT-163 A/C3
siehe oben



Anschluß/Signal		Typ	Anschlußbezeichnung
(20)	U_{DD}		Speisespannung
(10)	U_{SS}		Masse (0 V)
(2)	SEN6N	IPU	Sensoranschlüsse der Tastatur-Matrix
(3)	SEN5N		
(4)	SEN4N		
(5)	SEN3N		
(6)	SEN2N		
(7)	SEN1N		
(8)	SEN0N		
(13)	DRV0N	OPD	Treiberanschlüsse der Tastatur-Matrix
(14)	DRV1N		
(15)	DRV2N		
(16)	DRV3N		
(17)	DRV4N		
(18)	DRV5N		
(19)	DRV6N		
(9)	ADRM	IPS	Adreß-Steuereingang
(1)	REMO		Ausgang für Fernbedienungssignal
(11)	OSCI		Oszillatorbeschaltung
(12)	OSCO		

IPU = Eingang mit P-Kanal-"pull up"-Transistor

OPD = Open-Drain-Ausgang

IPS = Eingang mit geschaltetem P-Kanal-"pull up"- und N-Kanal "pull down"- Trs.

Absolute Grenzwerte bei $U_{SS} = 0$

Speisespannung	U_{DD} =	max.	12	V
	$-U_{DD}$ =	max.	0,3	V
Eingangsspannung	U_I =	max.	U_{DD} + 0,3	V
	$-U_I$ =	max.	0,3	V
Ausgangsspannung	U_Q =	max.	U_{DD} + 0,3	V
Ausgangsstrom	$\pm I_Q$ =	max.	10	mA
Verlustleistung pro Ausgang DRV..	P_Q =	max.		mW
Verlustleistung Ausgang REMO	P_Q =	max.		mW
Umgebungstemperatur	ϑ_U =		-20... +70	°C
Lagerungstemperatur	ϑ_S =		-20...+125	°C

Kenn- und Betriebswerte bei $U_{SS} = 0$, $U_{DD} = 4..11$ V, $\vartheta_U = 0...70$ °C, sofern nicht anders angegeben

		min.	typ.	max.	U_{DD} (V)	Bedingungen
Speisespannung	U_{DD} =	4		11 V		
Speisestrom aktiv	I_{DD} =	-	1	- mA	6	f_{OSC} = 455 kHz
	I_{DD} =	-	3	- mA	9	
Ruhestrom	I_{DD} =	-	-	2 µA		ϑ_U = 25 °C
Sensoreingänge SEN..						
Eingangsspannung LOW	$U_{I\,L}$ =	-	-	0,2 U_{DD}		
Eingangsspannung HIGH	$U_{I\,H}$ =	0,8 U_{DD}	-	-		
Eingangsstrom LOW	$-I_{I\,L}$ =	10	-	100 µA	4	U_I = 0 V
	$-I_{I\,L}$ =	30	-	300 µA	11	U_I = 0 V
Eingangs-Leckstrom	$-I_I$ =	-	-	1 µA	11	$U_I = U_{DD}$
Treiberausgänge DRV.. (open drain)						
Ausgangsspannung aktiv	$U_{Q\,L}$ =	-	-	0,3 V	4	I_Q = 0,1 mA
	$U_{Q\,L}$ =	-	-	0,5 V	11	I_Q = 1 mA
Zulässiger Leckstrom für inaktiv	$I_{Q\,H}$ =			10 µA	11	U_Q = 11 V

		min.	typ.	max.	U_{DD} (V)	Bedingungen
Adreß-Steuereingang ADRM						
Eingangsspannung LOW	$U_{I\,L}$ =	-	-	0,8 U_{DD}		
Eingangsspannung HIGH	$U_{I\,H}$ =	0,2 U_{DD}	-	-		
Eingangsstrom für						
"pull up"-aktiv (P-Kanal)	$I_{I\,L}$ =	10	-	100 µA	4	U_I = 0
	$I_{I\,L}$ =	30	-	300 µA	11	U_I = 0
"pull down"-aktiv (N-Kanal)	$I_{I\,L}$ =	10	-	100 µA	4	U_I = U_{DD}
	$I_{I\,L}$ =	30	-	300 µA	11	U_I = U_{DD}
Ausgang REMO						
Ausgangsspannung HIGH	$U_{Q\,H}$ =	3,0	-	- V	6	$-I_{Q\,L}$ = 40 mA
	$U_{Q\,H}$ =	6,0	-	- V	9	
Ausgangsspannung LOW	$U_{Q\,L}$ =	-	-	0,1 V	6	$I_{Q\,H}$ =0,3 mA
	$U_{Q\,L}$ =	-	-	0,2 V	9	
Oszillator						
Oszillator mit Keramik-Resonator als Referenzelement						
Oszillatorfrequenz	f_{OSZ} =	400	-	500 kHz		
Eingang OSCI						
Eingangsstrom	I_I =	0,8	-	2,7 µA	6	U_{OSCI}= U_{DD}
Ausgang OSCO						
Ausgangsspannung HIGH	$U_{Q\,H}$ =	-	-	U_{DD}-0,6 V	6	$-I_{Q\,L}$= 100µA
Ausgangsspannung LOW	$U_{Q\,L}$ =	-	-	0,6 V	6	$I_{Q\,H}$= 100µA

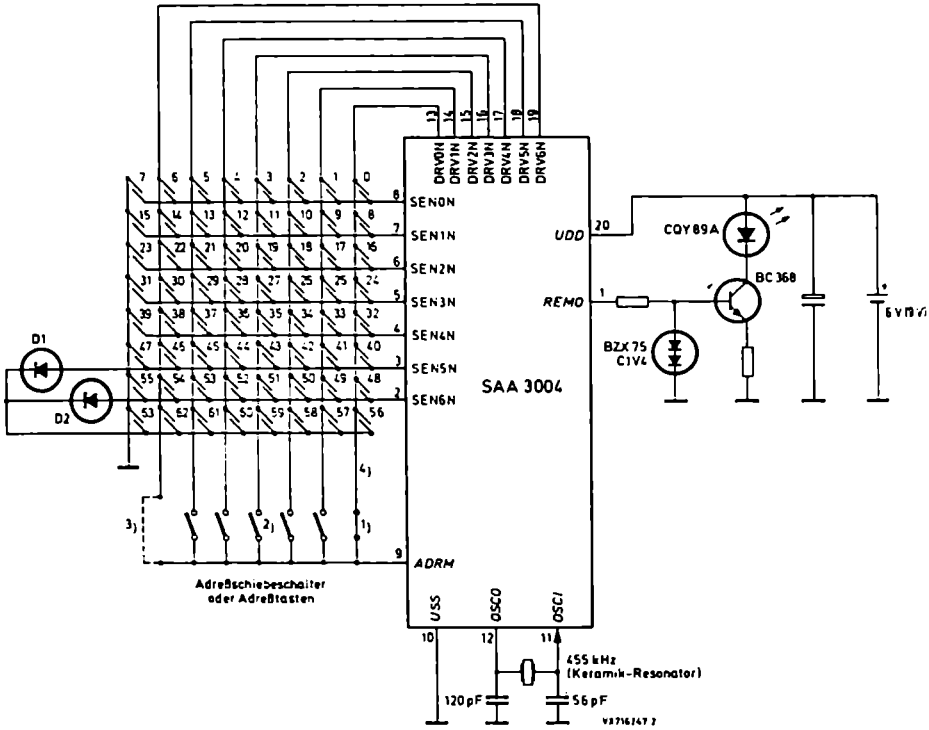


Bild 4 Applikation

[1]) Subsystem-Adresse 2 fest verdrahtet

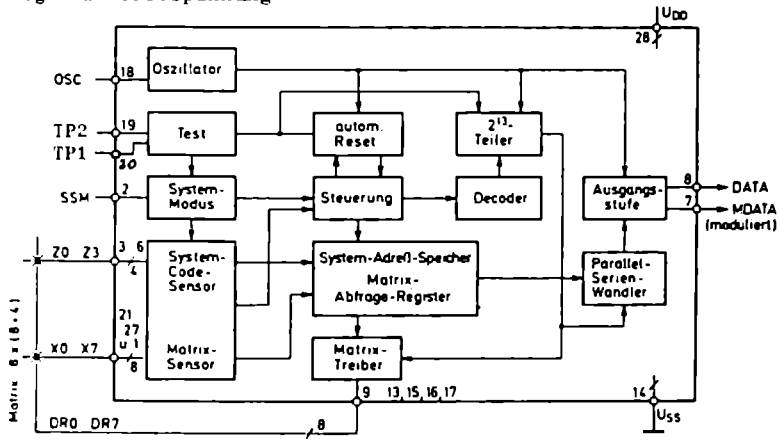
[2]) Subsystem-Adresse 5 über Tastenkontakt, sie hat gegenüber Adresse 2 Priorität

[3]) Brücke zur Programmierung auf modulierten Impulsbetrieb

[4]) Entkopplungsdioden müssen verwendet werden, falls mehrere DRV-Ausgänge mit ADRM verbunden werden (Durchlaßrichtung in Richtung DRV-Ausgänge)

SAA 3006

Integrierte LOCMOS-Schaltung
FERNBEDIENUNGS - SENDER für 32 x 64 Befehle
zur Bedienung von 32 Subsystemen durch Infrarot
für niedrige Batteriespannung



Besonderheiten

- Fernbedienung von 32 Subsystemen mit je 64 Befehlen
- störfeste Datenübertragung nach dem Biphase-Code (RC-5)
- äußerst geringer Ruhestrom
- wahlweise gepulste oder modulierte Signalübertragung durch Infrarot
- kurze Übertragungszeit

Kurzdaten				
Speisespannung	U_{DD}	=	2 ... 7	V
Speisestrom (Ruhestrom)	I_{DD}	<	10	µA
Oszillatorfrequenz	f_{osc}	=	typ. 432	kHz
Umgebungstemperatur	ϑ_U	=	-25 ... +85	°C

VALVO

Funktionsbeschreibung

Mit der Markteinführung von Videorecordern und Videotext ist es notwendig geworden, Ziffernfolgen für Uhrzeit, Seitenzahl u. a. zu übertragen. Dieses Fernbedienungssystem kann zwischen sich wiederholenden Befehlen, die durch Übertragungsunterbrechungen hervorgerufen werden, und solchen durch wiederholte Tastenbetätigung unterscheiden (z.B. für die Ziffernfolge 222).
Während einer Datenübertragung wird mit dem Loslassen einer gedrückten Taste ein zwischen 0 und 1 alternierendes Bit C erzeugt und dem Empfänger dadurch signalisiert, daß nachfolgende Daten zu einem neuen Befehl gehören.

Einfacher Modus (SSM = HIGH)

Die Empfängeradresse ist fest verdrahtet, einer der Eingänge Z0...Z3 ist mit einem der Treiberausgänge DR0...DR6 verbunden (siehe Tabelle 2 und Fußnote 1).

Mit dem Drücken einer Befehlstaste (X/DR-Matrix) startet die Schaltung.
Nach einer Entprellzeit von 2 Bit Dauer, ohne Kontaktunterbrechung, wird der Befehl intern gespeichert - die Taste kann nun losgelassen werden.
Gegen Ende der Entprellzeit (Bild 1) sind die "pull-up"-Transistoren der X-Eingänge gesperrt, die der Z-Eingänge sind während des ersten Abfragezyklusses durchgeschaltet. Der verdrahtete Z-Eingang wird gelesen und ein entsprechender Adreßbefehl im System-Adreßspeicher abgelegt. Die "pull-up"-Transistoren an den Z-Eingängen werden wieder gesperrt, während nun beim zweiten Abfragezyklus die "pull-up"-Transistoren der X-Eingänge leitend werden. Das zweite Abfrageergebnis wird im Matrix-Abfrageregister gespeichert.
Dieser erste Befehl wird zusammen mit der ersten Adresse nun ausgegeben, selbst wenn ohne loszulassen (gleitend) eine andere Taste hinterher gedrückt wird. Erst mit dem Loslassen aller Tasten wird der Sender für einen neuen Befehl frei.

Kombinierter Modus (SSM = LOW)

Die Empfängeradressen werden durch einen Adressierungsbefehl (Z/DR-Matrix) festgelegt. Normalerweise wird nur eine der Adressen gewählt, Entkopplungsdioden werden nicht benötigt.
Mit dem Drücken einer Taste der Z/DR- oder der X/DR-Matrix startet die Schaltung. Nach einer Entprellzeit von 2 Bit Dauer, ohne Kontaktunterbrechung, werden die Befehle intern gespeichert, die Taste kann losgelassen werden.
Die über die Ausgänge DR0 ... DR6 [1]) auf LOW gezogenen Z- und X-Eingänge

werden abgefragt und die Ergebnisse wie oben gespeichert. Nach dem Speichern einer Systemadresse wird ein Befehl 111111 ausgegeben, solange die Adreßtaste gedrückt bleibt. Wird ein Befehl gespeichert, so wird dieser zusammen mit der gespeicherten Adresse ausgegeben.
Der zuerst gespeicherte Befehl wird solange ausgegeben, bis alle Tasten losgelassen werden.

Befehlsauswahl

Tabelle 1 zeigt die Codierung der Befehle 0 ... 63, Tabelle 2 die Systemadressen 0 ... 31.

Organisation des Ausgangssignals

Das biphase-codierte Signal DATA liefert Impulse mit logischen Zustandsänderungen auf der halben Übertragungszeit eines Bits. Ebenso das modulierte Ausgangssignal MDATA (die halbe Bitbreite entspricht 32 Perioden von 1/12 der Oszillatorfrequenz). Die obigen Tristate-Ausgänge sind im Ruhezustand nichtleitend.

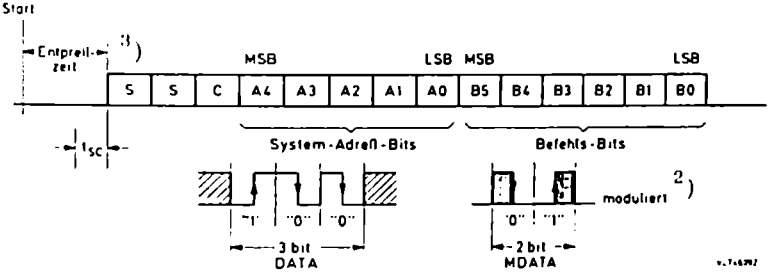


Bild 1 Datenwort am Signalausgang mit S = Startbit (logisch 1), C = Kontrollbit und t_{sc} = Abfragezyklus. Eine Bitdauer entspricht $3 \cdot 2^8$ Oszillatoramplituden t_{osc} und dauert typisch 1,778 ms. Ein Fernbedienungsbefehl ist in ca. $16 \cdot 1{,}7$ ms $\approx$ 27 ms durchgeführt. Die automatische Datenwortwiederholung erfolgt nach $64 \cdot 1{,}7$ ms $\approx$ 110 ms, gemessen vom Start des 1. Bits.

---

1) diese "open-drain"-Treiberausgänge sind im Ruhezustand durchgeschaltet (LOW) In Abfragezyklus werden die Ausgänge nacheinander leitend (LOW).

2) f_{mod} mit 25 % Tastverhältnis (stromsparend)

3) Entprellzeit entspricht der Dauer von 2 Bits

(Fortsetzung Funktionsbeschreibung)

Automatischer Reset

Ein Reset erfolgt immer wenn eine Taste in der Entprellzeit oder zwischen zwei Befehlen losgelasse wird. (Jeder neue Befehl muß neu adressiert werden, wenn SSM = LOW ist.)

Loslassen der Taste während des Abfragezyklusses:

- Reset, wenn einer der Treiberausgänge durchgeschaltet ist
- Reset, bevor die gedrückte Taste gefunden ist
- Reset, wenn die Adreß-Kontaktverbindung fehlt (SSM = HIGH)

Testeingänge TP1 und TP2

Die Testfunktionen werden mit den Zuständen an den System-Adreßeingängen kombiniert.

Funktion	TP1	TP2	Z2	Z3
normal	LOW	LOW	Matrixeingang	Matrixeingang
Abfrage und Ausgabe sechsmal so schnell	LOW	HIGH	Matrixeingang	Matrixeingang
Reset	HIGH	$f_{osc}/6$	LOW	LOW
384-fache Ausgangs-signalfrequenz	HIGH	$f_{osc}/6$	HIGH	HIGH

Oszillator

Die Oszillatorfrequenz wird durch einen externen Resonator zwischen OSC und Masse bestimmt, wenn die Batteriespannung mit 3 V bzw. 4,5 V gewählt wird (zB. Best.-Nr. 2422 540 98021, f_o = 429 kHz). Bei einer 6 V-Batterie sind 5,6 kΩ mit 82 pF parallel zwischen Resonator und U_{SS} zu schalten.

Bild 2

Ansteuerung der IR-Dioden

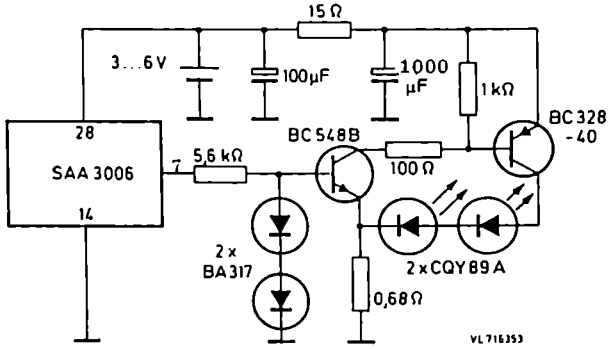


Tabelle 1 Befehlsaufstellung für die Befehle 0 bis 63.

Ein Befehls-Datenwort B5...B0 entsteht durch Verbinden eines Ausgangs DR.. mit einem Eingang X..

Code Nr.	X... 0 1 2 3 4 5 6 7	DR... 0 1 2 3 4 5 6 7	Befehle B... 5 4 3 2 1 0
0	•	•	0 0 0 0 0 0
1	•	•	0 0 0 0 0 1
2	•	•	0 0 0 0 1 0
3	•	•	0 0 0 0 1 1
4	•	•	0 0 0 1 0 0
5	•	•	0 0 0 1 0 1
6	•	•	0 0 0 1 1 0
7	•	•	0 0 0 1 1 1
8	•	•	0 0 1 0 0 0
9	•	•	0 0 1 0 0 1
10	•	•	0 0 1 0 1 0
11	•	•	0 0 1 0 1 1
12	•	•	0 0 1 1 0 0
13	•	•	0 0 1 1 0 1
14	•	•	0 0 1 1 1 0
15	•	•	0 0 1 1 1 1
16	•	•	0 1 0 0 0 0
17	•	•	0 1 0 0 0 1
18	•	•	0 1 0 0 1 0
19	•	•	0 1 0 0 1 1
20	•	•	0 1 0 1 0 0
21	•	•	0 1 0 1 0 1
22	•	•	0 1 0 1 1 0
23	•	•	0 1 0 1 1 1
24	•	•	0 1 1 0 0 0
25	•	•	0 1 1 0 0 1
26	•	•	0 1 1 0 1 0
27	•	•	0 1 1 0 1 1
28	•	•	0 1 1 1 0 0
29	•	•	0 1 1 1 0 1
30	•	•	0 1 1 1 1 0
31	•	•	0 1 1 1 1 1

code no.	X... 0 1 2 3 4 5 6 7	DR . 0 1 2 3 4 5 6 7	Befehle B... 6 4 3 2 1 0
32	•	•	1 0 0 0 0 0
33	•	•	1 0 0 0 0 1
34	•	•	1 0 0 0 1 0
35	•	•	1 0 0 0 1 1
36	•	•	1 0 0 1 0 0
37	•	•	1 0 0 1 0 1
38	•	•	1 0 0 1 1 0
39	•	•	1 0 0 1 1 1
40	•	•	1 0 1 0 0 0
41	•	•	1 0 1 0 0 1
42	•	•	1 0 1 0 1 0
43	•	•	1 0 1 0 1 1
44	•	•	1 0 1 1 0 0
45	•	•	1 0 1 1 0 1
46	•	•	1 0 1 1 1 0
47	•	•	1 0 1 1 1 1
48	•	•	1 1 0 0 0 0
49	•	•	1 1 0 0 0 1
50	•	•	1 1 0 0 1 0
51	•	•	1 1 0 0 1 1
52	•	•	1 1 0 1 0 0
53	•	•	1 1 0 1 0 1
54	•	•	1 1 0 1 1 0
55	•	•	1 1 0 1 1 1
56	•	•	1 1 1 0 0 0
57	•	•	1 1 1 0 0 1
58	•	•	1 1 1 0 1 0
59	•	•	1 1 1 0 1 1
60	•	•	1 1 1 1 0 0
61	•	•	1 1 1 1 0 1
62	•	•	1 1 1 1 1 0
63	•	•	1 1 1 1 1 1

Tabelle 2 Adreßaufstellung für die Adressen 0 bis 31

Ein Adreß-Datenwort A4...A0 entsteht durch Verbinden eines Ausgangs DR.. mit einem Eingang Z..

System Nr.	DR...								Z...				Adresse A..				
	0	1	2	3	4	5	6	7	0	1	2	3	4	3	2	1	0
0	•								•				0	0	0	0	0
1		•							•				0	0	0	0	1
2			•						•				0	0	0	1	0
3				•					•				0	0	0	1	1
4					•				•				0	0	1	0	0
5						•			•				0	0	1	0	1
6							•		•				0	0	1	1	0
7								•	•				0	0	1	1	1
8	•									•			0	1	0	0	0
9		•								•			0	1	0	0	1
10			•							•			0	1	0	1	0
11				•						•			0	1	0	1	1
12					•					•			0	1	1	0	0
13						•				•			0	1	1	0	1
14							•			•			0	1	1	1	0
15								•		•			0	1	1	1	1
16	•										•		1	0	0	0	0
17		•									•		1	0	0	0	1
18			•								•		1	0	0	1	0
19				•							•		1	0	0	1	1
20					•						•		1	0	1	0	0
21						•					•		1	0	1	0	1
22							•				•		1	0	1	1	0
23								•			•		1	0	1	1	1
24	•											•	1	1	0	0	0
25		•										•	1	1	0	0	1
26			•									•	1	1	0	1	0
27				•								•	1	1	0	1	1
28					•							•	1	1	1	0	0
29						•						•	1	1	1	0	1
30							•					•	1	1	1	1	0
31								•				•	1	1	1	1	1

Absolute Grenzwerte (nach IEC 134)

Speisespannung	U_{DD}	=	max.	8,5	V
	$-U_{DD}$	=	max.	0,5	V
Eingangsspannung	U_I	=	max.	U_{DD} + 0,5	V
	$-U_I$	=	max.	0,5	V
Eingangsstrom	$\pm I_I$	=	max.	10	mA
Ausgangsspannung	U_Q	=	max.	U_{DD} + 0,5 V	
	$-U_Q$	=	max.	0,5	V
Ausgangsstrom	I_Q	=	max.	10	mA
Leistung an OSC	P_Q	=	max.	50	mW
Leistung an weiteren Ausgängen	P_Q	=	max.	100	mW
Verlustleistung pro Gehäuse	P_{tot}	=	max.	200	mW
Umgebungstemperatur	ϑ_U	=		-25....+85	°C
Lagerungstemperatur	ϑ_S	=		-55...+150	°C

Kenn- und Betriebswerte bei U_{DD} = 2 ... 7 V, U_{SS} = 0, ϑ_U = -25... 85 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bemerkungen
Speisespannung	U_{DD}	=	2	-	7	V	
Ruhestrom bei 25 °C (ohne Ausgangs-Leckströme, X- und Z3-Eingänge an U_{DD}, weitere Anschlüsse an U_{SS} od U_{DD})	I_{DD}	=	-	-	10	µA	U_{DD} = 7 V
Matrix-Eingänge X.. und Z.. (interne P-Kanal "pull-up"-Trs.)							
Eingangsspannung HIGH	$U_{I\,H}$	=	0,7 U_{DD}	-	U_{DD}	V	
Eingangsspannung LOW	$U_{I\,L}$	=	0	-	0,3 U_{DD}	V	
Eingangsstrom	$-I_I$	=	10	-	600	µA	U_I = SSM = 0V TP1 = TP2 = 0V
Eingangs-Leckstrom bei 25 °C							
bei U_I = 7 V	$I_{I\,R}$	=	-	-	1	µA	TP1=TP2= HIGH
bei U_I = 0 V	$-I_{I\,R}$	=	-	-	1	µA	TP1=TP2= HIGH
Übergangswiderstand Tastenkontakt	R_{Ein}	=	-	-	7	kΩ	

(Kenn- und Betriebswerte, Fortsetzung)

		min.	typ.	max.		Bemerkungen
Eingänge SSM, TP1,TP2						
Eingangsspannung HIGH	$U_{I\,H}$ =	0,7 U_{DD}	-	U_{DD}	V	
Eingangsspannung LOW	$U_{I\,L}$ =	0	-	0,3 U_{DD}	V	
Eingangs-Leckstrom						
bei U_I = 7 V	I_{IR} =	-	-	1	µA	ϑ_U = 25 °C
bei U_I = 0 V	$-I_{IR}$ =	-	-	1	µA	ϑ_U = 25 °C
Ausgänge DATA, MDATA (Tristate-Ausgänge)						
Ausgangsspannung HIGH	$U_{Q\,H}$ =	(U_{DD} - 0,3 V)	-	-	V	$-I_{Q\,H}$ = 0,4 mA
Ausgangsspannung LOW	$U_{Q\,L}$ =	-	-	0,3	V	$I_{Q\,L}$ = 0,6 mA
Ausgangs-Leckstrom						
bei U_Q = 7 V	I_{QR} =	-	-	10	µA	
U_Q = 7 V	I_{QR} =	-	-	1	µA	ϑ_U = 25 °C
U_Q = 0 V	$-I_{QR}$ =	-	-	20	µA	
U_Q = 0 V	$-I_{QR}$ =	-	-	2	µA	ϑ_U = 25 °C
Matrix-Treiber-Ausgänge DR0...DR7 und TP2						
Ausgangsspannung LOW	$U_{Q\,L}$ =	-	-	0,3	V	$I_{Q\,L}$ = 0,3 mA
Ausgangs-Leckstrom						
bei $U_Q = U_{DD}$ = 7 V	I_{QR} =	-	-	10	µA	
bei $U_Q = U_{DD}$ = 7 V	I_{QR} =	-	-	1	µA	ϑ_U = 25 °C
Oszillator OSC						
Oszillatorfrequenz	f_{osc} =		432		kHz	
Eingangsstrom	I_I =	4,5	-	30	µA	$U_I = U_{DD}$ = 7 V
Eingangs-Leckstrom TP1 = HIGH TP2 = LOW Z2 = Z3 = U_I = 0V	$-I_I$ =	-	-	2	µA	ϑ_U = 25 °C

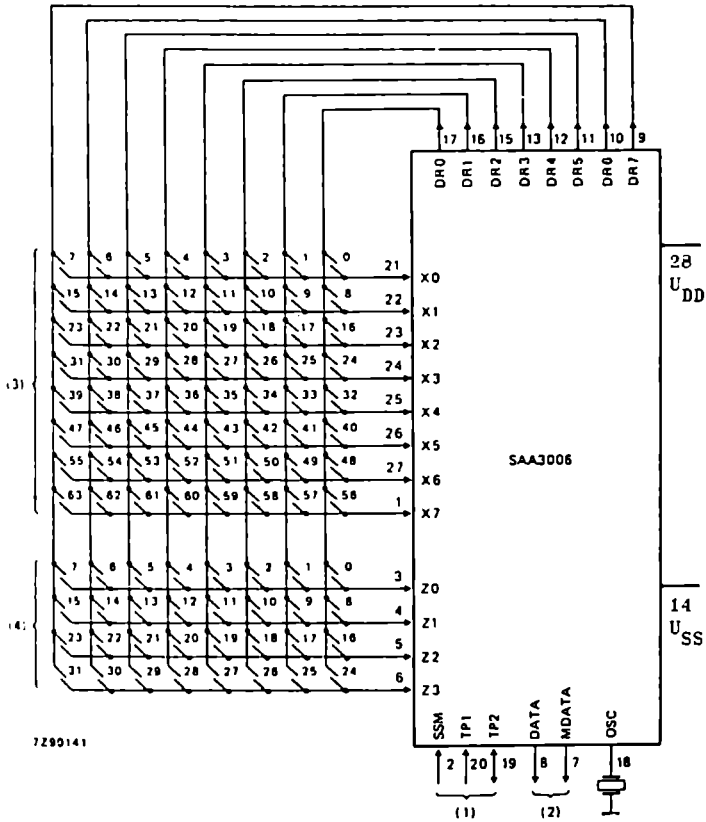


Bild 3 Applikation

(1) Steuereingänge für System-, Test-Modus und Reset

(2) Fernbedienungssignal-Ausgänge

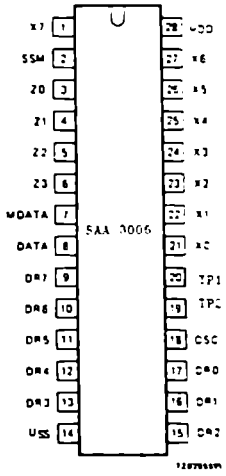
(3) 8x8 -Tastatur für 64 Befehle

(4) 8x4 -Tastatur für 32 Subsystemadressen

SAA 3006

Gehäuse SOT 117, Epoxid-Plastik, 28 Anschlüsse

Anschlußbelegung



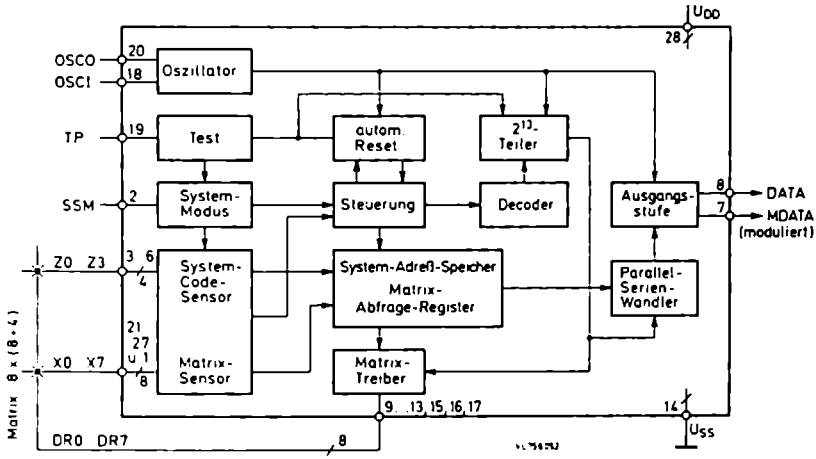
Anschluß		Signal	
(14)	U_{SS}	Masse	
(28)	U_{DD}	+ Speisespannung	
(2)	SSM	System-Modus-Eingang	
(7)	MDATA	moduliertes Ausgangssignal	
(8)	DATA	unmoduliert. Ausgangssignal	
(18)	OSC	Oszillator	
(20)	TP1	Test-Eingang	
(19)	TP2	Test-Ein-/Ausgang	
(3)	Z0	System-Adreß-Eingänge [1]	
(4)	Z1		
(5)	Z2		
(6)	Z3		
(21)	X0	Matrix-Eingänge [1]	
(22)	X1		
(23)	X2		
(24)	X3		
(25)	X4		
(26)	X5		
(27)	X6		
(1)	X7		
(17)	DR0	Matrix-Treiber-Ausgänge [2]	
(16)	DR1		
(15)	DR2		
(13)	DR3		
(12)	DR4		
(11)	DR5		
(10)	DR6		
(9)	DR7		

[1]) mit P-Kanal-"pull-up"-Transistoren

[2]) mit "open-drain"-N-Kanal-Transistoren

SAA 3027

Integrierte LOCMOS-Schaltung
FERNBEDIENUNGS - SENDER für 32 x 64 Befehle
zur Bedienung von 32 Subsystemen durch Infrarot



Besonderheiten

- Fernbedienung von 32 Subsystemen mit je 64 Befehlen
- störfeste Datenübertragung nach dem Biphase-Code (RC-5)
- äußerst geringer Ruhestrom
- wahlweise gepulste oder modulierte Signalübertragung durch Infrarot
- kurze Übertragungszeit

Kurzdaten				
Speisespannung	U_{DD}	=	4,75 ... 12,6	V
Ruhestrom (bei $U_{DD\ max}$, ϑ_U = 25 °C)	I_{DD}	<	10	µA
Oszillatorfrequenz	f_{osz}	=	typ. 72	kHz
Umgebungstemperatur	ϑ_U	=	-25 ... +85	°C

VALVO

Funktionsbeschreibung

Mit der Markteinführung von Videorecordern und Videotext ist es notwendig geworden, Ziffernfolgen für Uhrzeit, Seitenzahl u. a. zu übertragen. Dieses Fernbedienungssystem kann zwischen sich wiederholenden Befehlen, die durch Übertragungsunterbrechungen hervorgerufen werden, und solchen durch wiederholte Tastenbetätigung unterscheiden (z.B. für die Ziffernfolge 222).
Während einer Datenübertragung wird mit dem Loslassen einer gedrückten Taste ein zwischen 0 und 1 alternierendes Bit C erzeugt und dem Empfänger dadurch signalisiert, daß nachfolgende Daten zu einem neuen Befehl gehören.

Einfacher Modus (SSM = HIGH)

Die Empfängeradresse ist fest verdrahtet, einer der Eingänge Z0...Z3 ist mit einem der Treiberausgänge DR0...DR6 verbunden (siehe Tabelle 2 und Fußnote 1).

Mit dem Drücken einer Befehlstaste (X/DR-Matrix) startet die Schaltung.
Nach einer Entprellzeit von 2 Bit Dauer, ohne Kontaktunterbrechung, wird der Befehl intern gespeichert - die Taste kann nun losgelassen werden.
Gegen Ende der Entprellzeit (Bild 1) sind die "pull-up"-Transistoren der X-Eingänge gesperrt, die der Z-Eingänge sind während des ersten Abfragezyklusses durchgeschaltet. Der verdrahtete Z-Eingang wird gelesen und ein entsprechender Adreßbefehl im System-Adreßspeicher abgelegt. Die "pull-up"-Transistoren an den Z-Eingängen werden wieder gesperrt, während nun beim zweiten Abfragezyklus die "pull-up"-Transistoren der X-Eingänge leitend werden. Das zweite Abfrageergebnis wird im Matrix-Abfrageregister gespeichert.
Dieser erste Befehl wird zusammen mit der ersten Adresse nun ausgegeben, selbst wenn ohne loszulassen (gleitend) eine andere Taste hinterher gedrückt wird. Erst mit dem Loslassen aller Tasten wird der Sender für einen neuen Befehl frei.

Kombinierter Modus (SSM = LOW)

Die Empfängeradressen werden durch einen Adressierungsbefehl (Z/DR-Matrix) festgelegt. Normalerweise wird nur eine der Adressen gewählt, Entkopplungsdioden werden nicht benötigt.
Mit dem Drücken einer Taste der Z/DR- oder der X/DR-Matrix startet die Schaltung. Nach einer Entprellzeit von 2 Bit Dauer, ohne Kontaktunterbrechung, werden die Befehle intern gespeichert, die Taste kann losgelassen werden.
Die über die Ausgänge DR0 ... DR6 [1]) auf LOW gezogenen Z- und X-Eingänge

werden abgefragt und die Ergebnisse wie oben gespeichert. Nach dem Speichern einer Systemadresse wird ein Befehl 111111 ausgegeben, solange die Adreßtaste gedrückt bleibt. Wird ein Befehl gespeichert, so wird dieser zusammen mit der gespeicherten Adresse ausgegeben.
Der zuerst gespeicherte Befehl wird solange ausgegeben, bis alle Tasten losgelassen werden.

Befehlsauswahl

Tabelle 1 zeigt die Codierung der Befehle 0 ... 63, Tabelle 2 die Systemadressen 0 ... 31.

Organisation des Ausgangssignals

Das biphase-codierte Signal DATA liefert Impulse mit logischen Zustandsänderungen auf der halben Übertragungszeit eines Bits. Ebenso das modulierte Ausgangssignal MDATA (die halbe Bitbreite entspricht 32 Perioden von der halben Oszillatorfrequenz). Die obigen Tristate-Ausgänge sind im Ruhezustand nichtleitend. [1]

Start

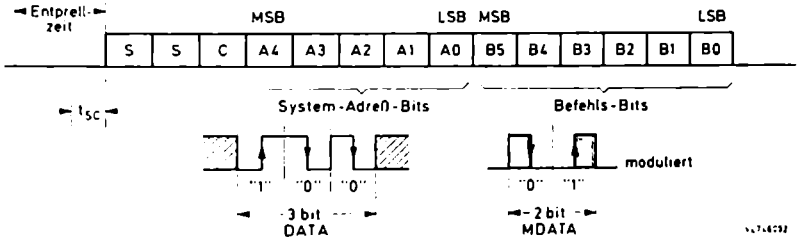


Bild 1 Datenwort am Signalausgang: S = Startbits (logisch 1), C = Kontrollbit, t_{sc} = Abfragezyklus. Eine Bitdauer entspricht 128 Oszillatoramplituden t_{osz} und dauert bei 75 kHz ca 1,7 ms. Ein Fernbedienungsbefehl ist in ca 16 · 1,7 ms = 27 ms durchgeführt. Die automatische Datenwortwiederholung erfolgt nach 8102 Oszillatoramplituden, gemessen vom Start des 1. Bits (100 ms im Beispiel 75 kHz).

---

[1]) diese "open-drain"-Treiberausgänge sind im Ruhezustand durchgeschaltet (LOW) Im Abfragezyklus werden die Ausgänge nacheinander leitend (LOW).

(Fortsetzung Funktionsbeschreibung)

Automatischer Reset

Ein Reset erfolgt immer wenn eine Taste in der Entprellzeit oder zwischen zwei Befehlen losgelasse wird. (Jeder neue Befehl muß neu adressiert werden, wenn SSM = LOW ist.)

Loslassen der Taste während des Abfragezyklusses:

- Reset wenn einer der Treiberausgänge durchgeschaltet (LOW) ist
- Reset bevor die Tastenabfrage eingeleitet ist
- Reset wenn die Adreß-Kontaktverbindung fehlt (SSM = HIGH)

TEST-Eingang, IP

TEST = LOW, normaler Betrieb

TEST = HIGH, alle "pull-up"-Transistoren der Eingänge sind nicht leitend, das Bit C ist LOW und die Datenausgabe an DATA erfolgt 64 mal schneller als im normalen Betrieb.

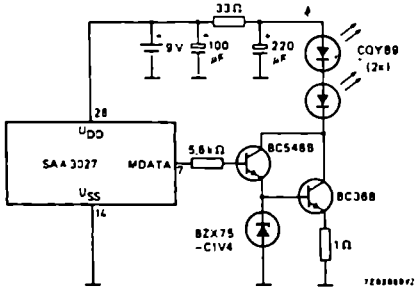


Bild 2 Applikation für die Infrarotdioden-Ansteuerung

Tabelle 1 Befehlsaufstellung für die Befehle 0 bis 63.

Ein Befehls-Datenwort B5...B0 entsteht durch Verbinden eines Ausgangs DR.. mit einem Eingang X..

Code Nr.	X... 0 1 2 3 4 5 6 7	DR... 0 1 2 3 4 5 6 7	Befehle B... 5 4 3 2 1 0
0	•	•	0 0 0 0 0 0
1	•	•	0 0 0 0 0 1
2	•	•	0 0 0 0 1 0
3	•	•	0 0 0 0 1 1
4	•	•	0 0 0 1 0 0
5	•	•	0 0 0 1 0 1
6	•	•	0 0 0 1 1 0
7	•	•	0 0 0 1 1 1
8	•	•	0 0 1 0 0 0
9	•	•	0 0 1 0 0 1
10	•	•	0 0 1 0 1 0
11	•	•	0 0 1 0 1 1
12	•	•	0 0 1 1 0 0
13	•	•	0 0 1 1 0 1
14	•	•	0 0 1 1 1 0
15	•	•	0 0 1 1 1 1
16	•	•	0 1 0 0 0 0
17	•	•	0 1 0 0 0 1
18	•	•	0 1 0 0 1 0
19	•	•	0 1 0 0 1 1
20	•	•	0 1 0 1 0 0
21	•	•	0 1 0 1 0 1
22	•	•	0 1 0 1 1 0
23	•	•	0 1 0 1 1 1
24	•	•	0 1 1 0 0 0
25	•	•	0 1 1 0 0 1
26	•	•	0 1 1 0 1 0
27	•	•	0 1 1 0 1 1
28	•	•	0 1 1 1 0 0
29	•	•	0 1 1 1 0 1
30	•	•	0 1 1 1 1 0
31	•	•	0 1 1 1 1 1

code no.	X... 0 1 2 3 4 5 6 7	DR... 0 1 2 3 4 5 6 7	Befehle B... 5 4 3 2 1 0
32	•	•	1 0 0 0 0 0
33	•	•	1 0 0 0 0 1
34	•	•	1 0 0 0 1 0
35	•	•	1 0 0 0 1 1
36	•	•	1 0 0 1 0 0
37	•	•	1 0 0 1 0 1
38	•	•	1 0 0 1 1 0
39	•	•	1 0 0 1 1 1
40	•	•	1 0 1 0 0 0
41	•	•	1 0 1 0 0 1
42	•	•	1 0 1 0 1 0
43	•	•	1 0 1 0 1 1
44	•	•	1 0 1 1 0 0
45	•	•	1 0 1 1 0 1
46	•	•	1 0 1 1 1 0
47	•	•	1 0 1 1 1 1
48	•	•	1 1 0 0 0 0
49	•	•	1 1 0 0 0 1
50	•	•	1 1 0 0 1 0
51	•	•	1 1 0 0 1 1
52	•	•	1 1 0 1 0 0
53	•	•	1 1 0 1 0 1
54	•	•	1 1 0 1 1 0
55	•	•	1 1 0 1 1 1
56	•	•	1 1 1 0 0 0
57	•	•	1 1 1 0 0 1
58	•	•	1 1 1 0 1 0
59	•	•	1 1 1 0 1 1
60	•	•	1 1 1 1 0 0
61	•	•	1 1 1 1 0 1
62	•	•	1 1 1 1 1 0
63	•	•	1 1 1 1 1 1

SAA 3027

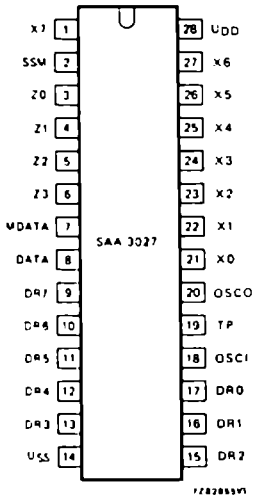
Tabelle 2 Adreßaufstellung für die Adressen 0 bis 31

Ein Adreß-Datenwort A4...A0 entsteht durch Verbinden eines Ausgangs DR.. mit einem Eingang Z..

System Nr.	DR...								Z...				Adresse A..				
	0	1	2	3	4	5	6	7	0	1	2	3	4	3	2	1	0
0	•								•				0	0	0	0	0
1		•							•				0	0	0	0	1
2			•						•				0	0	0	1	0
3				•					•				0	0	0	1	1
4					•				•				0	0	1	0	0
5						•			•				0	0	1	0	1
6							•		•				0	0	1	1	0
7								•	•				0	0	1	1	1
8	•									•			0	1	0	0	0
9		•								•			0	1	0	0	1
10			•							•			0	1	0	1	0
11				•						•			0	1	0	1	1
12					•					•			0	1	1	0	0
13						•				•			0	1	1	0	1
14							•			•			0	1	1	1	0
15								•		•			0	1	1	1	1
16	•										•		1	0	0	0	0
17		•									•		1	0	0	0	1
18			•								•		1	0	0	1	0
19				•							•		1	0	0	1	1
20					•						•		1	0	1	0	0
21						•					•		1	0	1	0	1
22							•				•		1	0	1	1	0
23								•			•		1	0	1	1	1
24	•											•	1	1	0	0	0
25		•										•	1	1	0	0	1
26			•									•	1	1	0	1	0
27				•								•	1	1	0	1	1
28					•							•	1	1	1	0	0
29						•						•	1	1	1	0	1
30							•					•	1	1	1	1	0
31								•				•	1	1	1	1	1

Gehäuse SOT 117, Epoxid-Plastik, 28 Anschlüsse

Anschlußbelegung



Anschluß		Signal	
(14)	U_{SS}	Masse	
(28)	U_{DD}	+ Speisespannung	
(2)	SSM	System-Modus-Eingang	
(7)	MDATA	moduliertes Ausgangssignal	
(8)	DATA	unmoduliert. Ausgangssignal	
(18)	OSCI	Oszillator-Eingang	
(20)	OSCO	Oszillator-Ausgang	
(19)	TP	Testeingang (an Masse)	
(3)	Z0	System-Adreß-Eingänge	1)
(4)	Z1		
(5)	Z2		
(6)	Z3		
(21)	X0	Matrix-Eingänge	1)
(22)	X1		
(23)	X2		
(24)	X3		
(25)	X4		
(26)	X5		
(27)	X6		
(1)	X7		
(17)	DR0	Matrix-Treiber-Ausgänge	2)
(16)	DR1		
(15)	DR2		
(13)	DR3		
(12)	DR4		
(11)	DR5		
(10)	DR6		
(9)	DR7		

1) mit P-Kanal-"pull-up"-Transistoren

2) mit "open-drain"-N-Kanal-Transistoren

SAA 3027

Absolute Grenzwerte (nach IEC 134)

Speisespannung	U_{DD}	=	max.	15	V
	$-U_{DD}$	=	max.	0,5	V
Eingangsspannung	U_I	=	max.	U_{DD} + 0,5	V *
	$-U_I$	=	max.	0,5	V
Eingangsstrom	$\pm I_I$	=	max.	10	mA
Ausgangsspannung	U_Q	=	max.	U_{DD} + 0,5 V	*
	$-U_Q$	=	max.	0,5	V
Ausgangsstrom	$\pm I_Q$	=	max.	10	mA
Leistung am Ausgang OSCO	P_Q	=	max.	50	mW
Leistung an weiteren Ausgängen	P_Q	=	max.	100	mW
Verlustleistung pro Gehäuse	P_{tot}	=	max.	200	mW
Umgebungstemperatur	ϑ_U	=		-25....+85	°C
Lagerungstemperatur	ϑ_S	=		-55...+150	°C

* bei U_{DD} = 15 V maximal 15 V

Kenn- und Betriebswerte bei U_{DD} = 4,75...12,6 V, U_{SS} = 0, ϑ_U =-25 ... 85 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bemerkungen
Speisespannung	U_{DD}	=	4,75	-	12,6	V	
Ruhestrom bei (ohne Ausgangs-Leckströme, X- und Z3 -Eingänge an U_{DD} weitere Anschlüsse an U_{SS} od U_{DD})	I_{DD}	=	-	-	10	µA	ϑ_U = 25 °C U_{DD} = 12,6 V
Matrix-Eingänge X.. und Z.. (interne P-Kanal "pull-up"-Trs.)							
Eingangsspannung HIGH	$U_{I\,H}$	=	0,7 U_{DD}	-	U_{DD}	V	
Eingangsspannung LOW	$U_{I\,L}$	=	0	-	0,3 U_{DD}	V	
Eingangsstrom	$-I_I$	=	10	-	300	µA	U_I = 0 V TP = SSM = 0 V
Eingangs-Leckstrom							
bei U_I = 12,6 V	$I_{I\,R}$	=	-	-	1	µA	U_{DD} = 12,6 V TP = 12,6 V ϑ_U = 25 °C
bei U_I = 0 V	$-I_{I\,R}$	=	-	-	1	µA	
Übergangswiderstand Tastenkontakt	R_{Ein}	=	-	-	10	kΩ	

			min.	typ.	max.		Bemerkungen
Eingänge SSM, TP, OSCI							
Eingangsspannung HIGH	$U_{I\,H}$	=	0,7 U_{DD}	-	U_{DD}	V	
Eingangsspannung LOW	$U_{I\,L}$	=	0	-	0,3 U_{DD}	V	
Eingangs-Leckstrom							
bei U_I = 12,6 V	I_{IR}	=	-	-	1	µA	U_{DD} = 12,6 V; ϑ_U = 25 °C
bei U_I = 0 V	$-I_{IR}$	=	-	-	1	µA	
Ausgänge DATA, MDATA (Tristate-Ausgänge)							
Ausgangsspannung HIGH	$U_{Q\,H}$	=	(U_{DD}-0,6 V)	-	-	V	$-I_{Q\,H}$ = 0,8 mA
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,4	V	$I_{Q\,L}$ = 0,8 mA
Ausgangs-Leckstrom bei U_{DD} = 12,6 V							
bei U_Q = 12,6 V	I_{QR}	=	-	-	10	µA	
U_Q = 12,6 V	I_{QR}	=	-	-	1	µA	ϑ_U = 25 °C
U_Q = 0 V	$-I_{QR}$	=	-	-	20	µA	
U_Q = 0 V	$-I_{QR}$	=	-	-	2	µA	ϑ_U = 25 °C
Matrix-Treiber-Ausgänge DR0...DR7							
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,4	V	$I_{Q\,L}$ = 0,35 mA
Ausgangs-Leckstrom							
bei $U_Q = U_{DD}$ = 12,6 V	I_{QR}	=	-	-	10	µA	
bei $U_Q = U_{DD}$ = 12,6 V	I_{QR}	=	-	-	1	µA	ϑ_U = 25 °C
Oszillator, Ausgang OSCO							
Ausgangsspannung HIGH	$U_{Q\,H}$	=	(U_{DD}-0,6 V)	-	-	V	$-I_{Q\,H}$ = 0,2 mA OSCI an U_{SS}
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,5	V	$I_{Q\,L}$ = 0,45 mA OSCI an U_{DD}
max. Oszillatorfrequenz bei C_L = 40 pF	f_{osz}	=	75	-	-	kHz	U_{DD} = 4,75 V
		=	120	-	-	kHz	U_{DD} = 6 V
		=	300	-	-	kHz	U_{DD} = 12,6 V

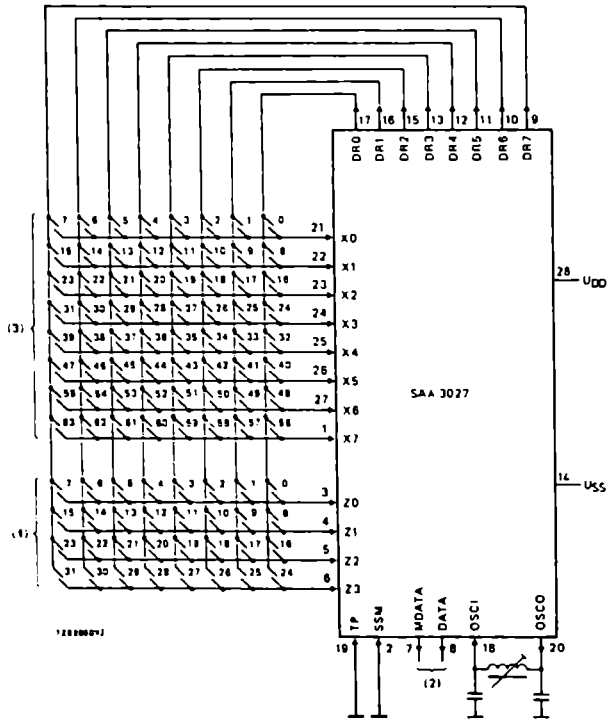


Bild 3 Applikation für SSM = LOW, (2) siehe Bild 2

(2) Fernbedienungssignal-Ausgänge

(3) 8x8 Befehlsmatrix für 64 Befehle

(4) 8x4 Matrix für 32 Subsystemadressen

Nichtbenutzte Eingänge Z2 oder Z3 sind an U_{DD} zu legen, um den Batteriestrom zu reduzieren.

SAA 3028

Monolithisch integrierte LOCMOS-Schaltung
FERNBEDIENUNGSSIGNAL - TRANSCODER (RC-5)
mit serieller I^2C-Bus-Schnittstelle

Besonderheiten

- gibt biphase-codierte Eingangssignale (RC-5-Fernbedienung) auf dem I^2C-Bus aus
- fester Eingang für RC-5 und umschaltbarer Eingang für RC-5 bzw. RC-5(ext.)
- weist alle fremden Codes zurück
- interner Oszillator für Resonatorbeschaltung
- Bereitschaftslogik mit Freigabe-Eingang und Stand-by-Betrieb
- Kennsignal bei gültigem Eingangssignal
- die Schaltung kann durch drei Master-Adreßbits für bestimmte Fernbedienungssignale aktiviert werden (RC-5 ext-Modus)

Kurzdaten				
Speisespannung	U_{DD}	=	4,5 ... 5,5	V
Ruhestrom	I_{DD}	<	200	µA
Eingangssignal HIGH	$U_{I\,H}$	>	0,7 · U_{DD}	
Oszillatorfrequenz	f_{osc}	=	max. 500	kHz

VALVO

SAA 3028

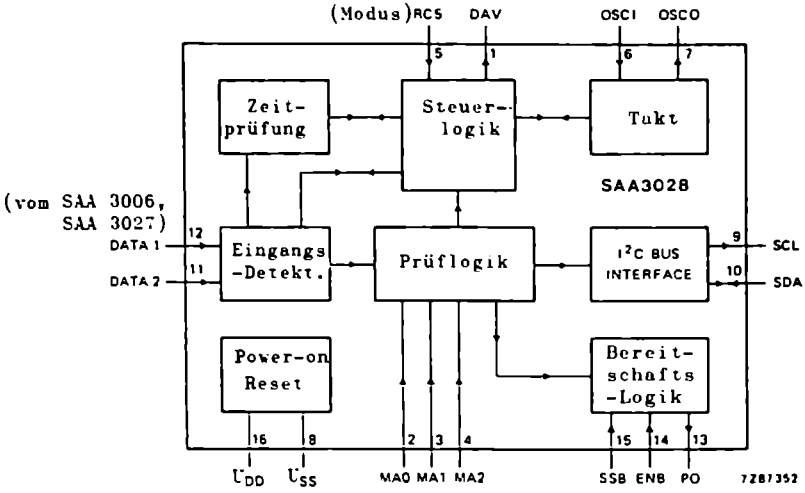
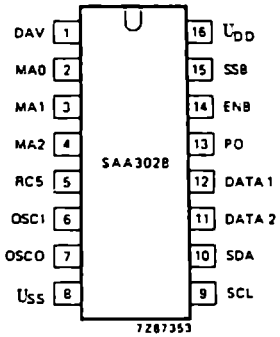


Bild 1 Blockschaltung

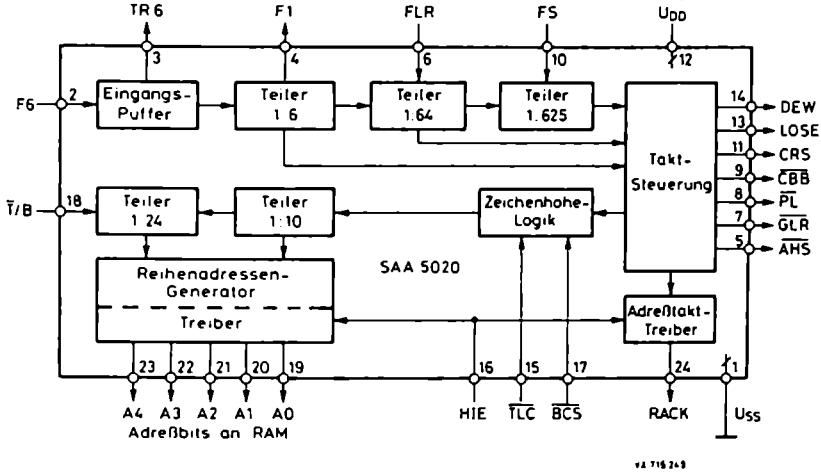


Anschlüsse		Bezeichnung
(16)	U_{DD}	+Speisespannung
(8)	U_{SS}	Masse (0 V)
(12)	DATA 1	Eingänge für biphase-codierte Signale (SAA 3006, SAA 3027)
(11)	DATA 2	
(9)	SCL	Taktleitung, I^2C-Bus
(10)	SDA	Datenleitung, I^2C-Bus
(1)	DAV	DATA-valid-Ausgang (aktiv HIGH)
(2)	MA0	Master-Adreß-Setzeingänge
(3)	MA1	
(4)	MA2	
(5)	RC5	Umschaltung für Eingänge
(6)	OSCI	Oszillator-Eingang
(7)	OSCO	Oszillator-Ausgang
(13)	PO	Power-off-Signal
(14)	ENB	Freigabe-Eingang für SSB
(15)	SSB	Setzeingang für Stand-by

Gehäuse SOT-38, Epoxid-Plastik, dual in line, 16 Anschlüsse

SAA 5020

Monolithisch integrierte N-Kanal-MOS-Schaltung
VIDEOTEXT - TAKTSTEUERUNG
zur Steuerung des gesamten Textwiedergabe-Zeitablaufes
im Videotextsystem



Besonderheiten

- Erzeugung sämtlicher Taktsignale für die Videotext-Wiedergabe
- Erzeugung eines vollständigen normgerechten Synchronsignals bei Senderausfall oder bei störbehaftetem Empfang

Kurzdaten				
Speisespannung	U_{DD}	=	5	V
Umgebungstemperatur	ϑ_U	=	-20 ... +70	°C
Eingangsfrequenzen	f_{F6}	=	6	MHz
	f_{F1}	=	1	MHz
typ. Speisestrom bei ϑ_U = 25 °C	I_{DD}	=	20	mA

SAA 5020

Allgemeine Beschreibung

Die Taktsteuerung SAA 5020 steuert den gesamten Bildwiedergabe-Zeitablauf im Videotext- (und Bildschirmtext-) System. Die Schaltung erhält vom Videoprozessor SAA 5030 folgende Signale:

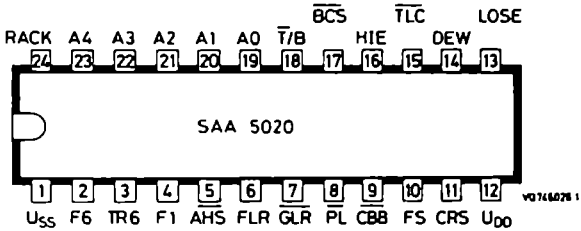
- 6 MHz-Takt (FBAS synchron)
- Informationen zum Aufbereiten der Zeilen- und Vertikalsynchronimpulse.

Die Teiler- und Zählerstufen des SAA 5020 werden durch den 6 MHz-Takt synchronisiert und die Schaltung gibt folgende Taktsignale an die Schaltungen des Videotextdecoders aus:

- 5 bit-Reihenadresse für den Seitenspeicher
  Die Reihenadresse wird nach jeweils 10 Zeilen um 1 erhöht, um die nächste Videotext-Zeichenreihe aus dem Seitenspeicher abzurufen (bei Zeichenhöhenverdopplung nach jeweils 20 Zeilen)
- 1 MHz-Leseadreßtakt, der mit dem von der Videotext-Datenverarbeitungsschaltung SAA 5041 gelieferten Schreibadreßtakt (WACK) zusammengeschaltet wird und über eine Standard-TTL-Schaltung die Weiterschaltung der Videotext-Zeichenadresse im Seitenspeicher steuert (Spaltenadresse).
- Zeilenrücksetzsignale, um die dem Seitenspeicher vorgeschalteten Adreßzähler (TTL-Schaltungen) rückzusetzen.
- Steuersignal "Dateneingangsfenster" für die Videotext-Datenverarbeitungsschaltung SAA 5041.
- Steuersignale für den Zeichengenerator SAA 5051, um doppelte Zeichenhöhe und "character rounding" vorzugeben.
- Zeichenrasterpunkt (6 MHz) und Steuersignal zur Videotextausgabe für den Zeichengenerator SAA 5051
- normgerechtes Ersatz-Synchronsignal für den Videoprozessor SAA 5030, das bei fehlendem oder mangelhaftem FBAS (nach Sendeschluß) zum synchronisieren des Fernsehgerätes bei Textwiedergabe benötigt wird.

Gehäuse SOT 101, Epoxid-Plastik, 24 Anschlüsse

Anschlußbelegung



(1)	U_{SS}	Masse (0 V)
(2)	F6	6 MHz-Takteingang
(3)	TR6	6 MHz-Taktausgang
(4)	$\overline{F1}$	1 MHz-Taktausgang
(5)	$\overline{AHS}$	"after hours"-Synchronimpulsausgang
(6)	$\overline{FLR}$	Schnelle Zeilenrücksetzung (fast line reset)
(7)	$\overline{GLR}$	Gesamtzeilenrücksetzung (general line reset)
(8)	$\overline{PL}$	Zeilenaustastimpuls (phase lock)
(9)	$\overline{CBB}$	Farbburst-Austastimpuls (colour burst blanking)
(10)	FS	Vertikalsynchronimpuls-Eingang (field sync.)
(11)	CRS	Ausgang für Zeichenrundung-Wahl (character rounding select)
(12)	U_{DD}	Speisespannung + 5 V
(13)	LOSE	Zeichenausgabe-Schieberegisterfreigabe (load output shift register enable)
(14)	$\overline{DEW}$	Dateneingangsfenster (data entry window)
(15)	$\overline{TLC}$	sendergesteuerte Großzeichenwiedergabe (transmitted large char.)
(16)	$\overline{HIE}$	Adreßbus HIGH (high impedance enable)
(17)	$\overline{BCS}$	Großzeichen-Wahl (big character select)
(18)	$\overline{T/B}$	Halbseiten-Auswahl oben/unten (top/bottom select)
(19)	A0	Adreßbits
(20)	A1	
(21)	A2	
(22)	A3	
(23)	A4	
(24)	RACK	Lese-Adreßtakt (read address clock)

Belegung der Anschlüsse

(1) U_{SS}, Masse (0 V)

(2) F6, 6 MHz-Takteingang

Das Taktsignal kommt von der Schaltung SAA 5030. Es ist dort phasenstarr mit der Horizontal- und Vertikal-Synchronisation eines empfangenen Fernsehsignals verknüpft, um den Leseadreßtakt (1 MHz) und die Zeichenrasterpunkte (6 MHz) zu synchronisieren. Das Takt-Signal ist kapazitiv angekoppelt und wird intern geklemmt.

(3) TR6, 6 MHz-Takt für die Zeichenrasterpunkte

Takt-Signal für den Zeichengenerator SAA 5051.
Näheres siehe unter F6.

(4) F1, Leseadreßtaktausgang

Das Signal mit einem Tastverhältnis von 1:1 taktet das Einlesen der 7bit-Zeichendaten in den Zeichengenerator SAA 5051 und die Schaltung SAA 5041. F1 ist synchron zu der positiven Anstiegsflanke des TR6 am Zeilenanfang

(5) $\overline{\text{AHS}}$, Synchronisations-Ersatzsignal (after hours sync.)

Ausgang für ein Synchronisationssignal, um bei Fernsehsignalausfall oder bei mangelhaftem Empfang das Fernsehgerät bei Textwiedergabe zu synchronisieren. Die Umschaltung auf dieses Signal erfolgt im Videoprozessor SAA 5030.

(6) FLR, Zeilenreset-Impulseingang

Reset-Signal vom SAA 5030 zum Rücksetzen des Zeilenzählers. Positiver Impuls von ca. 4,6 µs Dauer, der die Regelschleife für die Zeilensynchronisation einrasten läßt.

(7) $\overline{\text{GLR}}$, Gesamtzeilenrücksetzung für die Schaltungen SAA 5041 und SAA 5051

zur Bestimmung des Textbeginns für die darzustellende Zeile. Der negative Impuls von 1 µs Dauer erscheint 5 µs nach Zeilenbeginn.

(8) $\overline{\text{PL}}$, Zeilenaustastimpuls

Beschreibung siehe Anschluß 9, $\overline{\text{CBB}}$

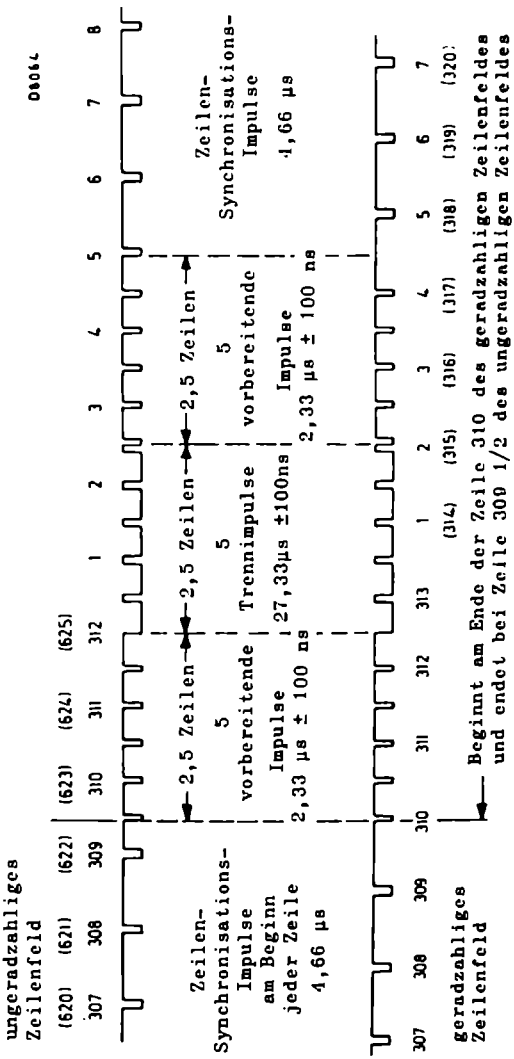


Bild_1 Verlauf des "Ersatz"-Synchronsignals ($\overline{AHS}$)

Belegung der Anschlüsse, Fortsetzung

(9) $\overline{CBB}$, Farbburst-Austastimpuls

Der negativ gehende Impuls $\overline{PL}$ von 4 µs Dauer und der gleichfalls negativ gehende Impuls $\overline{CBB}$ von 8 µs Dauer werden in der Außenbeschaltung derart addiert, daß ein "sandcastle"-Impuls entsteht, der dem Videoprozessor SAA 5030 zugeführt wird (siehe Bild 2). Dort verhindert er das Austasten des Farbburstes.

(10) FS, Vertikal-Synchronimpulseingang

Impuls zum Synchronisieren des Vertikalzählers mit dem FBAS eines empfangenen Fernsehsignals.

(11) CRS, Ausgang für Zeichenrundungswahl

Bildfrequentes Signal an den Zeichengenerator SAA 5051.

CRS = HIGH während der Zeilen 0...313

CRS = LOW während der Zeilen 314...625

(12) U_{DD}: +5 V

(13) LOSE, Steuerung des Ausgangsregisters

Das Signal setzt im SAA 5051 ein Steuerzeichen-Flipflop zum Zeilenbeginn zurück und definiert die Wiedergabezeit. Es beginnt 14,5 µs nach Zeilenbeginn und dauert 40 µs und wird nur in den Zeilen 49...288 und 362...601 ausgegeben (Bildfenster).

(14) DEW, Dateneingangsfenster-Signalausgang

Steuerimpuls an die Schaltungen SAA 5041 und SAA 5051 für die Dauer der Datenzeilen, den Zeilen 5...22 und 318...335. Hiermit wird das Einlesen der Daten und das Rücksetzen des ROM-Reihenadreßzählers gesteuert.

(15) $\overline{TLC}$, sendergesteuerte doppelte Zeichenhöhe

Wird vom Seitenspeicher doppelte Zeichenhöhe vorgegeben (senderseitig eingelesen), so gibt die Schaltung SAA 5051 ein Signal $\overline{TLC}$ = LOW aus, um im SAA 5020 die Taktsteuerung entsprechend zu ändern. Fernbedienungsbefehle für doppelte Zeichenhöhe (Befehl "oben/unten") vom SAA 5041 werden an dem Eingang $\overline{BSC}$ durch $\overline{BSC}$ = LOW angegeben.

Belegung der Anschlüsse, Fortsetzung

(16) HIE, Adreßbus HIGH

HIE = HIGH hat zur Folge, daß die "tristate"-Ausgänge des Adreßbusses A0...A5 und der Lese-Adreßtakt hochohmig werden. Normalerweise wird dieser Eingang in Videotextdecodern mit dem Ausgang DEW verbunden.

(17) $\overline{BCS}$, doppelte Zeichenhöhe

Eingang für Befehle von der Schaltung SAA 5041 um die Taktsteuerung für doppelte Zeichenhöhe entsprechend zu ändern ($\overline{BCS}$ = LOW).

(18) $\overline{T}/B$, Signaleingang für "oben/unten"-Befehl

Das Signal $\overline{T}/B$ = LOW steuert die Reihenadreß-Logik derart, daß nur die untere Bildhälfte (Textreihen 13...24) wiedergegeben wird (bei doppelter Zeichenhöhe entsprechend $\overline{BSC}$ = LOW). Bei $\overline{T}/B$ = HIGH wird die obere Bildhälfte gezeigt.

(19...23), A0...A4 Leseadressen für den Seitenspeicher

Bei Textwiedergabe, in den Zeilen 49...288 und 362...601 liefern diese "tristate"-Ausgänge die Reihenadressen an den Seitenspeicher. Während des Schreibens (HIE = HIGH) sind die Ausgänge hochohmig, in Zeile 40 sind die Ausgänge LOW. Bei Textwiedergabe wird die Reihenadresse jeweils nach 10 Zeilen um 1 erhöht, um die folgende Videotext-Reihe aus dem Seitenspeicher abzurufen (bei doppelter Zeichenhöhe nach 20 Zeilen). Enthält eine der Textreihen doppelte Zeichenhöhe, so wird die Reihenadresse nach diesen 20 Zeilen um 2 erhöht.

(24) RACK, Lese-Adreßtakt

Dieser "tristate"-Ausgang liefert während der Wiedergabe den Adreßtakt von 1 MHz, um den Spaltenadreßzähler für den Seitenspeicher zu takten. Der Ausgang wird hochohmig, wenn HIE = HIGH wird, also während des Schreibens. 14,65 µs nach Zeilenbeginn kommt die Anstiegsflanke des Impulses, der Impuls fällt nach 53,15 µs wieder ab (siehe Bild 2).

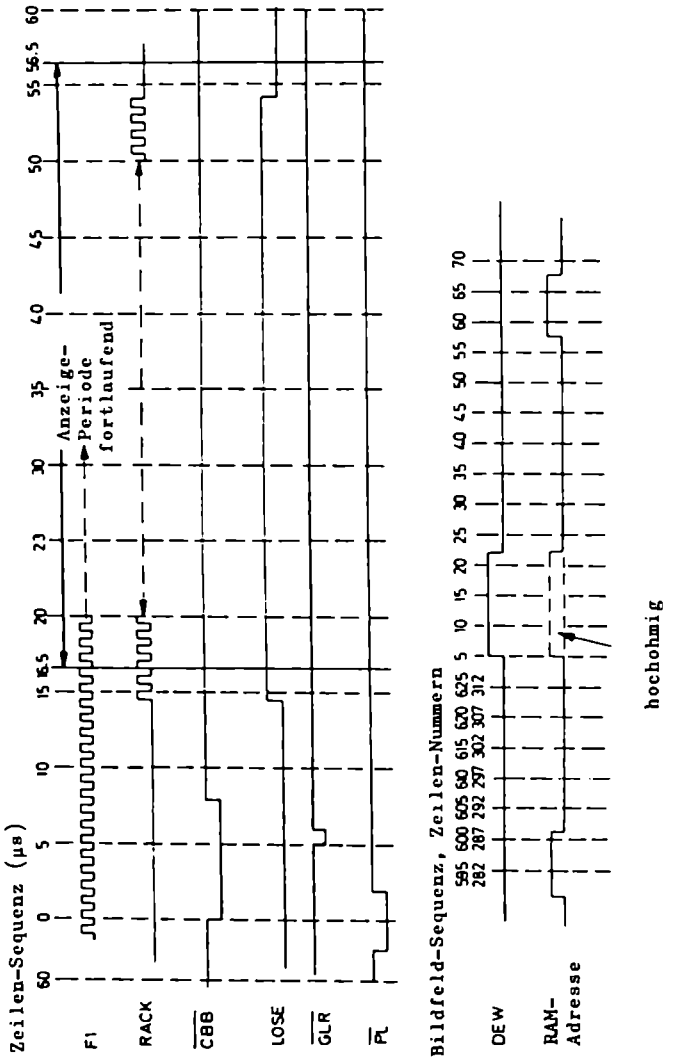


Bild 2 Ein- und Ausgangssignale der Taktsteuerschaltung SAA 5020

Absolute Grenzwerte bei U_{SS} = 0 V

Speisespannung	U_{DD}	= max. 7,5 V
	$-U_{DD}$	= max. 0,3 V
Eingangsspanng	U_I	= max. 7,5 V
	$-U_I$	= max. 0,3 V
Ausgangsspannung Anschluß 8 und 9	U_Q	= max. 13,2 V
alle weiteren Ausgänge	U_Q	= max. 7,5 V
alle Ausgänge	$-U_Q$	= max. 0,3 V
Verlustleistung	P_{tot}	=
Umgebungstemperatur	ϑ_U	= -20 ... +70°C
Lagerungstemperatur	ϑ_S	= -20 ...+125°C

Kenn- und Betriebswerte bei ϑ_U = 25 °C, U_{SS} = 0, sofern nicht anders angegeben

			min.	typ.	max.		U_{DD} V	Bedingungen
Speisespannung	U_{DD}	=	4,5		5,5	V		
Speisestrom	I_{DD}	=		20	50	mA	5	
Eingänge								
Takteingang FC								
Eingangsspannung HIGH	$U_{I\,H}$	=	3,5		6,5	V	5	
LOW	$U_{I\,L}$	=	[1])	-	0	V	5	
Eingangs-Übergangszeit L/H	$t_{T\,LH}$	=	-	-	25	ns	5	gemessen zwischen 0,5 V und 3,5 V
H/L	$t_{T\,HL}$	=	-	-	20	ns	5	gemessen zwischen 0,5 V und 3,5 V
H/L-Impulsverhältnis		=	40:60	-	56:44		5	gemessen bei 1,5 V-Pegel
Eingangs-Reststrom	I_{IR}	=	0,2	-	2	µA		U_I = 5,5 V
Alle anderen Eingänge, FLR, FS, $\overline{TLC}$, $\overline{BCS}$, $\overline{T}/B$, HIE								
Eingangsspannung HIGH	$U_{I\,H}$	=	2,0	-	U_{DD}	V	5	
LOW	$U_{I\,L}$	=	0	-	0,8	V	5	
Eingangs-Reststrom	I_{IR}	=	-	-	10	µA	5	U_I = 5,5 V
Eingangs-Kapazität	C_I	=	-	-	7	pF	5	

[1]) das über 1 nF angekoppelte Taktsignal FC wird intern geklemmt, die Lastkapazität darf maximal 20 pF betragen.

Kenn- und Betriebswerte, Fortsetzung

			min.	typ.	max.		U_{DD} V	Bedingungen
Ausgänge								
Taktausgang TR6								
Ausgangsspannung LOW	$U_{Q\,L}$	=	0	-	0,4	V	5	$I_{Q\,L}$ = 100 µA
HIGH	$U_{Q\,H}$	=	2,75	-	U_{DD}	V	5	$-I_{Q\,H}$ = 100 µA
Ausgangs-Lastkapazität	C_Q	=	-	-	15	pF	5	
Ausgangs-Übergangszeiten	t_T	=	-	-	30	ns	5	gemessen zwischen 0,8 V und 2,0 V
H/L-Impulsverhältnis		=	40:60	-	-		5	
Taktausgang F1								
Ausgangsspannung LOW	$U_{Q\,L}$	=	0	-	0,4	V	5	$I_{Q\,L}$ = 100 µA [2]
HIGH	$U_{Q\,H}$	=	2,75	-	U_{DD}	V	5	$-I_{Q\,H}$ = 100 µA
usgangs-Lastkapazität	C_Q	=	-	-	35	pF	5	
usgangs-Übergangszeit L/H	$t_{T\,LH}$	=	-	-	50	ns	5	gemessen zwischen 0,8 V und 2,0 V
H/L	$t_{T\,HL}$	=	-	-	30	ns	5	
H/L-Impulsverhältnis		=	-	-	60:40		5	
Verzögerungszeit $TR6_{LH} \longrightarrow F1$	t_d	=	7	-	60	ns	5	gemessen zwischen den 1,5 V-Pegeln
Synchronimpulsausgang $\overline{AHS}$								
Ausgangsspannung LOW	$U_{Q\,L}$	=	0	-	0,4	V	5	$I_{Q\,L}$ = 100 µA [1]
HIGH	$U_{Q\,H}$	=	2,4	-	U_{DD}	V	5	$-I_{Q\,H}$ = 200 µA
Ausgangs-Übergangszeit H/L	$t_{T\,HL}$	=	-	-	100	ns	5	gemessen zwischen 0,8 V und 2,0 V
L/H	$t_{T\,LH}$	=	-	-	100	ns	5	
Ausgangs-Lastkapazität	C_Q	=	-	-	30	pF	5	
Laufzeit $F1_{LH} \longrightarrow \overline{AHS}$	t_P	=	0	-	300	ns	5	gemessen zwischen den 1,5 V-Pegeln

[1]) $I_{Q\,L}$ darf auf 1,6 mA ansteigen, die Verzögerungszeit steigt auf max.350 ns

[2]) bei Lastkapazität kleiner 10 pF darf I_{QL} auf 1 mA ansteigen

Kenn- und Betriebswerte, Fortsetzung

			min.	typ.	max.	U_{DD} V	Bedingungen
Gesamtzeilen-Rücksetzausgang $\overline{GLR}$							
Ausgangsspannung LOW	$U_{Q\ L}$	=	0	-	0,4 V	5	$I_{Q\ L}$ = 900 µA
HIGH	$U_{Q\ H}$	=	2,4	-	U_{DD} V	5	$-I_{Q\ H}$ = 100 µA
Ausgangs-Übergangszeit H/L	$t_{T\ HL}$	=	-	-	50 ns	5	gemessen zwischen 0,8 V und 2.0 V
L/H	$t_{T\ LH}$	=	-	-	60 ns	5	
Ausgangs-Lastkapazität	C_Q	=	-	-	40 pF	5	
Laufzeit $F1_{LH} \longrightarrow \overline{GLR}$	t_P	=	0	-	200 ns	5	gemessen zwischen den 1,5 V-Pegeln
Ausgang $\overline{PL}$ [1]							
Ausgangsspannung LOW	$U_{Q\ L}$	=	0	-	1,0 V	5	$I_{Q\ L}$ = 2 mA
Ausgangs-Übergangszeit H/L	$t_{T\ HL}$	=	-	-	100 ns	5	gemessen zwischen 0,8 V und 2,0 V
Ausgangs-Reststrom im AUS-Zustand	$I_{Q\ R\ AUS}$	=	-	-	10 µA	5	U_Q = 6 V
Ausgangs-Lastkapazität	C_Q	=	-	-	30 pF	5	
Laufzeit $F1_{LH} \longrightarrow \overline{PL}$	t_P	=	0	-	250 ns	5	gemessen zwischen den 1,5 V-Pegeln
Farbburst-Austastimpuls-Ausgang $\overline{CBB}$ [1]							
Ausgangsspannung LOW	$U_{Q\ L}$	=	0	-	1,0 V	5	$I_{Q\ L}$ = 1 mA
Ausgangs-Übergangszeit H/L	$t_{T\ HL}$	=	-	-	200 ns	5	gemessen zwischen 0,8 V und 2,0 V
Ausgangs-Reststrom im AUS-Zustand	$I_{Q\ R\ AUS}$	=	-	-	10 µA	5	U_Q = 6 V
Ausgangs-Lastkapazität	C_Q	=	-	-	30 pF	5	
Laufzeit $F1_{LH} \longrightarrow \overline{CBB}$	t_P	=	0	-	250 ns	5	gemessen zwischen den 1,5 V-Pegeln

[1]) Ausgang mit offenem Drain-Anschluß

Kenn- und Betriebswerte, Fortsetzung

				min.	typ.	max.		U_{DD} V	Bedingungen
Zeichenrundungs-Wahlausgang CRS									
Ausgangsspannung LOW		$U_{Q\,L}$	=	0	-	0,4	V	5	$I_{Q\,L}$ = 100 µA
HIGH		$U_{Q\,H}$	=	2,4	-	U_{DD}	V	5	$-I_{Q\,H}$ = 100 µA
Ausgangs-Übergangszeit H/L		$t_{T\,HL}$	=	-	-	1	µs	5	gemessen zwischen 0,8 V und 2,0 V
	L/H	$t_{T\,LH}$	=	-	-	1	µs	5	
Ausgangs-Lastkapazität		C_Q	=	-	-	30	pF		
Zeichenausgabe-Freigabe-Ausgang LOSE									
Ausgangsspannung LOW		$U_{Q\,L}$	=	0	-	0,4	V	5	$I_{Q\,L}$ = 100 µA
HIGH		$U_{Q\,H}$	=	2,4	-	U_{DD}	V	5	$-I_{Q\,H}$ = 100 µA
Ausgangs-Übergangszeit H/L		$t_{T\,HL}$	=	-	-	50	ns	5	gemessen zwischen 0,8 V und 2,0 V
	L/H	$t_{T\,LH}$	=	-	-	50	ns	5	
Ausgangs-Lastkapazität		C_Q	=	-	-	30	pF	5	
Laufzeit $F1_{HL} \longrightarrow$ LOSE		t_P	=	0	-	250	ns	5	gemessen zwischen den 1,5 V-Pegeln
Dateneingangsfenster-Ausgang DEW									
Ausgangsspannung LOW		$U_{Q\,L}$	=	0	-	0,4	V	5	$I_{Q\,L}$ = 100 µA
HIGH		$U_{Q\,H}$	=	2,4	-	U_{DD}	V	5	$-I_{Q\,H}$ = 100 µA
Ausgangs-Übergangszeit H/L		$t_{T\,HL}$	=	-	-	200	ns	5	gemessen zwischen 0,8 V und 2,0 V
	L/H	$t_{T\,LH}$	=	-	-	200	ns	5	
Ausgangs-Lastkapazität		C_Q	=	-	-	42	pF	5	
Laufzeit $\overline{CBB}_{HL} \longrightarrow$ DEW		t_P	=	7,5	-	8,5	µs	5	gemessen zwischen den 1,5 V-Pegeln

Kenn- und Betriebswerte, Fortsetzung

			min.	typ.	max.		U_{DD}	Bedingungen
Speicheradreßausgänge A0, A1, A2, A3 und A4 ("Tristate")								
Ausgangsspannung LOW		$U_{Q\,L}$	=	0	-	0,4 V	5	$I_{Q\,L}$ = 100 µA [2]
LOW		$U_{Q\,L}$	=	0	-	0,4 V	5	$I_{Q\,L}$ = 1,6 mA [3]
HIGH		$U_{Q\,H}$	=	2,4	-	U_{DD} V	5	$-I_{Q\,H}$ = 100 µA
Ausgangs-Übergangszeit H/L		$t_{T\,HL}$	=	-	-	1 µs	5	gemessen zwischen 0,8 V und 2,0 V
	L/H	$t_{T\,LH}$	=	-	-	1 µs	5	gemessen zwischen 0,8 V und 2,0 V
Ausgangs-Lastkapazität		C_Q	=	-	-	85 pF	5	
Laufzeit $\overline{CBB}_{HL}$ → A0...4		t_P	=	2	-	10 µs	5	gemessen zwischen den 1,5 V-Pegeln
Ausgangs-Reststrom im AUS-Zustand		$I_{Q\,R\,AUS}$	=	-	-	10 µA	5	U_Q = 5,5 V
Lese-Adreßtakt-Ausgang RACK ("Tristate"-Ausgang)								
Ausgangsspannung LOW		$U_{Q\,L}$	=	0	-	0,4 V	5	$I_{Q\,L}$ = 1,6 mA
HIGH		$U_{Q\,H}$	=	2,4	-	U_{DD} V	5	$-I_{Q\,H}$ = 100 µA
Ausgangs-Übergangszeit H/L		$t_{T\,HL}$	=	-	-	300 ns	5	gemessen zwischen 0,8 V und 2,0 V
	L/H	$t_{T\,LH}$	=	-	-	60 ns	5	gemessen zwischen 0,8 V und 2,0 V
Ausgangs-Lastkapazität		C_Q	=	-	-	40 pF	5	
Laufzeit $F1_{HL}$ → RACK		t_P	=	150	-	280 ns	5	gemessen zwischen den 1,5 V-Pegeln
Ausgangs-Reststrom im AUS-Zustand		$I_{Q\,R\,AUS}$	=	-	-	10 µA	5	U_Q = 5,5 V
Übergangszeiten								
von undefiniert nach HIGH		t	=	1	-	2,9 µs	5	
von undefiniert nach LOW		t	=	0	-	0,9 µs	5	

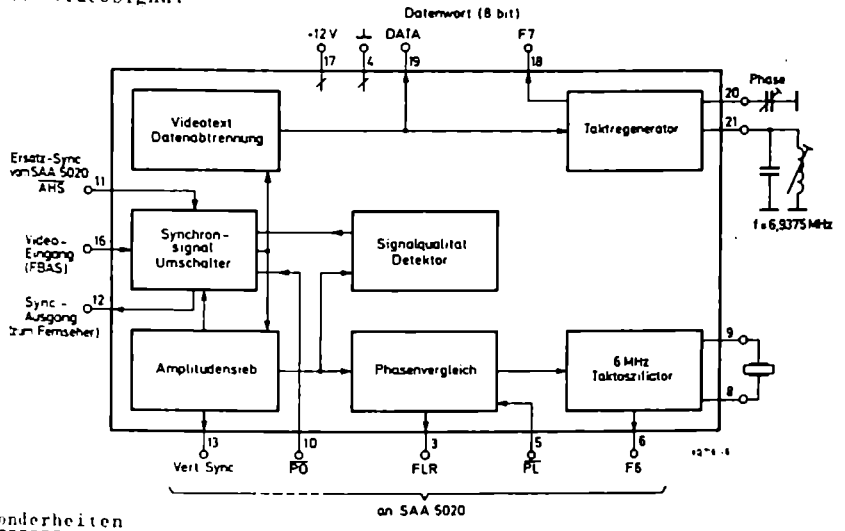
[2] Ausgänge A0, A1 und A2

[3] Ausgänge A3 und A4

Monolithisch integrierte bipolare Schaltung

VIDEOTEXT - VIDEOPROZESSOR

zur Abtrennung der Videotextsignale
aus dem Videosignal



Besonderheiten

- Große Störbefreiung in der Videotext-Datenabtrennung durch die adaptive Datenabtrennung bei 50% der Amplitude.
- Regeneration des Taktsignals für die Bitfolgefrequenz von 6,9375 MHz.
- 6-MHz-Oszillator für das Bildpunktraster bei Textwiedergabe.
- Automatische phasenstarre Verkopplung des 6 MHz-Oszillators mit den Sendersynchronsignalen bei ausreichender Videosignalqualität.
- Umschaltung auf ein Ersatz-Synchronsignal nach Sendeschluß oder durch Schaltbefehl.

Kurzdaten			
Speisespannung	U_{CC}	=	12 V
Umgebungstemperatur	ϑ_U	=	-20....+70 °C
Typ. Speisestrom bei ϑ_U= 25°C, U_{CC}= 12 V	I_{CC}	=	110 mA
Video-Eingang: Videosignal	U_I	=	2,4 V_{ss}
Synchronisationssignal	U_I	=	0,7 V_{ss}
Videotextdatensignal	U_I	=	1,1 V_{ss}

VALVO

SAA 5030

Allgemeine Beschreibung

Der Videoprozessor SAA 5030 erfüllt die Aufgabe, das von einem Fernsehgerät gelieferte Videosignal (FBAS) für den Videotextdecoder auszuwerten:

- Abtrennen und Regenerieren der Videotextinformationen.
- Erzeugen eines zur Bitfolge synchronen Taktsignals von 6,9375 MHz.
- Ausgeben der Daten an die Schaltung SAA 5041 (Signale DATA und F7). Dort werden die Daten geprüft und parallel an einen Speicher gegeben (RAM).
- Gewinnung der Horizontal- und Vertikal-Synchronisationssignale. Phasenstarre Verkopplung eines 6 MHz-Oszillators mit dem FBAS.
- Prüfen der Videosignalqualität und automatisches Abschalten bei ungenügender Qualität.
- Umschalten von der senderseitigen Synchronisation auf eine Ersatz-Synchronisation.

Die Abtrennung der Videotextdaten erfolgt in einer adaptiven Schaltung,die die Amplitude der Videotextsignale mißt und bei 50% der Amplitude abschneidet, um Störfreiheit zu erreichen. Eine Information besteht aus 8 Bit, dem Startbit (Paritätsbit) und den 7 Datenbits für die Übertragung von 128 Darstellungsbefehlen pro Rasterpunkt (Buchstaben, Zeichen, Farbe usw.).
Die Impulsflanken der Bits werden zum Anstoßen eines Schwingkreises benutzt, der auf die Bitfolgefrequenz von 6,9375 MHz abgeglichen ist und der Synchrontaktregeneration dient. Nach entsprechender Aufbereitung werden die Datensignale DATA und der Takt F7 an die Schaltung SAA 5041 ausgegeben.

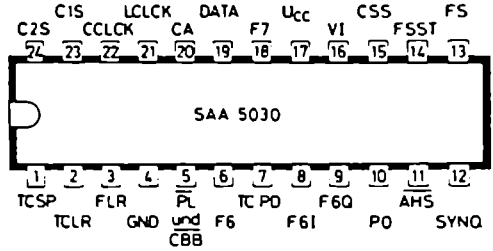
In einem Amplitudensieb werden aus dem Videosignal Hor.- und Vert.-Synchronimpulse abgetrennt. Das zeilenfrequente Signal wird zum Erzeugen einer Regelspannung benutzt, die einen in der Schaltung befindlichen 6 MHz-Oszillator synchronisiert. Der Oszillator gibt das Taktsignal an die Schaltung SAA 5020 weiter. Dort werden durch Frequenzteilung 15625 Hz erzeugt, die an den Phasenvergleich des SAA 5030 zur ckgegeben werden. Bei ausreichender Videosignalqualität ist eine phasenstarre Synchronisation des 6 MHz-Oszillators gegeben, so daß das Bildpunktraster bei Videotexteinblendungen (z.B. bei Untertiteln) synchron zum FBAS ist.

Das Vertikalsynchronisationssignal wird ebenfalls an den SAA 5020 gegeben. Dort wird ein vollständiges Synchronisationssignal gebildet, das als Ersatzsignal an das Amplitudensieb des angeschlossenen Fernsehgerätes gegeben wird, wenn der Fernsehsender nicht sendet. Im SAA 5030 befindet sich dafür ein Umschalter, der auf das senderseitige Synchronisationssignal umschaltet, wenn das Schaltsignal P0 vorhanden ist.
Bei zu schlechtem Videosignal entscheidet sich der eingebaute Signalqualitätsdetektor für das Ersatzsignal.

SAA 5030

Gehäuse SOT 101, Epoxid-Plastik mit Wärmeverteiler, 24 Anschlüsse

Anschlußbelegung



Anschluß		Anschlußbelegung / Signal
(1)	TSCP	Signal presence time constant
(2)	TCLR	Line reset time constant
(3)	FLR	Fast line reset output
(4)	GND	Ground (Masse 0 V)
5)	$\overline{PL}$ / $\overline{CBB}$	Sandcastle input $\overline{PL}$ and $\overline{CBB}$
6)	F6	6 MHz output
7)	TCPD	Phase detector time constant
(8)	F6I	6 MHz crystal
(9)	F6Q	6 MHz crystal
(10)	$\overline{PO}$	Picture on input
(11)	$\overline{AHS}$	After hours sync
(12)	SYNQ	Sync output to TV
(13)	FS	Field sync output
(14)	FSST	Field sync separator timing
(15)	CSS	Sync separator capacitor
(16)	VI	Composite Video input
(17)	U_{CC}	Supply voltage +12 V
(18)	F7	Clock output
(19)	DATA	Data output
(20)	CA	Clock phase adjustment
(21)	LCLCK	Clock regenerator coil
(22)	CCLCK	Clock pulse timing capacitor
(23)	C1S	Peak detector capacitor 1
(24)	C2S	Peak detector capacitor 2

Anschlußbelegung und Funktionshinweise

Die vollständige Beschaltung des SAA 5030 gibt das Schaltbild nach Bild 1 wieder.

Anschluß

(1) Zeitkonstante für die Signalerkennung. Die Werte bestimmen die Verzögerung des Signalqualität-Detektors.

(2) Integrator im Phasenvergleich. Der sich einstellende Schwellenwert bewirkt, daß Zeilen-Resetimpulse (FLR) am Anschluß 3 ausgegeben werden.

(3) Ausgang für die Zeilen-Resetimpulse (FLR). Es werden positive Impulse ausgegeben, falls zwischen dem abgetrennten und dem an Anschluß 5 zurückgeführten Hor.-Synchronisationsimpuls ein Phasenunterschied besteht. Die Impulse setzen in der Schaltung SAA 5020 einen Zähler zurück.

(4) Masse (0 V).

(5) Zurückgeführter Zeilen-Synchronisationsimpuls ($\overline{PL}$, $\overline{CBB}$). Die an diesem Anschluß liegende Spannung von $U_{CC}/2$ = 6V wird durch den Ausgang $\overline{PL}$ der Schaltung SAA 5020 periodisch auf Masse geschaltet. Über einen Vorwiderstand wird auf gleiche Art der Ausgang $\overline{CBB}$ etwas länger periodisch auf Masse geschaltet, für diese Zeit entsteht am Anschluß 5 eine Spannung von 4V. Die Schulter des auf diese Art erzeugten "Sandcastle"-Impulses verhindert, daß der Farbburst mit ausgetastet wird. Nach dem Einrasten der Regelschleife liegt die Flanke des $\overline{PL}$-Impulses nominell 2 ns vor oder 2 ns hinter der Flanke des abgetrennten Hor.-Synchronisationsimpulses.

(6) 6-MHz-Oszillatorausgang (F6). Dieses Signal dient der zentralen Taktsteuerung und taktet diverse Teilerstufen in der Schaltung SAA 5020.

(7) Zeitkonstante für den Phasenvergleich.

(8) und (9) 6-MHz-Referenz. Anschlüsse für die Reihenschaltung von Quarz und C-Trimmkondensator.

(10) "Fernsehwidergabe Ein" (PO). Durch dieses Signal (PO = HIGH) wird das aus dem FBAS abgetrennte Synchronisationssignal durch Umschalten am Anschluß 12 ausgegeben.

(11) Eingang für das Synchr.-Ersatzsignal ($\overline{AUS}$). Das Synchr.-Ersatzsignal wird im SAA 5020 gebildet und wird alternativ an das Amplitudensieb des angeschlossenen Fernsehgerätes über einen Umschalter ausgegeben, wenn PO = LOW ist oder das Videosignal vom Sender als zu schlecht erkannt wird.

(12) Ausgang des Synchr.-Signals. Dieses Signal wird dem Amplitudensieb des Fernseh-Chassis zugeführt. Die Polarität der Impulse des Synchr.-Ersatzsignals kann bestimmt werden. Sie ist positiv, wenn ein 1,5 kΩ-Widerstand zwischen Anschluß 12 und U_{CC} gelegt wird und ist negativ, wenn ein 1,5 kΩ-Widerstand an Anschluß 12 und Masse gelegt wird (siehe Bild 1).

(13) Vertikalsynchronisations-Impuls (FS). Ausgang des Amplitudensiebes.

(14) Vertikal Synchr.-Impulsabtrennung.
Arbeitspunkteinstellung und Anschluß für einen Integrationskondensator.

(15) Kondensatoranschluß für das Amplitudensieb.

(16) Videosignal FBAS (VI). Vom Fernsehgerät empfangenes Videosignal.

(17) Speisespannung U_{CC} (+12 V).

(18) Synchrontakt FT
(19) Datenwort DATA
} Ausgang für regenerierte Vdeotextinformationen

(20) Synchrontakt-Phase. Abgleich der Synchrontaktphase bei schlechtem Empfang.

(21) Sperrkreis für die Synchrontakt-Regeneration. Der Schwingkreis wird auf 6,9375 MHz abgeglichen.

(22) Kondensatoranschluß für die Synchrontakterzeugung.

(23)
(24) Kondensatoranschlüsse der Spitzenwertdetektoren.
Die Videotextdaten werden mithilfe einer automatisch arbeitender Datenabtrennschaltung vom Videosignal getrennt. Der Abtrennpegel von 50% wird aus den Mittelwerten der Signale zweier Spitzenwertdetektoren abgeleitet.

Absolute Grenzwerte bei $U_{GND} = 0$

Speisespannung	U_{CC}	= max.	13,2	V
Eingangsspannung an Anschluß 5	U_I	= max.	9	V
an Anschluß 10	U_I	= max.	U_{CC}	
an Anschluß 11	U_I	= max.	7,5	V
Verlustleistung pro Gehäuse	P_{tot}	= max.		mW
Umgebungstemperatur	ϑ_U	=	-20 ... +70	°C
Lagerungstemperatur	ϑ_S	=	-20 ...+125	°C

Kenn- und Betriebswerte bei $U_{GND} = 0$, $\vartheta_U = 25$ °C, und mit der externen Beschaltung nach Bild 1, sofern nicht anders angegeben

			min.	typ.	max.		U_{CC} V	Bedingungen
Speisespannung	U_{CC}	=	10,8	12,0	13,2	V		
Speisestrom	I_{CC}	=	-	110	-	mA	12	
Eingänge [1])								
Video-Eingang VI								
Video-Eingangs-Amplitude (16)	U_I	=	2,0	2,4	3,0	Vss	12	Sync. bis weiß, siehe Bild 2
Quellen-Impedanz	Z	=	-	-	250	Ω	12	f = 100 kHz
Synchronimpuls-Amplitude (16)	U_I	=	0,07	0,7	1,0	Vss	12	
Verzögerungszeit für die Synchronimpulsabtrennung	t_d	=	-	0,5	-	µs	12	
Verzögerungszeit zwischen V_{Sync}-Beginn (12) und der führenden Flanke des Vertikalsynchronimpulses (14)	t_d	=	32	48	62	µs	12	s. Anmerkg. 1 und Bild 3
Vertikalsynchronimpuls-Ausgang 13								
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,5	V	12	$I_{Q\,L}$ = +20 µA
HIGH	$U_{Q\,H}$	=	2,4	-	-	V	12	$I_{Q\,H}$ = -100 µA

[1]) Zahlen in Klammern sind die Anschluß-Nummern

Quarzgesteuerter PLL-Oszillator [1])

gemessen mit einem 6 MHz-Schwingquarz mit C1 = 27,5 pF typisch
C0 = 6,8 pF typisch
CL = 20 pF (C-Trimmer)
ESR < 50 Ω (Grundwelle)
ESR > 50 Ω (3. Oberwelle)

		min.	typ.	max.	
Frequenz (6)	f_{FG} =	-	6,0	-	MHz
Haltebereich	±f =	1,5	3,0	-	kHz
Fangbereich	±f =	1,5	3,0	-	kHz
Steuerempfindlichkeit des Phasendetektors gemessen als Spannung am Anschluß 7 gegen die Phasendifferenz zwischen abgetrennten Synchronimpulsen und PLL-Impulsen $\overline{PL}$	S =	-	0,3	-	mV/ns
Steuerempfindlichkeit des Oszillators gemessen als Änderung der 6 MHz-Phasenverschiebung vom Anschluß 8 nach Anschluß 9 gegen die Spannung am Anschluß 7	S =	-	2	-	Grad/mV
Verstärkung des Oszillators (9 - 8) gemessen mit 100 mVss-Eingangsspannung und festgelegtem Phasendetektor	V_u =	2,5	-	-	V/V
Ausgangsspannung des 6 MHz-Signals am Anschluß 6 gemessen mit 20 pF Lastkapazität	U_{FG} =	-	5,5	-	Vss
Ausgangs-Übergangszeiten (H/L und L/H) am Anschluß 6 mit 20 pF Lastkapazität	$t_r = t_f$ =	-	-	30	ns

Adaptive Datenabtrennung und Datenraten-Taktgenerator

Videotextdaten-Abtrennung (Bild 2, Anm. 2) Abtrennpegel an Anschluß 16 bei	U =	-	1,1	-	Vss
Synchronimpulsabtrennung (Bild 2) Abtrennpegel an Anschluß 16 bei	U =	-	0,46	-	Vss
Spitzenwertdetektor zur Bestimmung der Abrennpegel für das Eingangssignal an Anschluß 16					
Spannungen an den Anschlüssen 23 und 24, abhängig von der Anstiegssteilheit S					
positiver Spitzenwertdetektor	S =	-	15	-	V/µs
negativer Spitzenwertdetektor	S =	-	9	-	V/µs

[1]) gemessen mit Valvo-Quarz 4322 143 03241

(Kenn- und Betriebswerte, Fortsetzung)

			min.	typ.	max.	
Abfallsteilheit gemessen an den Anschlüssen 23 und 24 bei Signal an Anschluß 16	S	=	48	100	144	mV/µs
Taktimpulsdauer an Anschluß 21, gemessen an einem Ersatzwiderstand (siehe Anm. 3)	t_p	=	-	40	-	ns
Taktimpuls-Nachschwingzeit (siehe Anm. 4) gemessen an Anschluß 18 nach Beendigung der Dateneingabe	T	=	20	-	-	Takt-Perioden
Daten- und Takt-Ausgangsspannungen an den Anschlüssen 18 und 20 gemessen mit 20 pF-Lastkapazität	U_Q	=	-	5,5	-	Vss
Ausgangs-Übergangszeiten (L/H und H/L) an den Anschlüssen 18 und 20 mit 20 pF-Lastkapazität $t_r = t_f$		=	-	-	30	ns
Eingangsspannung zum Einschalten der Taktphasen-Einstellschaltung (10)	$U_{I\,H}$	=	10	-	-	V
"Sandcastle"-Impuls-Eingang						
Detektor-Schwellspannung an Anschluß 5						
$\overline{PI}$-Signal "Ein"	U_I	=	2	-	-	V
$\overline{PI}$-Signal "Aus"	U_I	=	-	-	3	V
$\overline{CBB}$-Signal "Ein"	U_I	=	4,5	-	-	V
$\overline{CBB}$-Signal "Aus"	U_I	=	-	-	5,5	V

			min.	typ.	max.	
Synchronimpuls-Treiberstufen						
"after hours sync"-Impuls-Eingang (11)						
Schwellspannung	$\overline{AHS}$ aktiv	$U_{I\,L}$ =	1,0	-	-	V
	$\overline{AHS}$ "Aus"	$U_{I\,H}$ =	-	-	2,0	V
"Fernsehbild-Wiedergabe Ein" Eingang (10)						
Schwellspannung	PO aktiv	$U_{I\,H}$ =	-	-	2,0	V
	PO "Aus"	$U_{I\,L}$ =	1,0	-	-	V
Synchronsignal-Ausgang (12)						
AHS-Ausgang mit Anschluß 10 < 1 V, siehe Anmerkung 5		U_Q =	-	0,7	-	V_{SS}
zusammengesetztes Synchronsignal mit Anschluß 10 > 2 V, siehe Anmerkung 5 und 6		U_Q =	-	0,7	1,0	V_{SS}
usgangsstrom		I_Q =	-	-	3	mA
eilenreset (FLR), Anschluß 3						
Ausgangsspannung LOW bei I_Q = 20 µA		$U_{Q\,L}$ =	-	-	0,5	V
Ausgangsspannung HIGH bei $-I_Q$ = 100 µA		$U_{Q\,H}$ =	2,4	-	-	V
Triggerschwellspannung an Anschluß 2						
Eingangssignale akzeptiert		U_2 <	-	6,0	-	V
FLR = LOW		U_2 =	-	6,2	-	V
Eingangssignale nicht verarbeitet		U_2 >	-	6,3	-	V
FLR = HIGH (Zeilenreset)		U_2 =	-	7,8	-	V

Anmerkungen

1) Die Messung erfolgt mit einem externen Widerstand von 1,5 kΩ an Anschluß 12 gegen Masse (negative Synchr.-Impulse), und zwar nachdem der Spannungsteiler am Anschluß 14 auf optimale Verzögerung eingestellt worden ist.

2) Die ausgetasteten Videotextsignale sind digitale Informationen mit undefiniertem Gleichspannungsmittelwert. Die Impulsflanken stoßen einen externen Schwungradkreis an, der durch Resonanzüberhöhung ein Sinussignal erzeugt. Die Bitrate des Taktsynchronisationssignals (Burst) beträgt 6,9375 Mbit/s. Durch die ungerade Parität der 8 bit-Worte wird sichergestellt, daß zwischen zwei Bitwechseln nicht mehr als 14 Bitperioden auftreten können.

3) Für die Messung ist der Schwingkreis durch einen niederohmigen Widerstand zu ersetzen.

4) Die Messung ist bei abgeglichenem Schwingkreis an Anschluß 18 vorzunehmen, dazu wird an Anschluß 16 ein "clock-cracker"-Signal eingespeist (Signal mit niedrigster Anzahl von Bitwechseln). Dieses Teletext-Testsignal enthält in jedem Byte nur einen Bitwechsel.

5) Beschaltung des Ausgangs 12 nach Bild 1. Ein Widerstand von 1,5 kΩ gegen Masse ergibt ein negatives Synchronsignal mit der Grundlinie (Weißwert) bei +2,3 V (siehe Bild 2).
Ein Widerstand von 1,5 kΩ gegen U_{CC}= +12 V ergibt ein positives Synchronsignal mit der Grundlinie bei + 9,7 V.

6) Das Synchronisationssignal an Anschluß 12 hat die gleiche Amplitude wie das vom Fernsehgerät kommende Synchronisationssignal, welches im FBAS enthalten ist und am Anschluß 16 eingespeist wird.

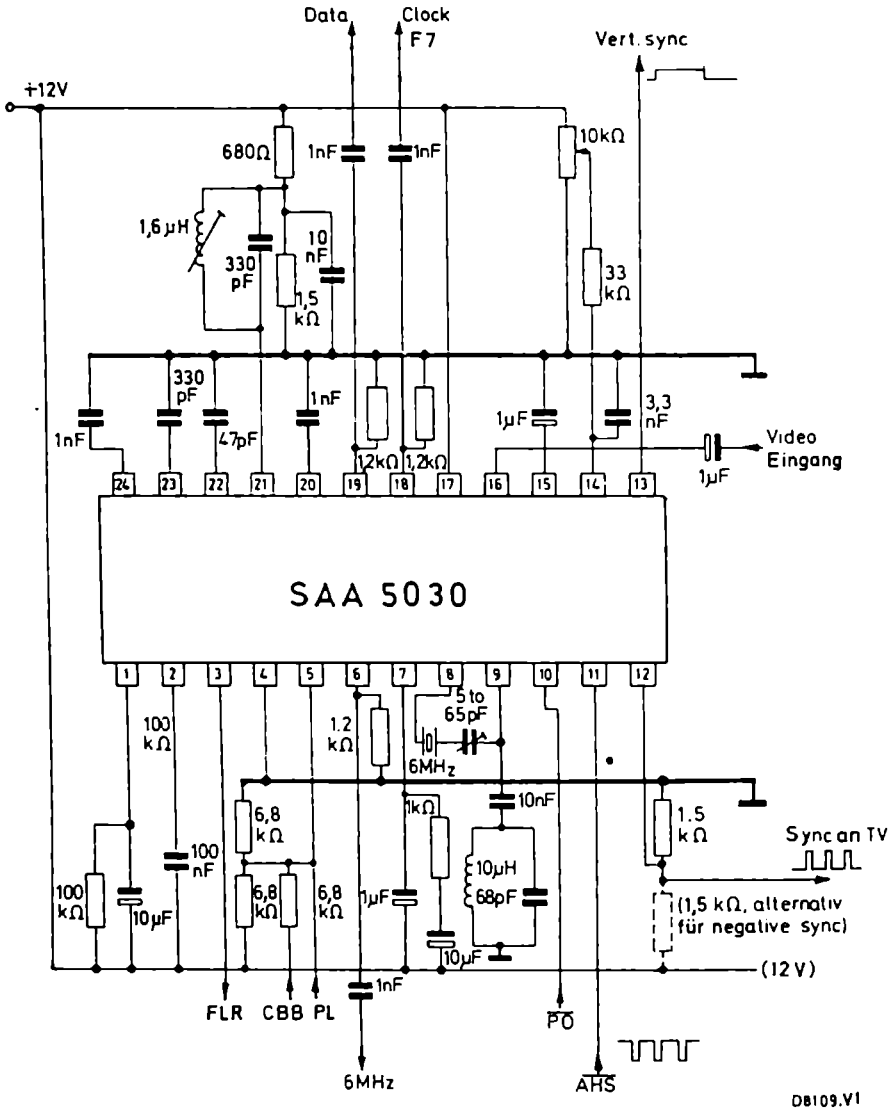


Bild 1 Beschaltung des Videoprozessors SAA 5030
(Spule 1,6 µH: TOKO 7P, 9 Wdg 0,1Ø, Spulenkörper Core 0092)

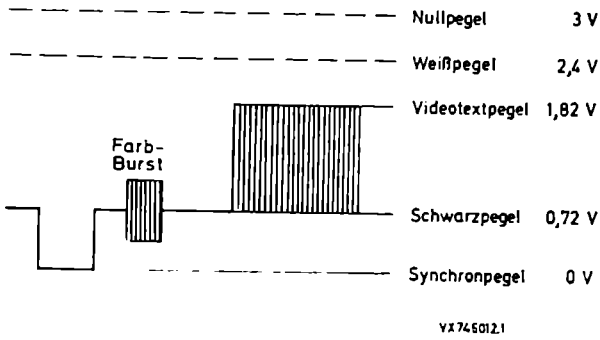


Bild 2: Zeilenfrequentes Videosignal an Anschluß 16 mit Farbburst und Videotext-Information (Nennwerte)

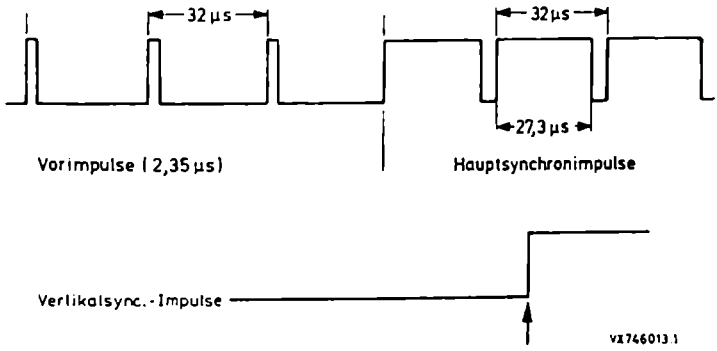
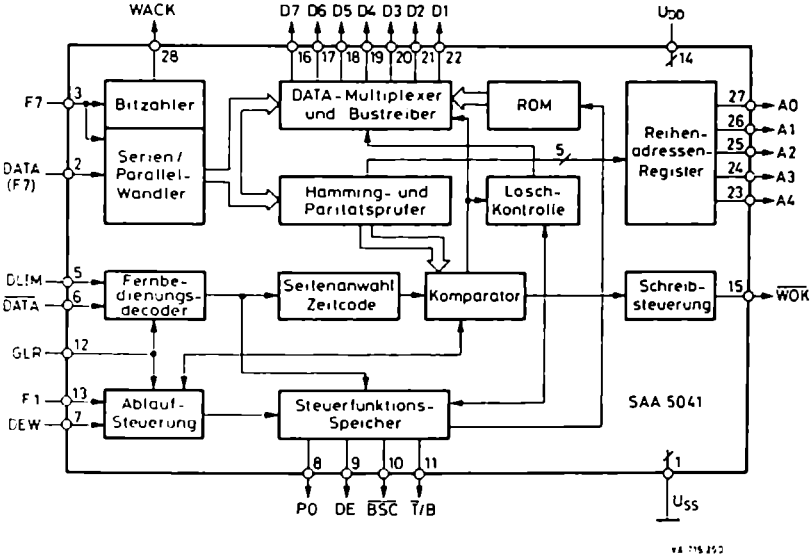


Bild 3: Idealisiertes Vertikal-Synchronisationssignal (positiv)

SAA 5041

Monolithisch integrierte N-Kanal-MOS-Schaltung
VIDEOTEXT - DATENVERARBEITUNGS- und STEUERSCHALTUNG



Besonderheiten

- Hammingcode- und Paritäts-Prüfschaltungen
- Ausgabe der Adreß- und Zeichendaten
- Decodierung

Kurzdaten				
Speisespannung	U_{DD}	=	5	V
Umgebungstemperatur	ϑ_U	=	-20 ... +70	°C
Taktfrequenzen	f_{F7}	=	6,9375	MHz
	f_{F1}	=	1	MHz
typ. Speisestrom bei ϑ_U = 25 °C	I_{DD}	=	80	mA

VALVO

SAA 5041

Allgemeine Beschreibung

Die Datenverarbeitungs- und Steuerschaltung SAA 5041 ist das Steuerzentrum des Videotextdecoders. Sie verarbeitet die vom Videoprozessor SAA 5030 seriell angelieferten Videotext-Daten und gibt die herausgetrennte Videotext-Seiteninformation sowie die jeweils zugehörige Reihenadresse in paralleler Form an den Seitenspeicher aus. In ihrer zweiten Funktion wertet die Schaltung SAA 5041 die jeweils anliegenden Bedienbefehle aus und steuert damit die Betriebs- und Anzeigefunktionen des Videotext-Decoders, z.B. Wahl der Betriebsart (Fernsehen, Videotext oder Bildschirmtext), Seitenwahl, Halt für Unterseite, Zeitanzeige, Seiteneingabe mit Zeitvorwahl usw.

Die Videotext-Daten werden nur während der Vertikal-Austastung gesendet, entsprechend wird die Auswertung durch ein Signal DEW des SAA 5020 vorgenommen. Das sogenannte "Dateneingangsfenster" für beide Halbbilder ist nur für bestimmte Zeitintervalle offen. Diese Intervalle reichen von Zeile 6 bis Zeile 22 beim 1. Halbbild und von Zeile 319 bis Zeile 335 beim 2. Halbbild.
In dem Eingangssignal werden 8bit-Wörter erkannt, die in ein Schieberegister eingelesen werden, dessen Inhalt mit Hilfe eines Testwortes laufend auf Vorhandensein eines Rahmenwortes untersucht wird. Ist ein Rahmenwort erkannt worden, so werden die nachfolgenden Bits als Videotext-Datenbits interpretiert und das Schieberegister jeweils nach Aufnahme von 8 Datenbits parallel entladen. Die 8bit-Adreßwörter (= Steuerwörter) werden an die Hamming-Code- und Paritäts-Prüfschaltungen weitergegeben und dort den Paritätsprüfungen unterzogen, wobei ein Fehlerbit korrigiert wird; bei mehr als einem Fehlerbit werden die Wörter zurückgewiesen. Mit der richtigen bzw. korrigierten Steuerinformation wird zunächst ein Reihenvergleich durchgeführt. Liegt die Reihe 0 vor, so handelt es sich um die erste Reihe einer Seite, die Seitenüberschrift (page header) mit zahlreichen Steuerinformationen. Alle Steuerwörter sind hierbei durch den Hamming-Code geschützt. In jeder weiteren Reihe stehen 40 Plätze für beliebige Zeichendarstellung zur Verfügung, die eine Videotext-Redaktion nach ihren Wünschen wählen kann.

Bei Empfang der Reihe 0 tritt im Datenverarbeitungsteil der Schaltung SAA 5041 ein (Seiten-)Komparator in Aktion. Dabei wird die Nummer einer vom Benutzer vorgewählten Seite mit der neu empfangenen Seitennummer verglichen. Stimmen die Seitennummern überein, so wird die nachfolgende Seiteninformation in den

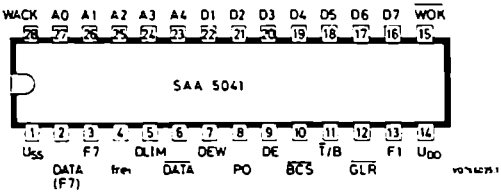
Seitenspeicher geschrieben. Dazu werden zwei Taktsignale erzeugt: ein Schreibfreigabesignal ($\overline{WOK}$, Write OK) als Mitteilung an den Seitenspeicher, daß die angebotene Information eingeschrieben werden soll, und ein Schreib-Adreßtakt (WACK, Write Adress Clock), der über externe Adreßzähler die Weiterschaltung von Zeichen zu Zeichen innerhalb einer Reihe steuert. Die Reihenadreßinformation (zwischen 1 und 24) wird aus den empfangenen Daten herausgetrennt und vom Reihenadreßregister über den 5bit-Reihenadreßbus an den Seitenspeicher gegeben, die zugehörigen Zeichendaten werden dem Seitenspeicher als Folge von 40 7bit-Wörtern über den Datenbus zugeführt.

Die Datenbus-Reihenadreßbus- und Steuerausgänge der VI-Datenverarbeitungs- und -Steuerschaltung SAA 5041 sind "tristate"-Ausgänge. Der Seitenspeicher des Valvo Videotext-Decoders kann daher problemlos auch von anderen Schaltungen adressiert und beschrieben werden, z.B. auch von einem zusätzlichen Bildschirmtext-Datenverarbeitungsprozessor, mit dem sich der Videotext-Decoder leicht zu einem kombinierten Videotext- und Bildschirmtext-Konzept erweitern läßt.

SAA 5041

Gehäuse SOT 117, Epoxid-Plastik, 28 Anschlüsse

Anschlußbelegung



(1)	U_{SS}	Masse (0 V)	
(2)	DATA(F7)	Dateneingang	} Videotext-Daten vom Videoprozessor SAA 5030
(3)	F7	Takteingang	
(4)		frei	
(5)	DLIM	Taktsignal	} von der Fernbedienung
(6)	$\overline{\text{DATA}}$	Befehlsdaten	
(7)	DEW	Dateneingangsfenster (data entry window)	
(8)	PO	"Bildwiedergabe ein"-Ausgang (picture on)	
(9)	DE	Videotextwiedergabe-Freigabeausgang (display enable)	
(10)	$\overline{\text{BCS}}$	doppelte Zeichenhöhe (big character select)	
(11)	$\overline{\text{T}}$/B	Halbseiten-Auswahl oben/unten (top/bottom)	
(12)	$\overline{\text{GLR}}$	Gesamt-Zeilenrücksetzung (general line reset)	
(13)	F1	1 MHz-Takteingang	
(14)	U_{DD}	+5 V	
(15)	$\overline{\text{WOK}}$	Schreib-Freigabe (write o.k.)	
(16)	D7		} Datenausgänge zum Seitenspeicher
(17)	D6		
(18)	D5		
(19)	D4		
(20)	D3		
(21)	D2		
(22)	D1		
(23)	A4		} Adreßausgänge zum Seitenspeicher
(24)	A3		
(25)	A2		
(26)	A1		
(27)	A0		
(28)	WACK	Schreib-Adreßtakt (write address clock)	

Belegung der Anschlüsse

(1) U_{SS}; Masse (0 V)

(2) DATA (F7), Videotext Dateneingang

An den Eingang gelangen periodisch mit der Vertikalaustastung für die Dauer von wenigen Zeilen die Videotext-Datenbits mit einer Bitfrequenz von 6,9375 MHz. Diese wurden im Videoprozessor SAA 5030 ausgetastet und regeneriert.
Die Datenbits werden über einen Kondensator angekoppelt und intern auf ein definiertes Gleichspannungsniveau gebracht.

(3) F7, Taktsignal für Videotextdaten

Das Taktsignal von 6,9375 MHz wird im SAA 5030 generiert und kapazitiv an den Anschluß 3, F7 angekoppelt. Intern wird am Eingang F7 ein definiertes Gleichspannungsniveau erzeugt. Die positive Flanke liegt nominell in der Mitte eines Videotext-Datenbits.

(5) DLIM, getakteter Freigabeimpuls für Fernbedienungsdaten

Die Anstiegsflanke eines jeden zweiten Taktimpulses liegt zeitlich in der Mitte eines jeden Datenbits von $\overline{\text{DATA}}$. DLIM ist normalerweise LOW, muß aber für 14 Impulse im Abstand von 16 µs HIGH werden, wenn ein Fernbedienungsbefehl eingelesen wird.

(6) $\overline{\text{DATA}}$, Eingang für Fernbedienungsdaten

7bit-Fernbedienungsdatenwörter werden seriell und zum Takt DLIM synchron mit einer nominellen Datenrate von 32 µs/bit eingelesen und gespeichert.

(7) DEW, Dateneingangsfenster

Freigabesignal von SAA 5020, zum Einlesen von Videotext-Daten an Anschluß 2 zum Zeitpunkt der Vertikalaustastung. Synchron hierzu werden die Ausgänge D1...D7 für den 7bit-Datenbus und die Ausgänge A0...A4 für den 5bit-Reihenadressbus freigegeben.

(8) PO, "Bildwiedergabe-Ein"-Ausgang

Dieser Ausgang liefert ein Signal zum Umschalten von Textwiedergabe auf Fernsehen. Bei HIGH wird im SAA 5030 auf Fernsehwiedergabe umgeschaltet und die Signalausgabe im Zeichengenerator SAA 5051 unterdrückt. Der Ausgang besitzt intern einen "pull-up"-Widerstand.

(9) DE, Freigabe für Videotextwiedergabe

Das Signal DE = HIGH gibt im SAA 5051 die Ausgänge zur Textwiedergabe frei. DE wird LOW, wenn während der Fernsehzeile 40 DEW = HIGH ist oder eine Seite gelöscht wird.

(10) $\overline{BCS}$, Befehl für doppelte Zeichenhöhe

Das Ausgangssignal steuert den Zeichengenerator SAA 5051 und die Taktsteuerung SAA 5020. Der Fernbedienungsbefehl "oben/unten" setzt $\overline{BCS}$ = LOW, dadurch wird eine halbe Seite mit doppelter Schrifthöhe gezeigt. Mit den Fernbedienungsbefehlen "Schrift normal" oder "Text aus" wird $\overline{BCS}$ = HIGH gesetzt.

(11) $\overline{T}/B$, Signalausgang für "oben/unten"-Befehl

Das Signal wird an die Taktsteuerung SAA 5020 gegeben. Nach jedem Fernbedienungsbefehl "oben/unten" wird auf die vorher nicht gezeigte Seitenhälfte umgeschaltet (Toggle-Funktion).
Bei $\overline{T}/B$ = LOW wird die obere und bei $\overline{T}/B$ = HIGH wird die untere Seitenhälfte gezeigt. Die Befehle "Schrift normal" und "Text aus" setzen $\overline{T}/B$ = LOW.

12) $\overline{GLR}$, Zeilenreset für Wiedergabe

Reset-Signal von der Taktsteuerung SAA 5020 zur Bestimmmung des Textbeginns für die darzustellenden Zeilen.

(13) F1, 1 MHz-Takteingang

Taktsignal vom SAA 5020 zum Takten der Fernbedienungs-Signalverarbeitung.

(14) U_{DD}: +5 V-Speisespannung

(15) $\overline{WOK}$, Schreibfreigabe für den Datenbus D1...D7

"Tristate"-Ausgang zur Schreibfreigabe bei gültigen Videotextdaten an den Parallelausgängen. Der Übergang von LOW auf HIGH löst einen Schreibvorgang aus. Bei "Bildschirmtext" ist dieser Ausgang hochohmig, die Freigabe erfolgt dann vom Bildschirmtextdecoder.

(16)...(22), D7...D1 Datenbus-Ausgang

Der 7bit-Datenbus wird an den Seitenspeicher (RAM) und den Zeichengenerator SAA 5051 ausgegeben.
Alle Ausgänge sind "Tristate"-Ausgänge und werden unter den folgenden Bedingungen freigegeben:

Belegung der Anschlüsse, Fortsetzung

a) Während der Videotext-Datenübertragung (DEW = HIGH)
Die Datenrate beträgt 867 kBytes (Datenwörter) pro Sekunde, sie ergibt sich aus der Bitfolge DATA (F7) mit 8 bit pro Byte.

b) In Zeile 40, um Bedienbefehle (z. B. Seitenwahl) in den Speicher zu schreiben. Diese Periode wird auch mit EDIL bezeichnet (encoded data insertion line). Die Datenrate beträgt 1 MByte/s, entsprechend dem 1 MHz-Rasterpunkttakt F1.

c) Während des Löschens einer Seite. Die Datenausgänge geben dann für die Dauer eines Halbbildes den Sperrcode 0100000 aus, mit Beginn von Zeile 40, wenn ein Löschbefehl von der Fernbedienung vorliegt. Löschbefehle von der Videotextübertragung führen sofort zu einer Sperrcodeausgabe für die Dauer eines Halbbildes.

(23...27) A4...A0, Schreibadresse für den Seitenspeicher (RAM)

Diese fünf "tristate"-Ausgänge sind die Ausgänge des Reihenadressbusses. Die Adresse legt fest, in welche der 24 Videotext-Reihen die Videotext-Daten zu schreiben sind. Während der Datenübertragung (DEW = HIGH) sind die Ausgänge aktiv . Beim Lesen kommt die Adresse von der Taktsteuerschaltung SAA 5020.

(28) WACK, Schreibadressetakt

Das Signal des "tristate"-Ausgangs wird benutzt, um den Speicheradreß-Zähler während des Schreibens (DEW = HIGH) mit seiner positiven Anstiegsflanke zu takten.

SAA 5041

Absolute Grenzwerte bei U_{SS} = 0 V

Speisespannung		U_{DD}	= max.	7,5 V
		$-U_{DD}$	= max.	0,3 V
Eingangsspannung		U_I	= max.	7,5 V
		$-U_I$	= max.	0,3 V
Ausgangsspannung	Anschluß 8 (P0)	$U_{Q(8)}$	= max.	13,2 V
	alle weiteren	U_Q	= max.	7,5 V
	alle Ausgänge	$-U_Q$	= max.	0,3 V
Verlustleistung pro Gehäuse		P_{tot}	= nom.	400 mW
Umgebungstemperatur		ϑ_U	=	-20...+70 °C
Lagerungstemperatur		ϑ_S	=	-20...+125 °C

Kenn- und Betriebswerte bei U_{SS} = 0, U_{DD} = 5 V, ϑ_U = 25 °C, sofern nicht anders angegeben

		min.	typ.	max.		Bedingungen
Speisespannung	U_{DD} =	4,5	-	5,5	V	
Speisestrom	I_{DD} =	-	80	120	mA	
Eingänge						
Daten- und Takteingang, DATA (F7), F7						
Eingangsspannung HIGH	U_{IH} =	3,5	-	5,5	V	
LOW [1]	U_{IL} =		-	0,5	V	
Eingangs-Übergangszeit L/H	t_{TLH} =	-	-	30	ns	gemessen zwischen 0,5V u.3,5V
H/L	t_{THL} =	-	-	30	ns	
Eingangswiderstand	R_I =	2	-	18	MΩ	gemessen bei 4 V
Eingangskapazität	C_I =	-	-	7	pF	
Eingang F1						
Eingangsspannung HIGH	U_{IH} =	2,4	-	U_{DD}	V	
LOW	U_{IL} =	0	-	0,6	V	
Eingangs-Übergangszeit L/H	t_{TLH} =	-	-	50	ns	gemessen zwischen 0,8 V u.2 V
H/L	t_{THL} =	-	-	30	ns	
Eingangskapazität	C_I =	-	-	7	pF	
Eingangs-Reststrom	I_R =	-	-	10	µA	U_I =0..5,5 V

[1]) Die max. neg. Eingangsspannung von -0,3 V darf durch die Eingangsimpulse unterschritten werden, wenn eine AC-Ankopplung vorliegt.

Kenn- und Betriebswerte, Fortsetzung

			min.	typ.	max.	Bedingungen
Eingänge DLIM, $\overline{\text{DATA}}$, DEW und $\overline{\text{GLR}}$						
Eingangsspannung	HIGH	$U_{I\,H}$ =	2,0	-	U_{DD} V	
	LOW	$U_{I\,L}$ =	0	-	0,8 V	
Eingangskapazität		C_I =	-	-	7 pF	
Eingangs-Reststrom		I_R =	-	-	10 µA	U_I = 0...5,5 V
Ausgänge DE, $\overline{\text{BCS}}$ und $\overline{\text{T}}$/B (mit internen "pull-up"-Wid.)						
Ausgangsspannung	LOW	$U_{Q\,L}$ =	0	-	0,5 V	$I_{Q\,L}$ = 400 µA
	HIGH	$U_{Q\,H}$ =	2,4	-	U_{DD} V	[2]
Ausgangsstrom im AUS-Zustand		$I_{Q\,AUS}$ =	-50	-	-500 µA	U_Q = 0,5 V
Ausgangskapazität		C_Q =	-	-	7 pF	
Ausgangs-Übergangszeit [1]	L/H	$t_{T\,HL}$ =	-	-	10 µs	C_L = 40 pF
	H/L	$t_{T\,LH}$ =	-	-	1 µs	C_L = 40 pF
Ausgang P0 (mit internen "pull-up"-Wid.)						
Ausgangsspannung	LOW	$U_{Q\,L}$ =	0	-	0,5 V	$I_{Q\,L}$ = 140 µA
	HIGH	$U_{Q\,H}$ =	2,4	-	U_{DD} V	$-I_{Q\,H}$ = 50 µA
Ausgangs-Übergangszeiten [1] $t_{T\,HL}$ = $t_{T\,LH}$		=			10 µs	C_L = 40 pF
Ausgangskapazität		C_Q =			7 pF	
Ausgangsstrom über "pull-up"-Widerstand im HIGH-Zustand		$I_{Q\,AUS}$ =	-50	-	-500 µA	U_Q = 0,5 V
Ausgänge D1...D7 ("tristate")						
Ausgangsspannung	LOW	$U_{Q\,L}$ =	0	-	0,5 V	$I_{Q\,L}$ = 100 µA
	HIGH	$U_{Q\,H}$ =	2,4	-	U_{DD} V	$-I_{Q\,H}$ = 100 µA
Ausgangs-Übergangszeit [1] $t_{T\,HL}$ = $t_{T\,LH}$		=	-	-	100 ns	C_L = 40 pF
Ausgangs-Reststrom im AUS-Zustand		I_R =	-10	-	10 µA	U_Q = 0...5,5 V
Ausgangskapazität		C_Q =	-	-	7 pF	

[1]) gemessen zwischen 0,8 V und 2 V

[2]) für $I_{Q\,H}$ Anschluß 0 = -50 µA, Anschluß 10 = -30 µA, Anschluß 11 = -20 µA

Kenn- und Betriebswerte, Fortsetzung

			min.	typ.	max.		Bedingungen
Ausgänge A0...A2 (Tristate)							
Ausgangsspannung LOW	$U_{Q\,L}$	=	0	-	0,5	V	$I_{Q\,L}$ = 200 µA
HIGH	$U_{Q\,H}$	=	2,4	-	U_{DD}	V	$-I_{Q\,H}$ = 200 µA
Ausgangs-Übergangszeiten [1]							
$t_{T\,HL}$ = $t_{T\,LH}$		=	-	-	300	ns	C_L = 90 pF
Ausgangs-Reststrom im AUS-Zustand	I_R	=	-10	-	10	µA	U_Q = 0...5,5 V
Ausgangskapazität	C_Q	=			7	pF	
Ausgänge A3...A4							
Ausgangsspannung LOW	$U_{Q\,L}$	=	0	-	0,5	V	$I_{Q\,L}$ = 1,6 mA
HIGH	$U_{Q\,H}$	=	2,4	-	U_{DD}	V	$-I_{Q\,H}$ = 200 µA
Ausgangs-Übergangszeiten [1]							
$t_{T\,HL}$ = $t_{T\,LH}$		=	-	-	300	ns	C_L = 40 pF
usgangs-Reststrom im AUS-Zustand	I_R	=	-10	-	10	µA	U_Q = 0...5,5 V
usgangskapazität	C_Q	=	-	-	7	pF	
Ausgang $\overline{WOK}$ ("tristate, intern pull-up Res.")							
Ausgangsspannung LOW	$U_{Q\,L}$	=	0	-	0,5	V	$I_{Q\,L}$ = 400 µA
HIGH	$U_{Q\,H}$	=	2,4	-	U_{DD}	V	$-I_{Q\,L}$ = 200 µA
Ausgangs-Übergangszeiten [1]	$t_{T\,LH}$	=	-	-	50	ns	C_L = 80 pF
	$t_{T\,HL}$	=	-	-	100	ns	
Ausgangsstrom über "pull-up"-Widerstand im Tristate-Zustand	I_R	=	-80		-500	µA	U_Q = 0,5 V
Ausgangskapazität	C_Q	=	-	-	7	pF	
Ausgang WACK ("tristate")							
Ausgangsspannung LOW	$U_{Q\,L}$	=	0	-	0,5	V	$I_{Q\,L}$ = 1,6 mA
HIGH	$U_{Q\,H}$	=	2,4		U_{DD}	V	$-I_{Q\,H}$ = 100 µA
Ausgangs-Übergangszeit [1]	$t_{T\,LH}$	=	-	-	50	ns	C_L = 40 pF
	$t_{T\,HL}$	=	-	-	300	ns	
Ausgangs-Reststrom im AUS-Zustand	I_R	=	-10	-	10	µA	U_Q = 0...5,5 V
Ausgangskapazität	C_Q	=	-	-	7	pF	

[1]) gemessen zwischen 0,8 V und 2 V

Dynamische Kennwerte bei U_{SS} = 0, ϑ_U = 25 °C

			min.	typ.	max.		U_{DD} V	Bedingungen
Videotext-Signale, DATA (F7) und F7 [1]								
F7-Takt-Zykluszeit	TT_{tc}	=	144	-	-	ns	5	
F7-Takt-Tastverhältnis H/L		=	0,3	-	0,7		5	
F7-Daten-Vorlaufzeit	TT_{tds}	=	-	60	-	ns	5	
F7-Daten-Haltezeit	TT_{tdh}	=	-	40	-	ns	5	

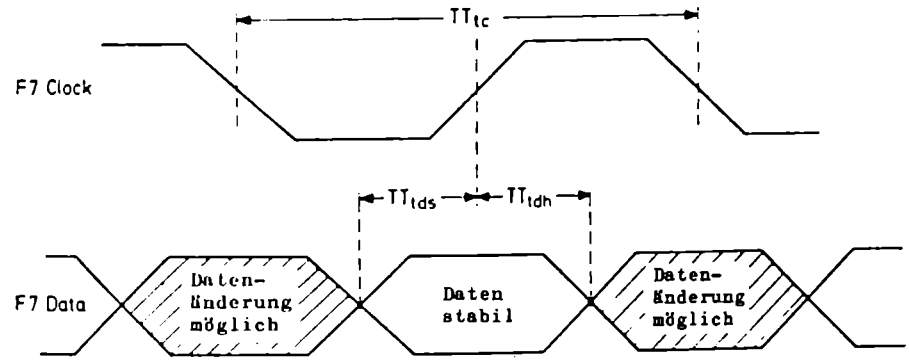


Bild 1 Zeitdiagramm mit Schaltzeiten der Videotext-Dateneingabe, alle Zeiten beziehen sich auf einen Spannungspegel von 1,5 V.

[1]) gemessen zwischen 0,5 und 3,5 Volt, Verzögerungszeiten bei 1,5 V gemessen

Dynamische Kennwerte, Fortsetzung

			min.	typ.	max.		U_{DD} V	Bedingungen
Videotext-Datenübernahme während des Dateneingangsfensters DEW								
WACK-Zykluszeit	t_{cyc}	=	1150	-	-	ns	5	siehe Bild
Zeit WACK ⟶ $\overline{WOK}_{HL}$	t_{AWW}	=	250	-	450	ns	5	
Zeit WACK ⟶ $\overline{WOK}_{LH}$	t_{WRW}	=	150	-	310	ns	5	
Ausgangsdaten-Vorlaufzeit	t_{DW}	=	330	-	-	ns	5	
Ausgangsdaten-Haltezeit	t_{DH}	=	0	-	-	ns	5	
Vorlaufzeit $\overline{WOK}$ ⟶ A_n	t_{RAW}	=	190	-	-	ns	5	
Haltezeit $\overline{WOK}$ ⟶ A_n	t_{RWR}	=	0	-	-	ns	5	
Impulsdauer $\overline{WOK}$	t_{WPD}	=	300	-	-	ns	5	

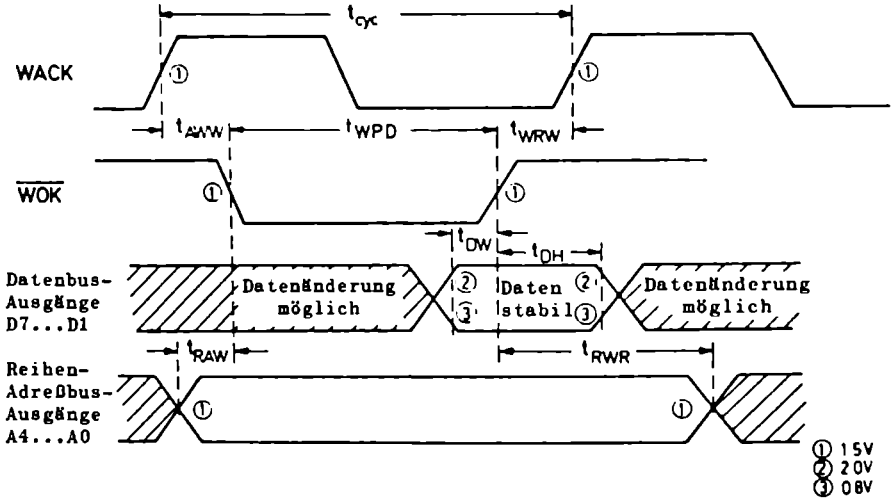
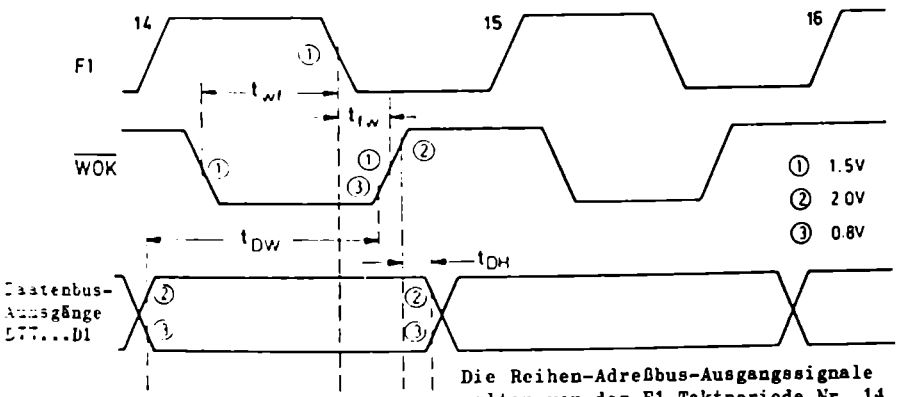


Bild 2 Zeitdiagramm mit Schaltzeiten für die Videotext-Dateneingabe in den Seitenspeicher während des Dateneingangsfensters DEW

Dynamische Kennwerte, Fortsetzung

			min.	typ.	max.		U_{DD} V	Bedingungen
Datenausgabe an den Speicher bei Zeile 40								
F1-Takt-Zykluszeit	t_{cyc}	=	1000	-	-	ns	5	siehe Bild
Vorlaufzeit F1 → $\overline{WOK}$	t_{wf}	=	300	-	500	ns	5	
Haltezeit F1 → $\overline{WOK}$	t_{fw}	=	0	-	120	ns	5	
Ausgangsdaten-Vorlaufzeit	t_{DW}	=	330	-	-	ns	5	
Ausgangsdaten-Haltezeit	t_{DH}	=	0	-	-	ns	5	



[1])

Bild 9 Zeitdiagramm mit Schaltzeiten für die Datenausgabe an den Seitenspeicher während der Fernsehzeile 40

[1]) Der erste $\overline{WOK}$-Impuls wird auf die Taktperiode Nr. 14 1/2 des Taktes F1 aus der Schaltung SAA 5020 bezogen.

Dynamische Kennwerte, Fortsetzung

			min.	typ.	max.		Bedingungen
Fernbedienungseingänge, DATA und DLIM							
bei U_{DD} = 5 V und F1 = 1 MHz							
Impulszeiten	DLIM = HIGH	t_{CH} =	6,5	8	-	µs	[1]
	DLIM = LOW	t_{CL} =	3,5	8	60	µs	
Vorlaufzeit	DLIM → $\overline{DATA}$	t_{ds} =	0	14	-	µs	
Haltezeit	DLIM → $\overline{DATA}$	t_{dh} =	8	14	-	µs	

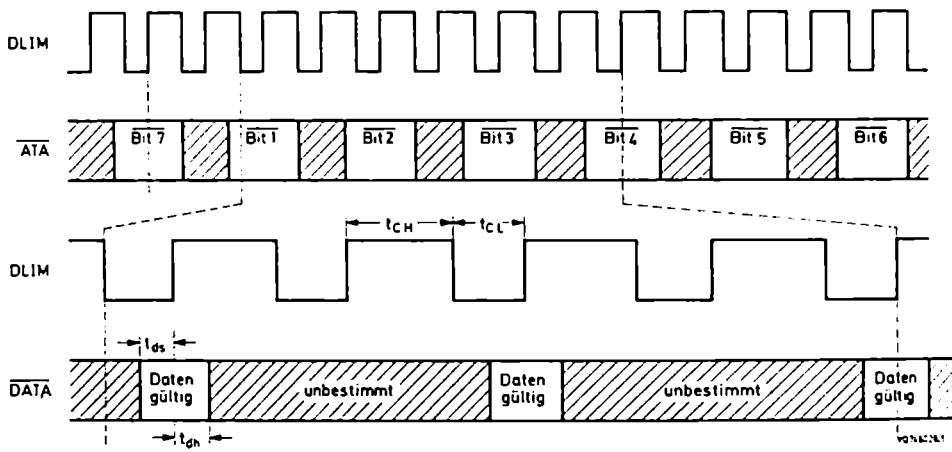


Bild 4 Zeitdiagramm mit Schaltzeiten für die Fernbedienungs-Dateneingabe, alle Zeiten sind auf einen Spannungspegel von 1,5 V bezogen.

[1]) Die maximale DLIM-Zykluszeit braucht nicht spezifiziert zu werden, solange die maximale LOW-Zeit t_{CL} nicht überschritten wird.

Fernbedienungsbefehle für die Schaltung SAA 5041

(Die Schaltung benötigt folgende Befehle invertiert in unregelmäßiger Reihenfolge: $\overline{b7}$, $\overline{b1}$, $\overline{b2}$, $\overline{b3}$, $\overline{b4}$, $\overline{b5}$ und $\overline{b6}$).

Code					Fernsehen	Video-/Bildschirmtext
b5	b4	b3	b2	b1	b7 = 0, b6 = 0	b7 = 1, b6 = 0
0	0	0	X	X	unbenutzt	
0	0	1	0	0	"Uhrzeit"	"Status" (Kopfzeile , Uhrzeit)
0	0	1	0	1	-	"Zeitvorwahl/Abruf"
0	0	1	X	X	unbenutzt	
0	1	X	X	X	unbenutzt	
0	1	1	1	1	-	"Grundeinstellung" (RESET) [1]
1	0	0	0	0	}	}
1	0	0	0	1		
1	0	0	1	0		
1	0	0	1	1		
1	0	1	0	0		} numerische Eingabe [2]
1	0	1	0	1		
1	0	1	1	0		
1	0	1	1	1		
1	1	0	0	0	} Fernsehprogramme	
1	1	0	0	1		}
1	1	0	1	0		"Schrift normal"
1	1	0	1	1		"oben/unten" (doppelte Höhe)
1	1	1	0	0		"Halt" [3]
1	1	1	0	1		"Text-aus" [4]
1	1	1	1	0		"Mix" (Mischbetrieb)
1	1	1	1	1	}	"Text normal" [5]

Anmerkungen auf der nächsten Seite

Anmerkungen zu den Fernbedienungsbefehlen

1) Der Befehl "Grundeinstellung" löscht den Seitenspeicher, wählt Seite 100 an, geht auf "Schrift normal" und löscht die Befehle "Halt", "Zeitvorwahl" und "Text aus".

2) Die Eingabe einer dreistelligen Zahl ruft die entsprechende Seite auf, die Eingabe einer vierstelligen Zahl ist als Zeitvorgabe für die "Zeitvorwahl" notwendig. Wird eine neue Seite gesucht, so leuchtet die alte Seitennummer grün auf und die Seitenziffern laufen durch, bis die neue Seite eingelesen wird.

3) Wird "Halt" eingegeben so wird ein HALT in grün oben rechts auf dem Schirm angezeigt.

4) "Text aus" schaltet den Videotextdecoder auf Fernsehbildwiedergabe. Der SAA 5041 ist für neue Datenwortübertragungen für die gewählte Seite bereit, eine neue aktuelle Videotextnachricht oder Untertitel werden sofort wiedergegeben. Bei normalen Seiten wird auf dem Bildschirm oben rechts nur die Seitenzahl eingeblendet. Die ganze Seite wird gezeigt, wenn der Befehl "Text normal" gegeben wird.

5) Der Befehl "Text normal" hebt die Befehle "Halt", "Text aus" und "Mix" auf.

6) Die Befehle "Status, Zeitvorwahl, Ziffern, Halt, Mix und Text normal" bewirken, daß die Seitenüberschrift für 5 Sekunden in einem Austastfeld mit doppelter Schrifthöhe erscheint, auch wenn ein Fernsehbild übertragen wird.

7) Seitenzahlen werden mit einem S versehen, z.B. S 123.

8) Bei den Betriebsarten Bildschirmtext (b7 = b6 = 1) ist die Schaltung SAA 5041 für Videotext-Daten blockiert. Ihre "tristate"-Ausgänge sind hochohmig.

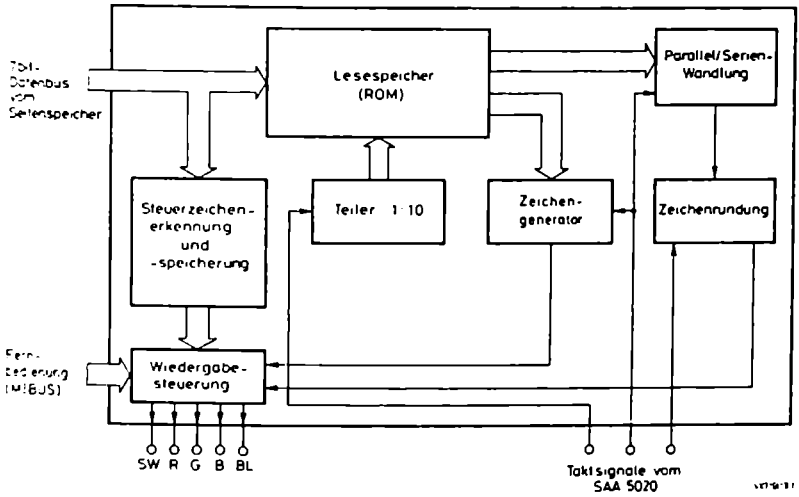
9) Bei Programmwechsel im TV-Modus wird der Speicher gelöscht, außer bei Zeitvorwahl.

SAA 5050/51/52

Monolithisch integrierte N-Kanal-MOS-Schaltung
VIDEOTEXT - ZEICHENGENERATOR (ROM)
zur Erzeugung von 96 alphanumerischen und 64 grafischen Zeichen

SAA 5051 Schriftzeichensatz für deutsche Sprache
SAA 5050 Schriftzeichensatz für englische Sprache
SAA 5052 Schriftzeichensatz für skandinavische Sprachen

Bis auf die ROM-Inhalte entsprechen die Schaltungen SAA 5050 und SAA 5052 der deutschen Version SAA 5051.



Besonderheiten

- 5x9 Raster-Punktmatrix mit "character rounding"
- Texteinblendung
- blinkende Textteile und Zeichen
- Steuerung der Wiedergabefarbe

Kurzdaten

Speisespannung	U_{DD}	=	5 V
Max. Umgebungstemperaturbereich	ϑ_U	=	-20...+70 °C
Eingangsfrequenz	f_{TR6}	=	6 MHz
Eingangsfrequenz	f_{F1}	=	1 MHz
Typ. Speisestrom bei ϑ_U = 25 °C	I_{DD}	=	85 mA

VALVO

SAA 5051

Allgemeine Beschreibung

Eingangsinformation des Zeichengenerators SAA 5051 sind die über den parallelen 7 bit-Datenbus vom Seitenspeicher gelieferten Zeichenwörter. Jedes Zeichenwort definiert ein Rasterpunkt-Matrix-Zeichen auf dem Bildschirm, abgerufen aus dem internen Lesespeicher (ROM) der Schaltung SAA 5051. Die Zeichendauer beträgt 1 µs, die Rasterpunktrate ist 6 MHz. Die Zeitverläufe werden von zwei externen Eingabetakten F1 (1 MHz) und TR6 (6 MHz) abgeleitet, die intern verstärkt und resynchronisiert werden. Jedes Zeichen-Rechteckfeld ist 6 Rasterpunkte breit und 10 Fernsehzeilen hoch. Benachbarte Buchstaben sind eine Rasterpunktbreite voneinander entfernt, der Abstand zwischen zwei Videotext-Reihen beträgt eine Doppelzeile. Alphanumerische Zeichen werden in einer 5x9-Rasterpunkt-Matrix wiedergegeben, wobei der unterste Matrix-Bereich nur bei einigen Kleinbuchstaben benutzt wird; die Großbuchstaben werden sämtlich in Form einer 5x7-Matrix wiedergegeben. Jedes der 64 grafischen Zeichen (vgl. Tabelle 1) wird zu einer 3x2-Block-Anordnung decodiert, die die gesamte 6x10-Rasterpunkt-Matrix ausfüllt (vgl. Bild 3). Grafische Zeichen können entweder zusammenhängend oder voneinander getrennt wiedergegeben werden (Bild 5). Die alphanumerischen Zeichen werden mit Zeichenrundung ("character rounding") wiedergegeben. Die Zeichenrundung erfolgt durch Vor- bzw. Nachaddition einer halben Rasterpunktbreite bei vorhandenen positiven bzw. negativen Diagonalen in der Zeichenmatrix (vgl. Bild 2).

Neben der Umsetzung der vom Seitenspeicher gelieferten und im internen Lesespeicher (ROM) zwischengespeicherten Zeichenwörter führt der interne Zeichengenerator zusammen mit dem Funktionsabschnitt "Steuerzeichenerkennung und -speicherung" über die Wiedergabesteuerung spezielle Steuerfunktionen aus, soweit solche in den Datenwörtern des Seitenspeichers niedergelegt sind. Insgesamt stehen 32 Steuerwörter zur Verfügung. Sie veranlassen z.B.

- Steuerung der Wiedergabefarbe (Die Auflösung reicht hinunter bis zum einzelnen Wort)
- Wahl von alphanumerischen oder grafischen Zeichen
- Untertitelung
- blinkende Textteile
- Wiedergabe mit teilweiser Abdeckung (z.B. Quiz-Antworten)

u.v.a.m.

Fernbedienung

Bedienungsbefehle (7 bit MIBUS) werden direkt von dieser Schaltung verarbeitet (s. Tab. 3). Weitere Fernbedienungsbefehle gehen an die Steuerschaltung SAA 5041.

08058

Bits b_7 b_6 b_5					$0\,0\,0$	$0\,0\,1$	$0\,1\,0$		$0\,1\,1$		$1\,0\,0$	$1\,0\,1$	$1\,1\,0$		$1\,1\,1$	
b_4 b_3 b_2 b_1				Zeile	0	1	2	2a	3	3a	4	5	6	6a	7	7a
0	0	0	0	0	NUL [1]	DLE [1]			0		@	P	°		p	
0	0	0	1	1	alphanum. rot	graf. Zeichen rot	!		1		A	Q	a		q	
0	0	1	0	2	alphanum. grün	graf. Zeichen grün	"		2		B	R	b		r	
0	0	1	1	3	alphanum. gelb	graf. Zeichen gelb	#		3		C	S	c		s	
0	1	0	0	4	alphanum. blau	graf. Zeichen blau	¤		4		D	T	d		t	
0	1	0	1	5	alphanum. magenta	graf. Zeichen magenta	%		5		E	U	e		u	
0	1	1	0	6	alphanum. cyan	graf. Zeichen cyan	&		6		F	V	f		v	
0	1	1	1	7	alphanum. weiß [2]	graf. Zeichen weiß	'		7		G	W	g		w	
1	0	0	0	8	Blinken	verdeckte Anzeige	(		8		H	X	h		x	
1	0	0	1	9	Dauer-Anzeige [2]	zusammenhängende Zeichen [2]	)		9		I	Y	i		y	
1	0	1	0	10	Umfeld Ende [2]	getrennte Zeichen	*		:		J	Z	j		z	
1	0	1	1	11	Umfeld Beginn	ESC [1]	+		;		K	Ä	k		ä	
1	1	0	0	12	normale Zeichenhöhe [2]	schwarzer Hintergrund [2]	,		<		L	Ö	l		ö	
1	1	0	1	13	doppelte Zeichenhöhe	neuer Hintergrund	-		=		M	Ü	m		ü	
1	1	1	0	14	SO [1]	Zeichen-Halten	.		>		N	^	n		ß	
1	1	1	1	15	SI [1]	Zeichen-Freigabe [2]	/		?		O	_	o		■	

Tabelle 1 Codierung der Videotextzeichen am Beispiel SAA 5051
Steuerzeichen aus den Spalten 0 und 1 werden normalerweise als Leerfeld ausgewiesen.

[1]) Diese Steuerzeichen werden zur Kompatibilität mit anderen Zeichencodes reserviert

[2]) Diese Steuerzeichen werden zum Zeilenbeginn benötigt

□ Zeichenfeld

schwarz: Anzeigefarbe
weiß: Hintergrundfarbe

Besondere Eigenschaften

Blinkoszillator

Pro Zeichen kann ein Blinkbefehl gegeben werden, der das entsprechende Zeichen periodisch mit 0,75 Hz blinken läßt. Das Ein-/Aus-Verhältnis ist 3:1.

Einschalt-Reset

Beim Einschalten der Speisespannung wird die Schaltung SAA 5051 auf Fernsehbetrieb geschaltet (Videotext/Bildschirmtext aus, kein Mischbetrieb, keine verdeckte Wiedergabe).

Zeichenrundung (vergl. Bild 2)

Die Arbeitsweise bei Zeichenrundung ist bei normaler Zeichenwiedergabe und Wiedergabe mit Zeichenhöheverdopplung unterschiedlich: In beiden Fällen wird der Inhalt des Lesespeichers (ROM) während der Zeichendauer von 1 µs zweimal abgefragt. Die Rasterpunktinformationen zweier Rasterpunktreihen werden dann verglichen, um die Diagonalen in der Zeichenmatrix aufzudecken und daraus die erforderliche Positionierung der vor- bzw. nachzuaddierenden Rasterpunktviertel abzuleiten (jeweils halbe Rasterpunktbreite und -höhe, siehe Bild 2). Bei normaler Zeichenwiedergabe arbeitet die Zeichenrundung immer in derselben vertikalen Richtung, das heißt, sie bezieht sich beim 1. Halbbild auf die darüberliegende Rasterpunkreihe und beim 2. Halbbild aud die darunterliegende Rasterpunktreihe. Die Zeichenrundung wird vom Signal CRS gesteuert: CRS ist LOW beim 1. Halbbild und HIGH beim 2. Halbbild.

Bei Wiedergabe mit doppelter Zeichenhöhe bezieht sich die Zeichenrundung alternierend auf die darüber- und die darunterliegende Zeile, der Wechsel bei jeder Fernsehzeile wird von einem intern erzeugten Steuersignal gesteuert.

Decodierung grafischer Zeichen

Die 64 grafischen Zeichen werden aus den empfangenen Zeichendaten und den intern erzeugten Reihenadreßtakten direkt decodiert. Grafische Zeichen werden in Form einer 2x3 Blockanordnung ausgegeben, Einzelheiten gehen aus Bild 3 hervor.

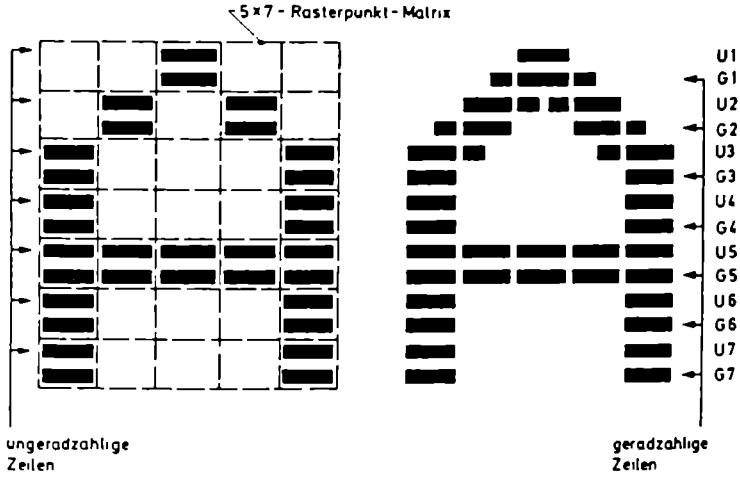


Bild 2 Zeichenrundung

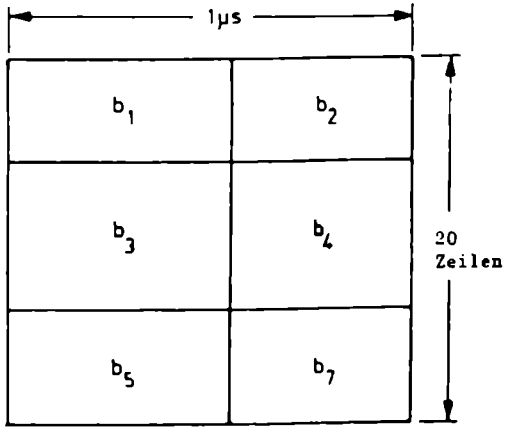
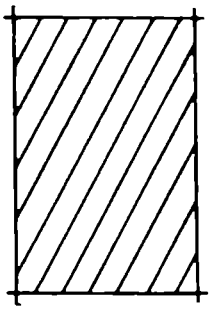
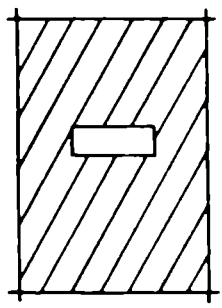


Bild 3 Grafische Zeichen in der 2x3 Block-Anordnung

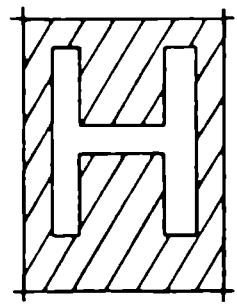
Jeder Block steht in direkter Beziehung zu den Adreßbits b1 bis b7. Jede logische 1 in der Adresse bewirkt eine Farbanzeige an der Stelle des entsprechenden Blockes. Bit 6 (b6) ist für grafische Zeichen immer "1"(siehe Tab. 1).



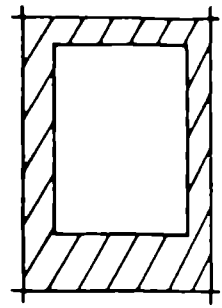
alphanumerische und grafische Abstands-Zeichen
0000010



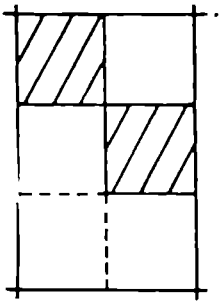
alphanumerisches Zeichen
1011010



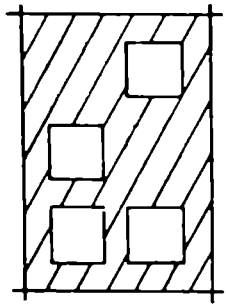
alphanumerisches oder durchscheinendes α/N-Zeichen
0001001



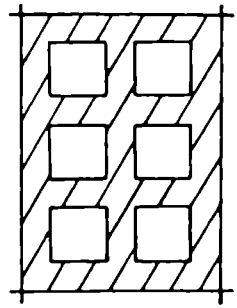
alphanumerisches Zeichen
1111111



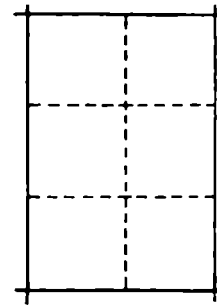
zusammenhängendes grafisches Zeichen
0110111



getrenntes grafisches Zeichen
0110111



getrenntes grafisches Zeichen
1111111



zusammenhängendes grafisches Zeichen
1111111

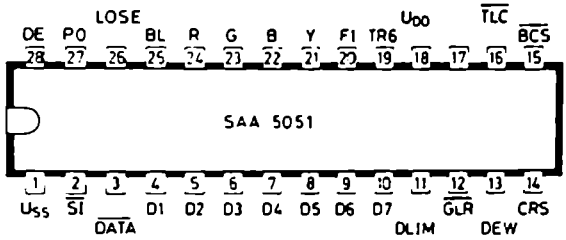
Hintergrund farbig

Farbanzeige

Bild 4 Zeichenformate
(Zeichen-Bitfolge von b1 - b7)

Gehäuse SOT 117, Epoxid-Plastik, 28 Anschlüsse

Anschlußbelegung



(1) U_{SS} Masse (0 V)
(2) $\overline{SI}$ Mischbetrieb Ein-/Ausgang (superimpose)
(3) $\overline{DATA}$ Fernbedienungs-Dateneingang
(4) D1
(5) D2
(6) D3
(7) D4 } Zeichen-Dateneingänge
(8) D5
(9) D6
(10) D7
(11) $\overline{DLIM}$ Fernbedienungs-Takteingang
(12) $\overline{GLR}$ Gesamt-Zeilenrücksetzung (general line reset)
(13) DEW Dateneingangsfenster (data entry window)
(14) $\overline{CSR}$ Zeichenrundungswahl (character rounding select)
(15) $\overline{BCS}$ Großzeichenwahl (big character select)
(16) $\overline{TLC}$ sendergesteuerte Großzeichenwidergabe (transmitted large char.)
(17) frei
(18) U_{DD} +5 V
(19) TR6 6 MHz Takteingang für Zeichenrasterpunkt
(20) F1 1 MHz Takteingang für Zeichendaten-Eingabe
(21) Y Y-Ausgang, Videosignal
(22) B Blau
(23) G Grün } Ausgänge für RGB-Ansteuerung
(24) R Rot
(25) Bl "Blanking"-Ausgang
(26) LOSE Zeichenausgabe-Schieberegister-Freigabeeingang (load output shift register enable)
(27) PO "Bildwiedergabe Ein"-Eingang (picture on input)
(28) DE Videotextwiedergabe- Freigabeeingang (display enable)

Belegung der Anschlüsse

(1) U_{SS}, Masse (0 V)

(2) $\overline{SI}$, Mischbetrieb-Ein-/Ausgang

Ausgang mit "open drain"-Transistor, der bei der Betriebsart "Mischbetrieb" leitend ist. Dadurch wird eine Kontrastreduzierung auf dem Bildschirm ermöglicht.
Der Anschluß $\overline{SI}$ kann auch als Eingang wirken, wenn $\overline{SI}$ = LOW gesetzt wird. Das interne "TV-Modus"-Flipflop wird dann im " Text"-Zustand gehalten, sofern keine Fernbedienung benutzt wird, wie z.B. in Datensichtgeräten.

(3) $\overline{DATA}$, Fernbedienung-Dateneingang

Eingang für 7 bit-Wörter (MIBUS) für die Bedienbefehle von Videotext und Bildschirmtext nach Tabelle 3.

(4)...(10) Steuerbits D1...D7 für den Lesespeicher

Diese Eingänge nehmen vom Seitenspeicher parallele 7 bit-Datenwörter entgegen. Diese Datenwörter rufen intern die alphanumerischen Zeichen, grafischen Zeichen und die Steuerzeichen ab. Die alphanumerischen Daten sind ROM-Spaltenadressen, die grafischen Daten und die Steuerdaten werden intern decodiert.

(11) DLIM, Fernbedienung-Takteingang

Eingang zum synchronisieren der Fernbedienungsbefehle an Anschluß 3. Die Signale DLIM und $\overline{DATA}$ kommen über eine Bus-Leitung vom Fernbedienungsdecoder.

(12) $\overline{GLR}$, Zeilenrücksetzung für Wiedergabe

Reset-Signal von der Taktsteuerung SAA 5020 zur Bestimmung des Textbeginns pro Zeile.

(13) DEW, Datenfenster

Das an diesem Eingang von der Taktsteuerung SAA 5020 kommende Signal wird zur Rücksetzung des internen ROM-Reihenadreßzählers vor Beginn der Wiedergabephase benötigt. Das Signal wird außerdem intern zur Erzeugung des Blinkvorgangs benutzt ("flash").

(14) CRS, Zeichenrundungswahl

Das von der Taktsteuerung SAA 5020 kommende Signal wird zur korrekten Zeichenrundung (characterrounding) bei normaler Zeichenhöhe benötigt.

(15) $\overline{\text{BCS}}$, Befehlseingang für doppelte Zeichenhöhe

Befehl von der Steuerschaltung SAA 5041. LOW = doppelte Zeichenhöhe. Die Fernbedienbefehle "Schrift normal" oder "Text Aus" setzen $\overline{\text{BCS}}$ wieder auf HIGH.

(16) $\overline{\text{TLC}}$, Ausgangssignal für doppelte Zeichenhöhe

Wird vom Seitenspeicher doppelte Zeichenhöhe vorgegeben (senderseitig eingelesen), so erscheint ein Signal für die Taktsteuerung SAA 5020.

(17) frei

(18) U_{DD}, Speisespannung +5 V

(19) TR6, Takteingang für 6 MHz

6 MHz-Takt zur Synchronisierung der Zeichenrasterpunktausgabe.

(20) F1, 1 MHz-Takteingang

An diesem Eingang wird von der Taktsteuerung SAA 5020 ein 1 MHz-Takt mit Tastverhältnis 1:1 entgegengenommen. Dieser Takt wird zum Einschreiben der parallelen 7 bit-Zeichendaten in das an den Eingängen liegende Auffangregister benutzt. Außerdem wird ein interner 1:6-Teiler damit synchronisiert. Der F1-Takt wird intern mit dem TR6-Takt synchronisiert.

(21) Y-Videoausgang für Zeichen und Buchstaben

An diesem "open drain"-Ausgang wird ein positives Videosignal zum Ansteuern monochromer Fernsehgeräte ausgegeben.

(24/23/22) RGB-Ausgänge (Open drain)

Videozeichen-Ausgänge zum Farbteil des Fernsehgerätes für Rot, Grün und Blau. Die Ausgänge sind aktiv HIGH und enthalten sowohl Zeichen als auch Hintergrundinformationen.

(25) BL, Austastung (Blanking)

Dieser "open drain"-Ausgang liefert positive Austastimpulse für die Videoaustastung im Fernsehgerät. Das Signal ist für die jeweilige Breite des Bildfensters der zugehörigen Zeilen beim "Einblenden" aktiv, natürlich auch bei Nur-Videotextbetrieb (PO = LOW), siehe Tabelle 2.

(26) LOSE, Steuerung des Ausgangsregisters

Das von der Taktsteuerung SAA 5020 kommende Signal setzt ein internes Steuerzeichen-Flipflop zurück, bevor die Textzeile beginnt, und bestimmt auch die Dauer der Textzeile.

(27) PO, "Bildwiedergabe Ein"-Eingang (siehe Tabelle 2)

Das an diesem Eingang von der Videotext-Datenverarbeitungsschaltung SAA 5041 entgegengenommene Signal dient zur Steuerung der Signalausgabe an den Y- und RGB- Ausgängen sowie am Blanking-Ausgang. Bei PO = HIGH werden, abgesehen von der Betriebsart "Mischbetrieb", nur Zeichengruppen mit Umfeldern, d.h. in Austastfeldern wiedergegeben. Der Eingang befindet sich bei eingeschaltetem Fernsehbild-Videosignal auf HIGH, bei abgeschaltetem Fernsehbild auf LOW.

(28) DE, Videotextwiedergabe-Freigabeeingang (siehe Tabelle 2)

Das an diesem Eingang von der Videotext-Datenverarbeitungs- und Steuerschaltung SAA 5041 entgegengenommene Signal dient zur Freigabe der Videotext-Bildschirmwiedergabe. Das Signal liegt bei freigegebener Videotext-Wiedergabe auf HIGH, bei gesperrter Wiedergabe auf LOW.

Absolute Grenzwerte bei $U_{SS} = 0$

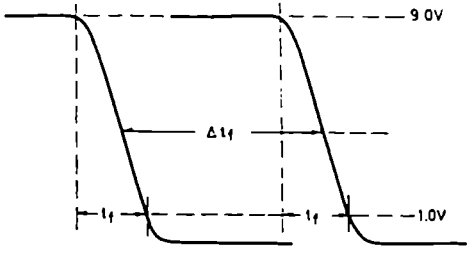
Max. Speisespannungsbereich	U_{DD}	= -0,3...+7,5 V
Max. Eingangsspannungsbereich	U_I	= -0,3...+7,5 V
Max. Ausgangsspannungsbereich Anschluß 16	U_Q	= -0,3... +7,5 V
alle anderen Ausgänge	U_Q	= -0,3...+14,0 V
Max. Umgebungstemperaturbereich	ϑ_U	= -20...+70 °C
Max. Lagerungstemperaturbereich	ϑ_S	= -20...+125 °C

Kenn- und Betriebswerte bei $\vartheta_U = 25$ °C, $U_{SS} = 0$, sofern nicht anders angegeben

			min.	typ.	max.		U_{DD} V	Bedingungen
Speisespannung	U_{DD}	=	4,5	-	5,5	V		
Speisestrom	I_{DD}	=	-	85	160	mA	5	
Eingänge								
Zeichendateneingänge D1...D7								
Eingangsspannung HIGH	U_{IH}	=	2,65	-	U_{DD}	V	5	siehe Bild 5
LOW	U_{IL}	=	0	-	0,6	V	5	
Übergangszeiten $t_r = t_f$	t_r	=	150	-	-	ns	5	siehe Bild 5
Impulsdauer	t_p	=	100	-	-	ns	5	
Takteingänge F1 und TRG								
Eingangsspannung HIGH	U_{IH}	=	2,65	-	U_{DD}	V	5	
LOW	U_{IL}	=	0	-	0,6	V	5	
Logikeingänge $\overline{DATA}$, DEW, LOSE, DLIM, CRS, PO, $\overline{GLR}$, $\overline{BCS}$ und DE								
Eingangsspannung HIGH	U_{IH}	=	2,0	-	U_{DD}	V	5	
LOW	U_{IL}	=	0	-	0,8	V	5	
Eingangs-Reststrom	I_{IR}	=	-	-	10	µA	5	$U_I = 5,5$ V
Eingangs-Kapazität	C_I	=	-	-	7	pF	5	

Kenn- und Betriebswerte, Fortsetzung

			min.	typ.	max.	U_{DD} V	Bedingungen
Ausgänge							
Videoausgänge [1]							
R, G, B, Y und Blanking							
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,5 V	5	$I_{Q\,L}$ = 2 mA
	$U_{Q\,L}$	=	-	-	1,0 V	5	$I_{Q\,L}$ = 4 mA
	$U_{Q\,L}$	=	-	-	2,0 V	5	$I_{Q\,L}$ = 6 mA
Ausgangsspannung HIGH	$U_{Q\,H}$	=	U_{DD}	-	13,2 V	5	Anmerkung 1
Ausgangs-Lastkapazität	C_Q	=	-	-	15 pF	5	
Ausgangs-Übergangszeit	t_f	=	-	-	30 ns	5	13,2 V auf 1 V
Differenz zwischen unterschiedlichen Ausgangs-Übergangszeiten	Δt_f	=	0	-	20 ns	5	



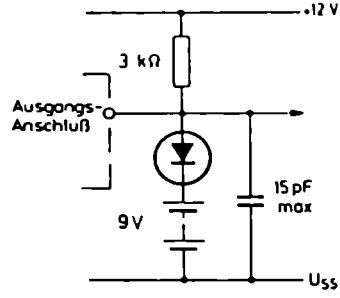


Bild 5 Ausgangs-Übergangszeiten mit Meßschaltung

[1]) Ausgänge mit offenem Drain-Anschluß, geschützt gegen Kurzschluß nach U_{DD}

Kenn- und Betriebswerte, Fortsetzung

				min.	typ.	max.		U_{DD} V	Bedingungen
Ein-/Ausgänge									
Mischbetrieb-Ein-/Ausgang SI (open drain)									
Eingangsspannung	HIGH	$U_{I\,H}$	=	2,0	-	6,5	V	5	
	LOW	$U_{I\,L}$	=	0	-	0,8	V	5	
Eingangs-Reststrom		$U_{I\,R}$	=	-	-	10	µA	5	U_I = 5,5 V
Eingangs-Kapazität		C_I	=	-	-	7	pF	5	
Ausgangsspannung	LOW	$U_{Q\,L}$	=	0	-	0,5	V	5	$I_{Q\,L}$ = 0,4 mA
		$U_{Q\,L}$	=	0	-	1,0	V	5	$I_{Q\,L}$ = 1,3 mA
	HIGH	$U_{Q\,H}$	=	4,5	-	6,5	V	5	"pull up"-Widerstand 18 kΩ
Ausgangs-Lastkapazität		C_Q	=	-	-	45	pF		
Ausgang $\overline{TLC}$									
Ausgangsspannung	LOW	$U_{Q\,L}$	=	0	-	0,5	V	5	$I_{Q\,L}$ = 100 µA
	HIGH	$U_{Q\,H}$	=	2,4	-	U_{DD}	V	5	$-I_{Q\,H}$ = 100 µA
Ausgangs-Lastkapazität		C_L	=	-	-	30	pF	5	
Ausgangs-Übergangszeit	L/H	$t_{T\,LH}$	=	-	-	1	µs	5	gemessen zwisch. 0,8 und 2,0 V
	H/L	$t_{T\,HL}$	=	-	-	1	µs	5	gemessen zwisch. 0,8 und 2,0 V

Kenn- und Betriebswerte, Fortsetzung

Zeitabläufe für 40 Zeichen-Wiedergabe, Zeile 64 µs und Vertikal 20 ms Dauer.

			min.	typ.	max.	
Datenübernahme D1 ... D7 (Bild 6)						
TR6-Anstiegsflanke gegen F1-Abfallflanke	t_d	=	6	–	60	ns
TR6-Frequenz	f	=	–	6	–	MHz
Tastverhältnis TR6		=	40:60	–	60:40	
F1-Frequenz	f	=	–	1	–	MHz
Tastverhältnis F1		=	40:60	–	60:40	
Vorbereitungszeit	t_{cds}	=	80	–	–	ns
Haltezeit	t_{cdh}	=	100	–	–	ns
Wiedergabeverzögerung nach Einlesen für graphische Zeichen	t_{cdg}	=	–	2,6	–	µs
Wiedergabeverzögerung nach Einlesen für alphanumerische Zeichen	$t_{cd\alpha}$	=	–	2,767	–	µs
Wiedergabezeiten (Bild 7)						
F1-Anstiegsflanke gegen LOSE-Anstiegsfl.	t_{ldh}	=	0	–	250	ns
F1-Abfallflanke gegen LOSE-Abfallflanke	t_{ldl}	=	0	–	250	ns
LOSE-Anstiegsflanke gegen "Wiederg.-Ein"	t_{dein}	=	–	2,6	–	µs
LOSE-Abfallflanke gegen "Wiedergabe-Aus"	t_{daus}	=	–	2,6	–	µs
"Wiedergabe"-Dauer pro Zeile	t_{dp}	=	–	40	–	µs
Steuerung des Ausgangsregisters pro Zeile (Bild 8)						
F1-Anstiegsflanke gegen $\overline{GLR}$-Abfallflanke	t_{dgl}	=	0	–	200	ns
F1-Anstiegsflanke gegen $\overline{GLR}$-Anstiegsfl.	t_{dgh}	=	0	–	200	ns
$\overline{GLR}$-Impulsdauer (LOW)	t_{glp}	=	–	1	–	µs
Zeilenanfang gegen $\overline{GLR}$-Abfallflanke [1]	t_{glr}	=	–	5	–	µs
Zeilenanfang gegen $\overline{GLR}$-Anstiegsflanke [1]	t_{lsl}	=	–	14,5	–	µs
LOSE-Abfallflanke gegen Zeilenanfang [1]	t_{lls}	=	–	9,5	–	µs
LOSE-Impulsdauer	t_{lhp}	=	–	40	–	µs
Fernbedienungs-Eingang (Bild 10)						
DLIM-Impulsdauer HIGH	t_{CH}	=	6,5	8	–	µs
DLIM-Impulsdauer LOW	t_{CL}	=	3,5	8	60	µs
$\overline{DATA}$-Anstiegsflanke gegen DLIM-Anstiegsfl.	t_{ds}	=	0	14	–	µs
DLIM-Anstiegsflanke gegen $\overline{DATA}$-Abfallfl.	t_{dh}	=	8	14	–	µs

[1]) Zeilenanfang durch Abfallflanke des Hor.-Synchronimpulses bestimmt

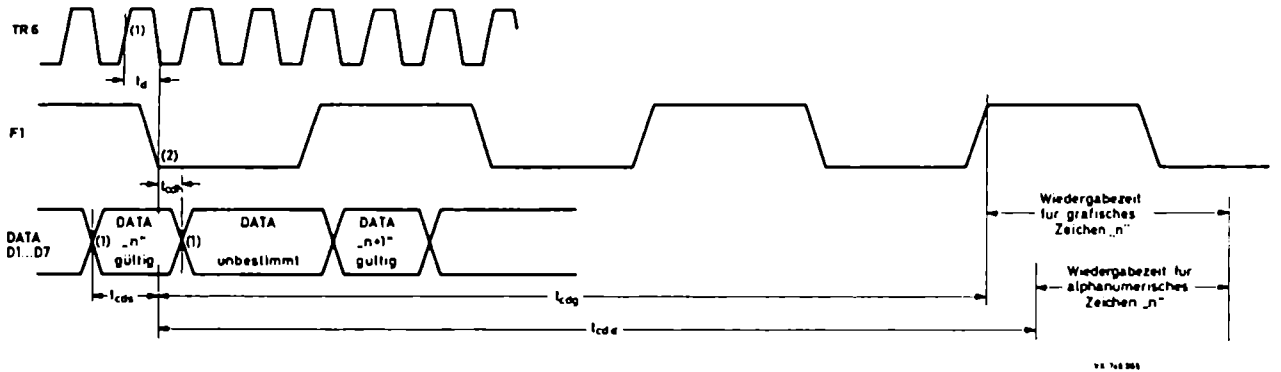


Bild 6 Datenübernahme D1 ... D7 (40 Zeichen-Wiedergabe). (1) bei 1,5 V, (2) bei 0,8 V

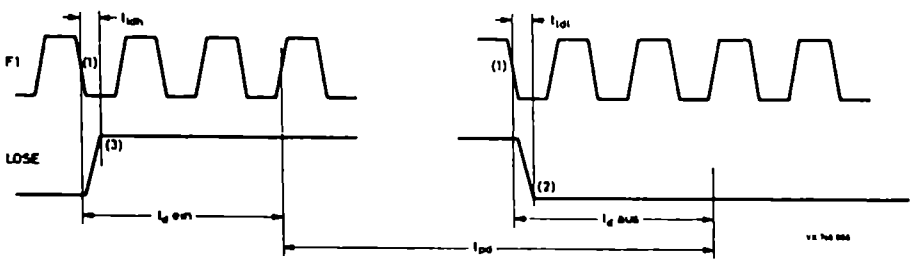


Bild 7 Wiedergabezeiten (40 Zeichen-Wiedergabe). (1) bei 1,5 V, (2) bei 0,8 V, (3) bei 2,0 V

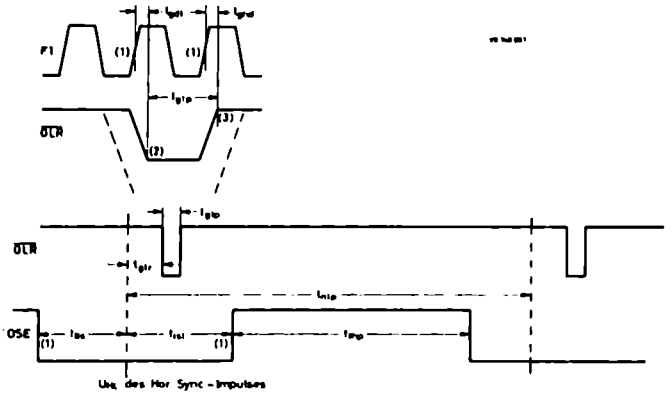


Bild 8 Steuerung des Ausgangsregisters innerhalb einer Fernsehzeile. (1) bei 1,5 V, (2) bei 0,8 V (3) bei 2,0 V

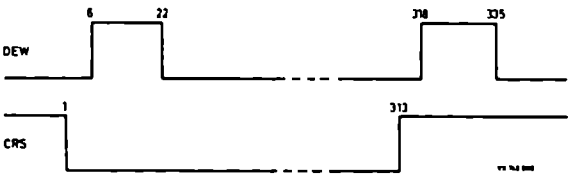


Bild 9 Halbbildsteuerung, die Ziffern geben die Zeile an

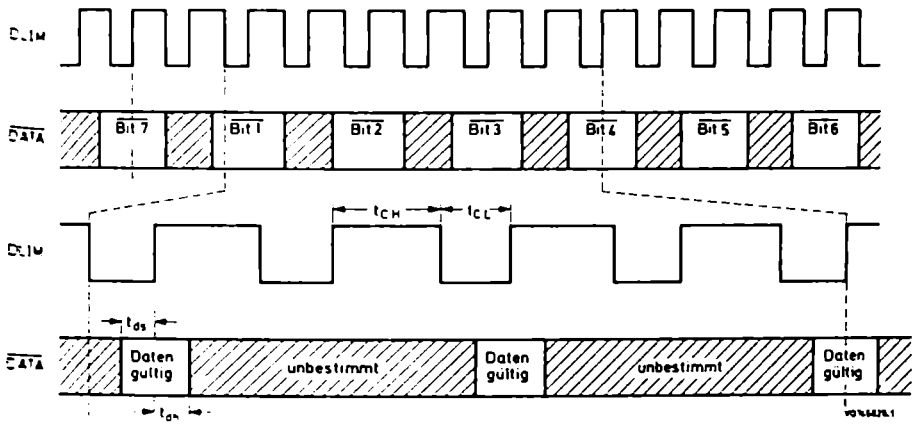


Bild 10 Impulsdiagramm für den Fernbedienungseingang

Tabelle 2

Wiedergabesteuerung, Befehle P0 und DE

Fernseh-wiedergabe P0		Text-Freigabe DE	Control-Daten		Ausgänge	
			Mischbetrieb	Fenster	RGB, Y	Blanking
(a)	1	0	1 oder 0	1 oder 0	0	0
(b)	0	1	1 oder 0	1 oder 0	1	1
(c)	0	0	1 oder 0	1 oder 0	0	1
(d)	1	1	0	0	0	0
(e)	1	1	1	0	1	0
(f)	1	1	1	1	1	1
(g)	1	1	0	1	1	1

Anmerkungen zu Tabelle 2:

1.) Bei Fernsehwiedergabe (PO = 1, kein Mischbetrieb) gelten die Bedingungen (a), (d) und (g) nur für die erste Textreihe, also für Reihe 0. Für alle weiteren Textreihen ist keine Wiedergabe möglich.

2.) Die RGB-Ausgangssignale beinhalten Symbole und Hintergrund. Bei BL = 0 ist der Hintergrund jedoch ausgeblendet.

Auswertung der Fernbedienungsbefehle

Tabelle 3

Befehl	$\overline{DATA}$ $\overline{b}_7$	$\overline{b}_6$	$\overline{b}_5$	$\overline{b}_4$	$\overline{b}_3$	$\overline{b}_2$	$\overline{b}_1$	Funktion
TV-Modus [1]	1	X	X	X	X	X	X	Einblendung der obersten Reihe mögl.
Text-Modus [2]	0	X	X	X	X	X	X	Textwiedergabe aktiviert
Mischbetrieb [5]	0	1	0	0	0	0	1	Mischbetrieb ein
Bildschirmtext	0	1	0	0	0	0	0	Mischbetrieb aus, Bildschirmtext ein
TV-Modus	1	X	X	X	X	X	X	Mischbetrieb aus, Fernsehwiedergabe
Videotext-Modus	0	0	X	X	X	X	X	Mischbetrieb aus, Videotext ein
Abdeckung [3][4]	0	1	1	1	0	0	1	Abdeckung ein auf Tastendruck
Abdeckung ein [3]	0	1	1	0	1	0	0	Abdeckung ein bis zum nächsten Bef.
[3]	jeder Befehl außer Abdeckung ein							Abdeckung aus

X = Wert beliebig 0 oder 1

Anmerkungen zu Tabelle 3 :

1. Beim Einschalten der Speisespannung tritt der Zustand TV-Modus ein
2. Text-Modus ist eingeschaltet, wenn $\overline{SI}$ = LOW ist.
3. Die Antwortfreigabe (Abdeckung aus) gibt die zuvor als verdeckt eingegebenen Textpartien zur Anzeige frei.
4. Dieser Befehl sollte ein Wiederholbefehl sein. Die Abdeckung erfolgt so lange, wie die Befehlstaste gedrückt wird - nach loslassen der Taste wird Der abgedeckte Text nach 160 ms automatisch freigegeben.
5. Der Mischbetriebsausgang $\overline{SI}$ ist nur während des Mischbetriebs auf LOW und nur zusammen mit DE (display enable) = HIGH.

SAA 5230

Monolithisch integrierte bipolare Schaltung
VIDEOTEXT - VIDEOPROZESSOR
zur Abtrennung der Videotextsignale
aus dem Fernsehsignal

- Videotext-Datentaktregeneration und Synchronisation des Fernsehgerätes bei Videotextbetrieb
- Zugeschnitten auf die Videotextschaltung SAA 5240 und die Bildschirmtextschaltung SAA 5350

Besonderheiten

- sichere Abtrennung der Videotextdaten durch adaptierte Datenabtrennung
- quarzgenaue Datentakt-Regeneration für die Bitrate von 6,9375 MHz
- automatische phasenstarre Verkopplung des 6 MHz-VCO's mit den Sender-Synchronsignalen
- Gehäuse mit 28 Anschlüssen

Blockschaltung auf der folgenden Seite

Kurzdaten				
Speisespannung	U_{CC}	=	typ. 12	V
Speisestrom	I_{CC}	=	70	mA
Video-Eingspegel einstellbar	U_i	=	1 ... 2,5	V
Umgebungstemperatur	ϑ_U	=	-25 ... +70	°C

VALVO

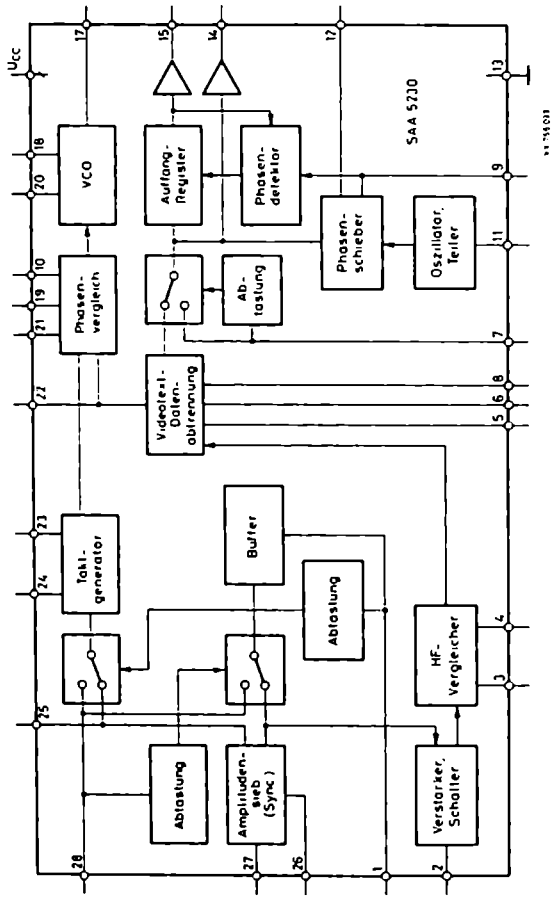
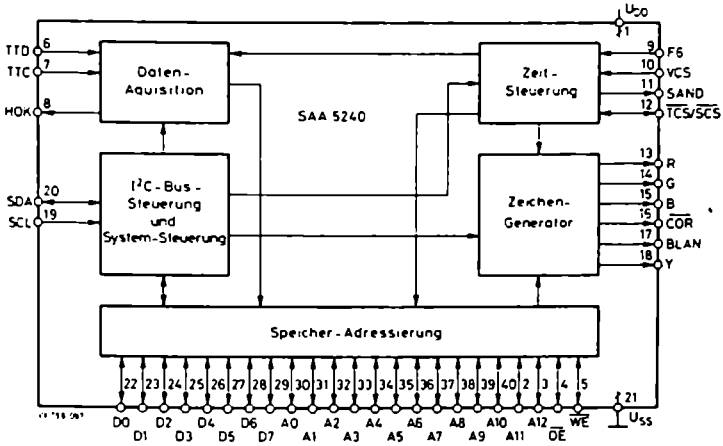


Bild 1 Blockschaltung

SAA 5240

Monolithisch integrierte NMOS-Schaltung
VIDEOTEXT - DATENVERARBEITUNG und ZEICHENGENERATOR
mit serieller I^2C-Bus-Schnittstelle
für Systeme mit Mikrocontroller

Angepaßt an den Videotext-Prozessor SAA 5230



Eigenschaften

- Steuerung aller Funktionen über den I^2C-Bus
- Datenaquisition nach dem engl. Teletext-Verfahren für maximal vier Seiten gleichzeitig, selbst bei "full channel transmission"
- Zeichengenerator (ROM) für deutsch, englisch und skandinavisch mit automatischer Umschaltung
- bis zu acht Seitenspeicher adressierbar
- hochauflösende 10x12 Punktmatrix für Zeichen und Symbole
- Zeitsteuerung sämtlicher Funktionen, inclusive Zeilensprung-Unterdrückung
- Gehäuse mit 40 Anschlüssen

Kurzdaten				
Speisespannung	U_{DD}	=	typ. 5	V
Speisestrom	I_{DD}	=	170	mA
Videotext-Datentakt	f_{VT}	=	6,9375	MHz
Systemtakt	F6	=	6	MHz
Umgebungstemperatur	ϑ_U	=	-20 ... +70	°C

VALVO

SAA 5350

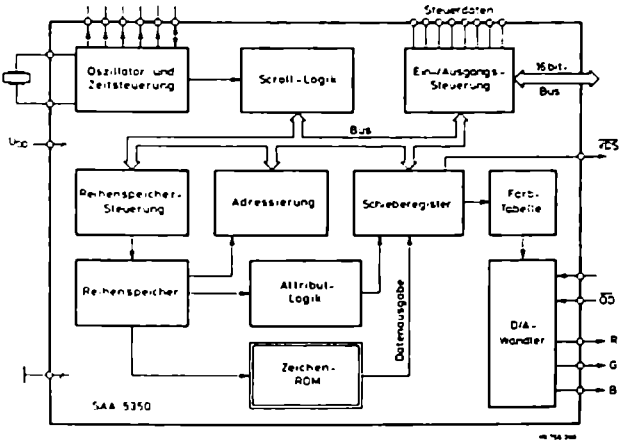
Monolithisch integrierte NMOS-Schaltung

BILDSCHIRMTEXT - SCHALTUNG

zur Bildschirmansteuerung für Text und Grafik nach CEPT-Empfehlung

mit 16 bit-Schnittstelle

- Aufbau eines Videotex-Terminals, von einem leistungsfähigen Mikrocontroller gesteuert, für Videotex-Dienste nach Europäischer Videotex-Norm



Besonderheiten

- 16 bit Daten- und Adreßbus
- Ablaufsteuerung für sämtliche Zeitsignale zur Bildschirmansteuerung
- Zeichengenerator (ROM) mit mehr als 500 Zeichen in hochauflösender 10x12 Punktmatrix
- einsetzbar als Zeichen-/Grafik-Generator in Büro- und Heimcomputern
- Verarbeitung aller Attribute nach Bildschirmtext-Norm
- Farbtabelle mit D/A-Wandlern zur Ansteuerung mit analogen RGB-Ausgangssignalen
- Gehäuse mit 40 Anschlüssen

Kurzdaten				
Speisespannung	U_{DD}	=	typ. 5	V
Speisestrom	I_{DD}	=	240	mA
Taktfrequenz	f_T	=	typ. 6	MHz
Umgebungstemperatur	ϑ_U	=	-20 ... +70	°C

SAB 1164
SAB 1165

Funktionsbeschreibung

Die Schaltung ist ein Hochfrequenzteiler 1 : 64 und ist vornehmlich für digitale Fernseh-Abstimmsysteme vorgesehen, die nach dem Frequenzsyntheseverfahren arbeiten. Vorverstärker, Teiler und Ausgangsstufen befinden sich auf einem Kristall. Die Schaltung wird vom Fernsehtuner-Oszillator durch ein sinusförmiges Signal angesteuert und verarbeitet Frequenzen von 70 bis 1000 MHz.

Die Differenzverstärker-Eingänge mit interner Arbeitspunktfestlegung ermöglichen kapazitive Ankopplung. Bei asymmetrischer Ansteuerung soll der unbenutzte Eingang über einen Kondensator an Masse gelegt werden.

Bei fehlendem Eingangssignal schwingt die erste Teilerstufe. Das Schwingen wird unterdrückt, wenn ein Eingangssignal im spezifizierten Bereich angelegt wird.

Die Ausgangsstufe hat Komplementärausgänge. Intern wird die Flankensteilheit herabgesetzt, um den Oberwellenanteil des Ausgangssignals klein zu halten.

Breite niederohmige Masseverbindungen und kurze kapazitive Abblockungen der U_{CC}-Anschlüsse sind im Aufbau vorzusehen.

Absolute Grenzwerte bei U_{EE} = 0 V

Speisespannung	$U_{CC\ (8/4)}$	=	max.	7	V
Eingangsspannung	$U_{I\ 2,3/1}$	=	max.	U_{CC}	
	$-U_{I\ 2,3/1}$	=	max.	0	V
Umgebungstemperatur	ϑ_U	=	0 ...	+70	°C
Lagerungstemperatur	ϑ_S	=	-55 ...	+125	°C
Sperrschichttemperatur	ϑ_j	=		+125	°C
Wärmewiderstand	$R_{th\ j-a}$	=		120	K/W

Kenn- und Betriebswerte bei U_{EE} = 0 V, U_{CC} = 5 V ±10 % und ϑ_U = 0 ... +70 °C, sofern nicht anders angegeben.

Die Schaltung befindet sich im Testsockel oder auf einer Printplatte. Die Messungen erfolgen nach Errreichen der Betriebstemperatur nach Bild 2.

Speisespannung	U_{CC} (8/4)	=		5 V ±10 %		
Speisestrom (U_{CC} = 5 V, ϑ_U = 25 °C)	I_{CC} (8)	=		42 (<50)		mA
Ausgangsspannung HIGH	$U_{Q\,H}$	=		U_{CC}		
Ausgangsspannung LOW	$U_{Q\,L}$	=		U_{CC} - 0,8 V		
			min.	typ.	max.	
Eingangssignal nach Bild 1 für						
70 MHz	$U_{i\ rms}$	=	-	9	17,5	mV
150 MHz	$U_{i\ rms}$	=	-	4	10	mV
300 MHz	$U_{i\ rms}$	=	-	3	10	mV
500 MHz	$U_{i\ rms}$	=	-	3	10	mV
900 MHz	$U_{i\ rms}$	=	-	2	10	mV
1 GHz	$U_{i\ rms}$	=	-	3	17,5	mV
max. Eingangssignal (70 ... 1000 MHz)	$U_{i\ rms}$	=	-	-	200	mV
Ausgangssignal	$U_{Q\ mm}$	=	0,8	1	-	V
Ausgangsimpedanz	Z_Q	=		1*		kΩ
Abweichung der Ausgangsspannung	ΔU_Q	=	-	-	±0,1	V
Übergangszeiten des Ausgangssignals bei f = 1 GHz (10 % und 90 % Ampl.)	t_r, t_f	=	-	25	-	ns

*) 0,5 kΩ bei SAB 1165

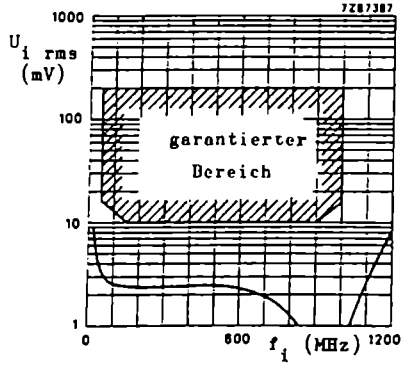


Bild 1

garantierter Bereich der Eingangsempfindlichkeit

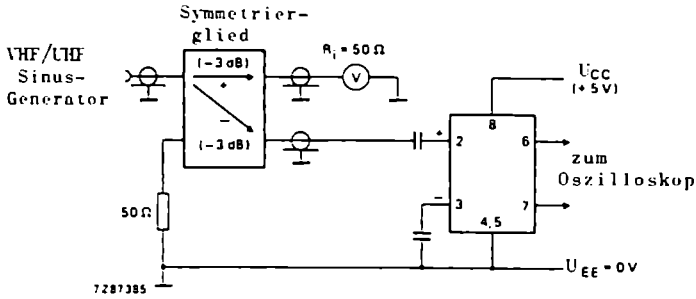
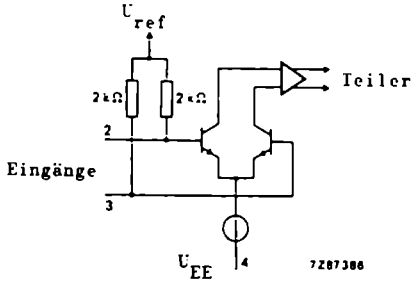


Bild 2 Meßschaltung

VHF/UHF über 50 Ω-Kabel anschließen,
induktionsarme 10 nF-Kondensatoren verwenden, kurz verdrahten,
verwendetes Symmetrierglied H-183-4 z.B.



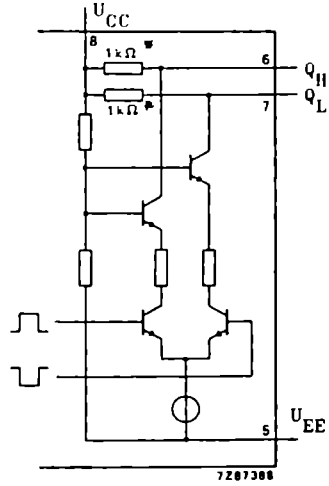


Bild 3 Differenzverstärker-Eingangsstufe (links) und Ausgangsstufe für 1 mA bei U_{CC} = 5 V (rechts)

*) 500 Ω bei SAB 1165

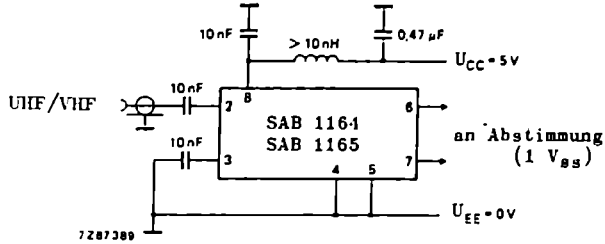


Bild 1 Applikation eines HF-Teilers, die Ausgangsleitungen zum Abstimmsystem sind zu verdrillen.

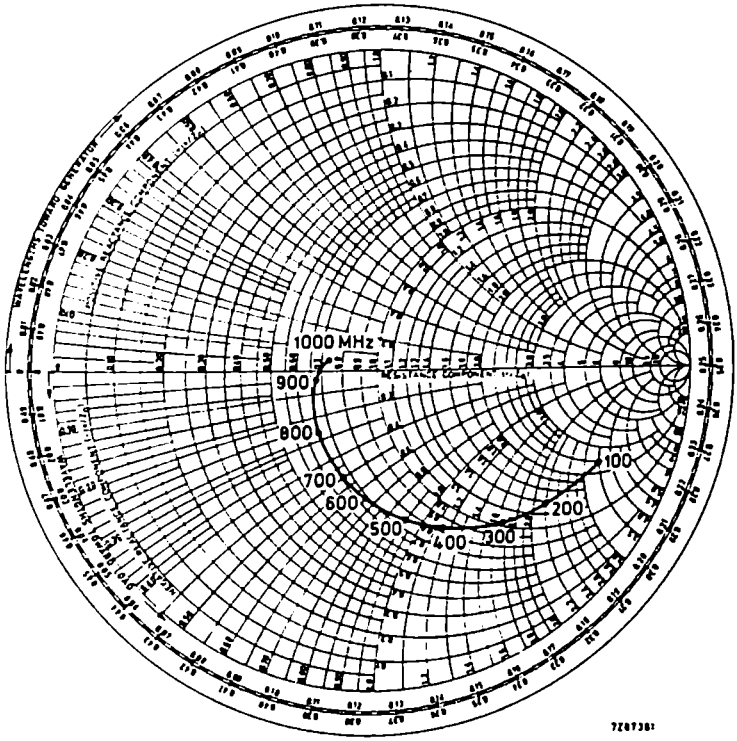


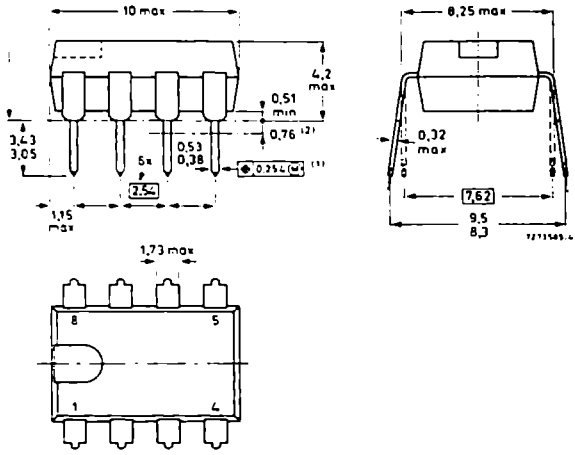
Bild 5 Smith-Diagramm der typischen Eingangsimpedanz
$U_{i\ rms}$ = 25 mV, U_{CC} = 5 V und $Z_{i\ nom}$ = 50 Ω

SAB 1164
SAB 1165

Gehäuse SOT-97

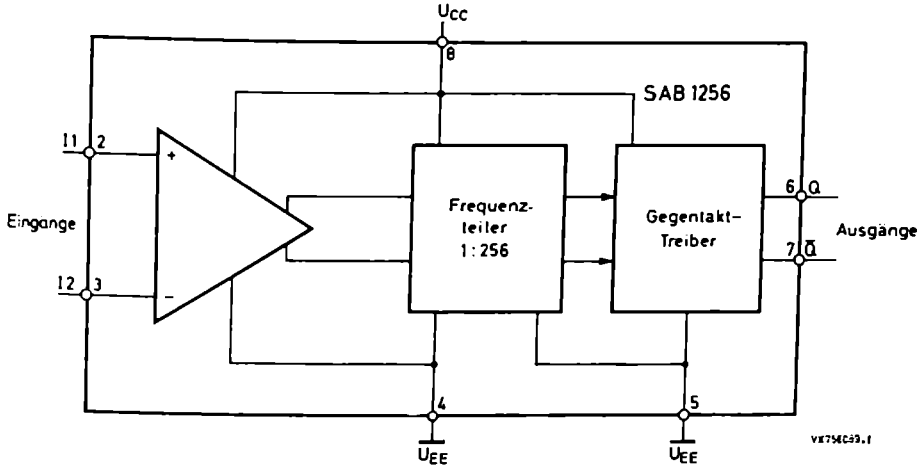
Kunststoff,
dual in line,
8 Anschlüsse

Abmessungen in mm



SAB 1256

Monolithisch integrierte ECL-Schaltung
1 GHz - FREQUENZTEILER 1 : 256
mit hoher Eingangsempfindlichkeit



Besonderheiten

- HF-Vorteiler für Frequenzsynthese-Abstimmsysteme
- Vorverstärker und Teiler auf einem Chip

Kurzdaten				
Speisespannung	U_{CC}	=	5 V ±10	%
Umgebungstemperaturbereich	ϑ_U	=	0...+70	°C
Eingangsfrequenzbereich	f_i	=	70 ... 1000	MHz
Eingangsempfindlichkeit bei 900 MHz	$U_{i\ rms}$	=	2	mV
Ausgangssignal	$U_{Q\ mm}$	=	1	V

VALVO

SAB 1256

Funktionsbeschreibung

Die Schaltung ist ein Hochfrequenzteiler 1 : 256 und ist vornehmlich für digitale Fernseh-Abstimmsysteme vorgesehen, die nach dem Frequenzsyntheseverfahren arbeiten. Vorverstärker, Teiler und Ausgangsstufen befinden sich auf einem Kristall. Die Schaltung wird vom Fernsehtuner-Oszillator durch ein sinusförmiges Signal angesteuert und verarbeitet Frequenzen von 70 bis 1000 MHz.

Die Differenzverstärker-Eingänge mit interner Arbeitspunktfestlegung ermöglichen kapazitive Ankopplung. Bei asymmetrischer Ansteuerung soll der unbenutzte Eingang über einen Kondensator an Masse gelegt werden.

Bei fehlendem Eingangssignal schwingt die erste Teilerstufe. Das Schwingen wird unterdrückt, wenn ein Eingangssignal im spezifizierten Bereich angelegt wird.

Die Ausgangsstufe hat Komplementärausgänge. Intern wird die Flankensteilheit herabgesetzt, um den Oberwellenanteil des Ausgangssignals klein zu halten.

Breite niederohmige Masseverbindungen und kurze kapazitive Abblockungen der U_{CC}-Anschlüsse sind im Aufbau vorzusehen.

Absolute Grenzwerte bei $U_{EE} = 0$ V

Speisespannung	$U_{CC\ (8/4)}$	=	max.	7	V
Eingangsspannung	$U_{I\ 2,3/4}$	=	max.	U_{CC}	
	$-U_{I\ 2,3/4}$	=	max.	0	V
Umgebungstemperatur	ϑ_U	=	0 ...	+70	°C
Lagerungstemperatur	ϑ_S	=	-55 ...	+125	°C
Sperrschichttemperatur	ϑ_j	=		+125	°C
Wärmewiderstand	$R_{th\ j-a}$	=		120	K/W

Kenn- und Betriebswerte bei U_{EE} = 0 V, U_{CC} = 5 V ±10 % und ϑ_U = 0 ... +70 °C, sofern nicht anders angegeben.

Die Schaltung befindet sich im Testsockel oder auf einer Printplatte. Die Messungen erfolgen nach Errreichen der Betriebstemperatur nach Bild 2.

Speisespannung	U_{CC} (8/4)	=		5 V ±10 %		
Speisestrom (U_{CC} = 5 V, ϑ_U = 25 °C)	I_{CC} (8)	=		47 (<55)		mA
Ausgangsspannung HIGH	$U_{Q\,H}$	=		U_{CC}		
Ausgangsspannung LOW	$U_{Q\,L}$	=		U_{CC} - 0,8 V		
			min.	typ.	max.	
Eingangssignal nach Bild 1 für						
70 MHz	$U_{i\,rms}$	=	-	9	17,5	mV
150 MHz	$U_{i\,rms}$	=	-	4	10	mV
300 MHz	$U_{i\,rms}$	=	-	3	10	mV
500 MHz	$U_{i\,rms}$	=	-	3	10	mV
900 MHz	$U_{i\,rms}$	=	-	2	10	mV
1 GHz	$U_{i\,rms}$	=	-	3	17,5	mV
max. Eingangssignal (70 ... 1000 MHz)	$U_{i\,rms}$	=	-	-	200	mV
Ausgangssignal	$U_{Q\,mm}$	=	0,8	1	-	V
Ausgangsimpedanz	Z_Q	=		1		kΩ
Abweichung der Ausgangsspannung	ΔU_Q	=	-	-	±0,1	V
Übergangszeiten des Ausgangssignals bei f = 1 GHz (10 % und 90 % Ampl.)	t_r, t_f	=	-	25	-	ns

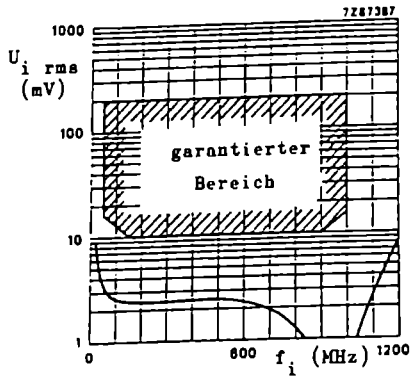


Bild 1

garantierter Bereich der Eingangsempfindlichkeit

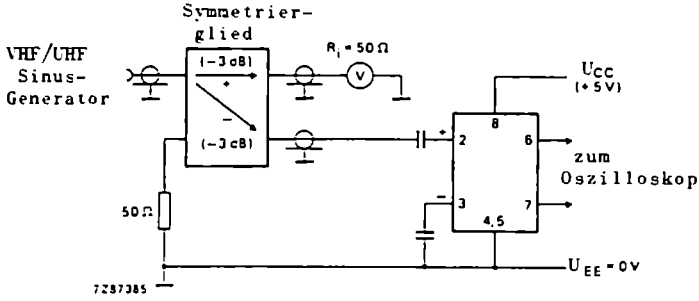
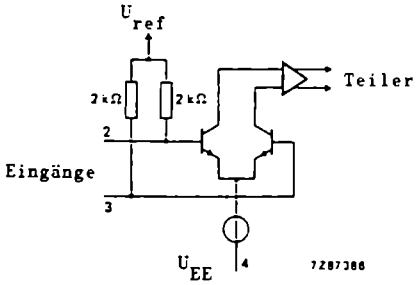


Bild 2 Meßschaltung

VHF/UHF über 50 Ω-Kabel anschließen,
induktionsarme 10 nF-Kondensatoren verwenden, kurz verdrahten,
verwendetes Symmetrierglied H-183-4 z.B.



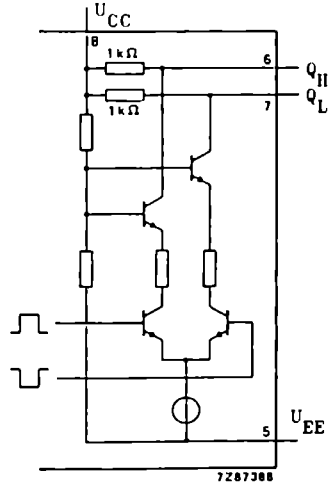


Bild 3 Differenzverstärker-Eingangsstufe (links) und Ausgangsstufe für 1 mA bei U_{CC} = 5 V (rechts)

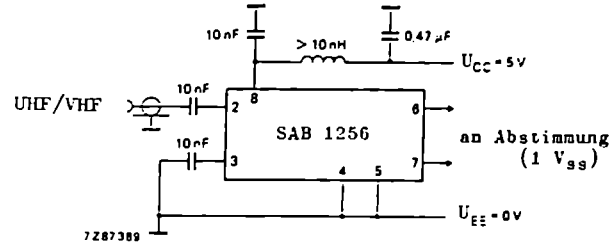


Bild 4 Applikation eines HF-Teilers, die Ausgangsleitungen zum Abstimmsystem sind zu verdrillen.

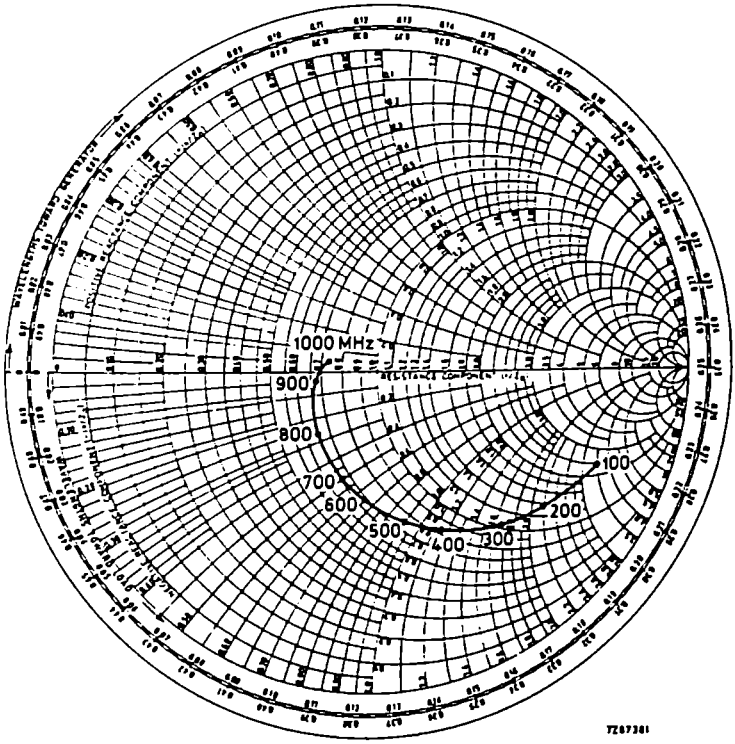


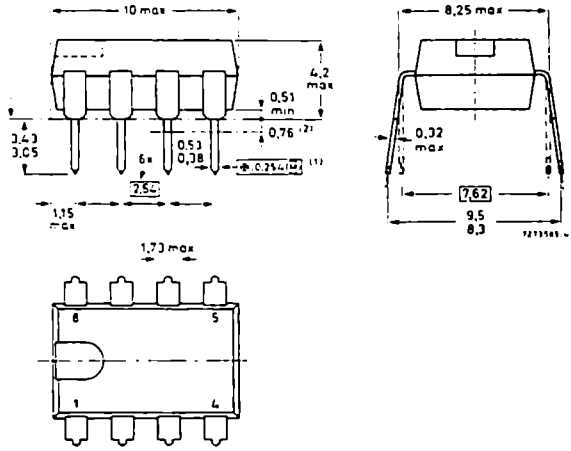
Bild 5 Smith-Diagramm der typischen Eingangsimpedanz
$U_{i\ rms}$ = 25 mV, U_{CC} = 5 V und $Z_{i\ nom}$ = 50 Ω

SAB 1256

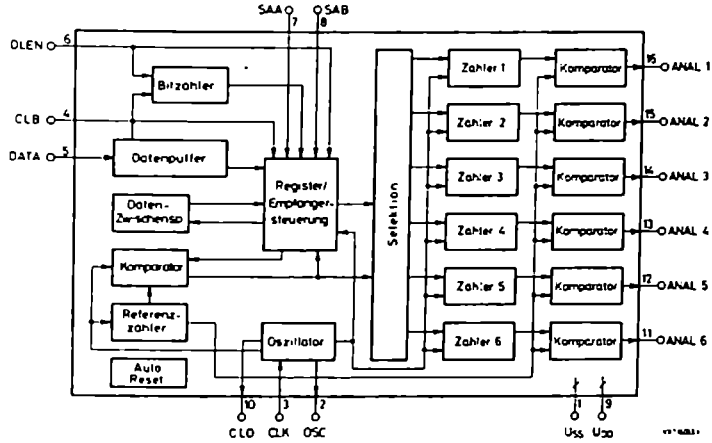
Gehäuse SOT-97

Kunststoff,
dual in line,
8 Anschlüsse

Abmessungen in mm



Monolithisch integrierte N-Kanal-MOS-Schaltung
6-facher ANALOGWERTSPEICHER und D/A - WANDLER
für mikrocomputergesteuerte Systeme



Besonderheiten

- 6-facher Analogwertspeicher und D/A-Wandler mit je 6 bit-Auflösung
- Ausgabe der Analogwerte pulsbreitenmoduliert mit einstellbarer Wiederholfrequenz (max. 15 kHz)
- mikrocomputeradaptierte asynchrone serielle Schnittstelle für die Dateneingabe (CBUS)
- Parallelbetrieb von maximal vier Schaltungen an einem Bus mithilfe von System-Adreßbits

Kurzdaten				
Speisespannung	U_{DD}	=	5	V
Umgebungstemperatur	ϑ_U	=	0 ... +70	°C
Taktoszillator	f_{CLK}	≦	1	MHz
typ. Ruhestrom bei ϑ_U = 25 °C	I_{DD}	<	35	mA

VALVO

SAB 3013

Allgemeine Beschreibung

Die Schaltung SAB 3013 ist als Analogwertgeber in mikrocomputergesteuerten Fernseh- und Rundfunkgeräten konzipiert. Sie enthält Analogwertspeicher und D/A-Wandler für 6 Analogfunktionen mit je 6 Bit Auflösung.
Informationen für die Analogwertspeicher werden durch den Mikrocomputer über eine asynchrone serielle Schnittstelle in den SAB 3013 eingegeben, die Analogwerte werden somit durch die Software des Mikrocomputers gesteuert.
Die Schaltung SAB 3013 führt eine Wortformatserkennung durch und läßt sich zusammen mit Schaltungen anderer Wortformate an einem Datenbus betreiben.
Das Datenwort des Mikrocomputers für den SAB 3013 besteht aus Informationen zur Adressierung der jeweiligen Schaltung SAB 3013 (2 Bit), zur Adressierung des betreffenden Analogwertspeichers in der Schaltung (3 Bit) und zur Vorgabe des gewünschten Analogwertes (6 Bit). Die Adresse der Schaltung ist über zwei Eingänge extern programmierbar. Es ist möglich, bis zu vier Schaltungen SAB 3013 über einen gemeinsamen Bus anzusprechen.

Der eingebaute Taktoszillator läßt sich für eine Frequenz f_{CLK} zwischen 30 kHz und 1 MHz beschalten. Die Analogwerte werden als Impulsmuster mit einer Wiederholfrequenz von CLK/64 (maximal 15,6 kHz bei f_{CLK} = 1 MHz) ausgegeben, dabei entspricht das Verhältnis der HIGH-Zeit zur Zykluszeit dem Analogwert. Eine dem Analogwert proportionale Gleichspannung wird extern durch Integration in einem Tiefpaß gewonnen.

Funktionsbeschreibung

Die Dateneingabe erfolgt seriell über die Eingänge DATA, DLEN und CLB. Am Eingang CLB müssen Taktimpulse zum Einlesen der Daten am Eingang DATA angelegt werden. Der Emfpang von Daten ist nur bei DLEN = HIGH möglich. Empfangene Daten werden nur in den Datenzwischenspeicher übernommen, wenn eine für den SAB 3013 gültige Übertragung vorliegt:

- Während der Übertragung (DLEN = HIGH) müssen 12 Taktimpulse an CLB empfangen werden (Wortformatsprüfung).
- Das Startbit muß LOW sein.
- Die Systemadreßbits müssen A $\hat{=}$ SAA und B $\hat{=}$ SAB sein.

Das Datenwort für den SAB 3013 besteht aus folgenden Bits (siehe Bild 1) :

1 Startbit = 0

2 System-Adreßbits , A und B

3 Adreßbits zur Auswahl des gewünschten Analogwertspeichers (RA,RB,RC)

6 Datenbits zur Vorgabe des Analogwertes

Die Übernahme in den Datenzwischenspeicher und die Weitergabe an den selektierten Analogwertspeicher erfolgen durch einen Ladeimpuls an CLB bei DLEN = LOW.

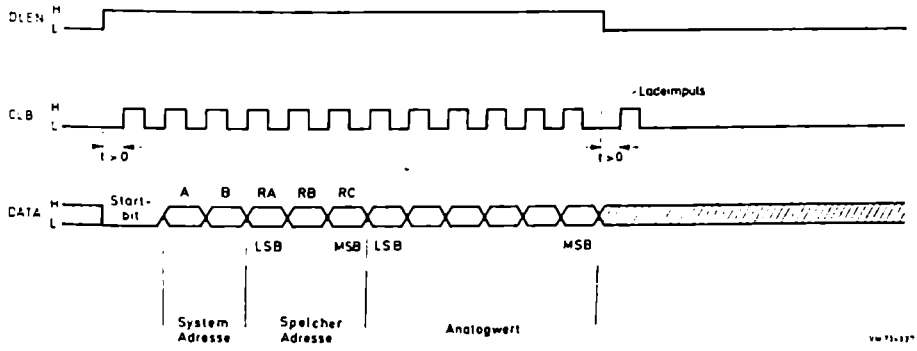


Bild 1 CBUS-Übertragung

Adressieren der Schaltung

Die Schaltung wird durch Beschalten der Eingänge SAA und SAB auf eine von vier Adressen programmiert. HIGH an den Anschlüssen entspricht "1" im Datenwort. Die Adreßbits A und B müssen mit der programmierten Adresse übereinstimmen.

Adressieren der Analogwertspeicher

Ein Analogbefehl wird durch die Adreßbits RA, RB und RC adressiert. Die Daten werden in ein Ausgaberegister (Selektion) geladen.

Adreßbit	RA	RB	RC	Analogwertspeicher	Anschluß
	0	0	0	(ungültig)	-
	1	0	0	ANAL 1	16
	0	1	0	ANAL 2	15
	1	1	0	ANAL 3	14
	0	0	1	ANAL 4	13
	1	0	1	ANAL 5	12
	0	1	1	ANAL 6	11
	1	1	1	(ungültig)	-

Tabelle 1

Steuerung der Analogwerte ANAL1 ... ANAL6

Die Änderungsgeschwindigkeit der Analogwerte wird von der Oszillatorfrequenz f_{CLK} bestimmt. Für eine Oszillatorfrequenz von ca. 1 MHz wird folgende Beschaltung empfohlen:

R = 27 kΩ zwischen den Anschlüssen 2 und 3 (OSC und CLK)

C = 27 pF zwischen Anschluß 3 und Masse

Es ist auch möglich, ein Fremdsynchronsignal an Anschluß 3 (CLK) einzuspeisen. Am Ausgang CLO steht das gepufferte Oszillatorsignal für andere Anwendungen zur Verfügung. Die Analogwerte ANAL1 ... ANAL6 werden als Impulse mit der Wiederholfrequenz $f_{CLK}/64$ ausgegeben. Das Tastverhältnis V_T (zwischen 1/64 und 64/64) entspricht dem Analogwert.

Datenbit	X LSB	X	X	X	X	X MSB	Tastverhältnis (HIGH)	Bemerkung
	0	0	0	0	0	0	1/64	niedrigster Wert
	1	0	0	0	0	0	2/64	
	.	.	.	.	.	.		
	.	.	.	.	.	.		
	1	1	1	1	1	0	32/64	Einschalt-Reset -Wert
	.	.	.	.	.	.		
	.	.	.	.	.	.		
	0	1	1	1	1	1	63/64	
	1	1	1	1	1	1	64/64	höchster Wert

Tabelle 2 Zuordnung des Datenwortes zu den Analogwertsignalen

Einschalt-Reset

Nach Einschalten der Speisespannung erzeugt die Schaltung intern einen Reset-zyklus mit der Dauer einer Periode von CLK. Falls die Unterbrechung der Speise-spannung kürzer als 2 µs ist, wird kein Reset-Zyklus erzeugt. Nach erfolgtem Reset-Zyklus sind alle Analogwertspeicher auf den Wert von 50 % (V_T = 32/64) eingestellt.

Speisespannungsanstieg dU_{DD} / dt = 0,2 ... 0,5 V/µs

Absolute Grenzwerte

Speisespannung	U_{DD}	= max.	7,5	V
	$-U_{DD}$	= max.	0,3	V
Eingangsspannungen	U_I	= max.	15	V
	$-U_I$	= max.	0,3	V
Eingangsströme	$\pm I_I$	= max.	100	µA
Ausgangsspannungen	U_Q	= max.	15	V
	$-U_Q$	= max.	0	V
Ausgangsströme	$\pm I_Q$	= max.	10	mA
Verlustleistung pro Ausgang	P_Q	= max.	25	mW
Verlustleistung pro Gehäuse	P_{tot}	= max.	250	mW
Umgebungstemperatur	ϑ_U	= 0 ... +70		°C
Lagerungstemperatur	ϑ_S	= -10 ... +85		°C

SAB 3013

Kenn- und Betriebswerte bei U_{DD} = 5 V, U_{SS} = 0 V und ϑ_U = 0 ... +70 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bedingungen
Speisespannung	U_{DD}	=	4,5	5	5,5	V	
Speisestrom	I_{DD}	=	-	-	35	mA	U_{DD} = 5,5 V
Eingänge DATA, CLB, DLEN, SAA und SAB							
Eingangsspannung LOW	$U_{I\,L}$	=	-0,3	-	0,8	V	
Eingangsspannung HIGH	$U_{I\,H}$		2	-	12	V	
Reststrom	$\|I_{I\,R}\|$	=	-	-	1	µA	U_I = 0...12V
Eingang CLK (Schmitt-Trigger)							
Eingangsspannung LOW	$U_{I\,L}$	=	-0,3	-	0,8	V	
Eingangsspannung HIGH	$U_{I\,H}$	=	3,5	-	12	V	
Reststrom	$\|I_{I\,R}\|$	=	-	-	1	µA	U_I = 0...12V
Hysterese	ΔU_I	=	0,5	-	-	V	
Oszillatorbeschaltung							
R zwischen Anschl. 2 u. 3	R	=	27 kΩ	-	1 MΩ		
C zwischen Anschl.3 u. U_{SS}	C	=	27 pF	-	1 nF		
Taktfrequenz	f_{CLK}	=	30 kHz	-	1 MHz		
Oszillatorausgang CLO (push-pull-Ausgang)							
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,8	V	I_Q = 0,5 mA
Ausgangsspannung HIGH	$U_{Q\,H}$	=	3,5	-	-	V	$-I_Q$ = 0,1 mA
Ausgänge ANAL1...ANAL6 (Open-drain-Ausgänge)							
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,2	V	I_Q = 0,5 mA
		=	-	-	0,7	V	I_Q = 6 mA
Reststrom	$I_{Q\,R}$	=	-	-	10	µA	U_{QH} = 5,5 V
		=	-	-	20	µA	U_{QH} = 15 V

			min.	typ.	max.		Bedingung
CBUS-Eingänge DATA, CLB, DLEN (Bild 2)							
Impulsdauer	$t_{p\,H} = t_{p\,L}$	=	450	–	–	ns	
Übertragungsfrequenz	f_{CLB}	=	0	–	1	MHz	
Übergangszeiten	$t_{HL} = t_{LH}$	=	–	–	1	µs	$t_p > 0{,}6$ µs
		=	–	–	0,1	µs	$t_p \leq 0{,}6$ µs
DATA set-up-time for DATA to CLB	t_{SD}	=	0,8	–	–	µs	
DATA hold-time for DATA to CLB	t_{HD}	=	0,3	–	–	µs	
Enable set-up-time for DLEN to CLB	t_{EN}	=	0,4	–	–	µs	
Disable set-up-time for CLB to DLEN	t_{DS}	=	0,4	–	–	µs	
set-up-time for DLEN to CLB load initialize pulse	t_{SL}	=	1	–	–	µs	
Ausgänge ANAL1...ANAL6							
Übergangszeiten	$t_{HL} = t_{LH}$	=	–	–	50	ns	R_L = 10kΩ C_L = 20pF
		=	–	–	200	ns	R_L = 860Ω C_L = 50pF
Lastkapazität am Ausgang	C_L	=	–	–	1	nF	

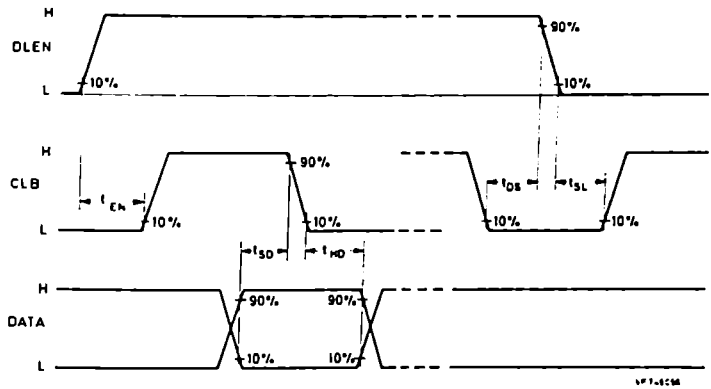
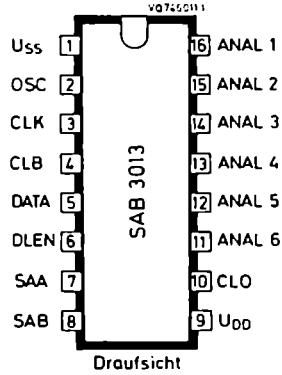


Bild 2 Zeitdiagramm für die CBUS-Signale

SAB 3013

Gehäuse SOT-38, Epoxid-Plastik, 16 Anschlüsse

Anschlußbelegung

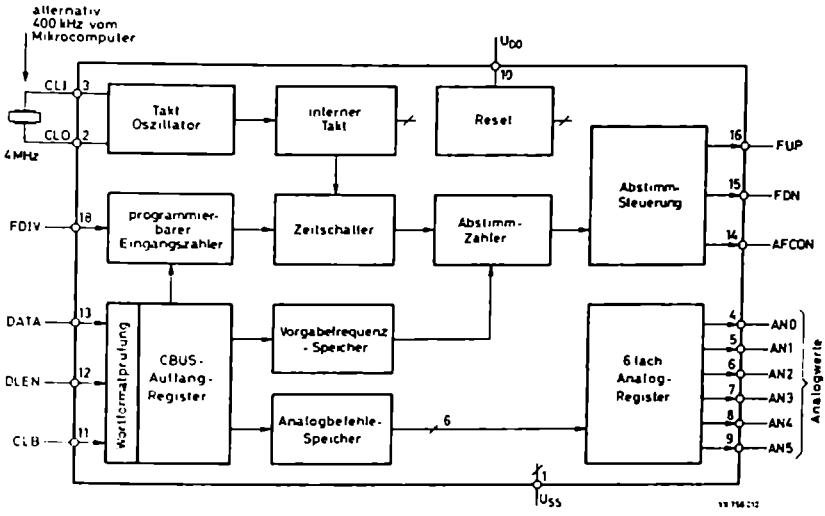


Anschluß		Anschlußbezeichnung	
1)	U_{SS}	0 V (Masse)	
9)	U_{DD}	+5 V	
4)	CLB	asynchrone Taktimpulse	CBUS
5)	DATA	Dateneingang	CBUS
6)	DLEN	Datenfreigabe	CBUS
7)	SAA	Eingänge zur Adressierung	
8)	SAB	Eingänge zur Adressierung	
2)	OSC	Oszillator Ausgang	
3)	CLK	Oszillator Schmitt-Trigger Eingang	
(16)	ANAL1	Analogwertausgänge	
(15)	ANAL2	Analogwertausgänge	
(14)	ANAL3	Analogwertausgänge	
(13)	ANAL4	Analogwertausgänge	
(12)	ANAL5	Analogwertausgänge	
(11)	ANAL6	Analogwertausgänge	
(10)	CLO	gepufferter Oszillatorausgang	

SAB 3034

Monolithisch integrierte N-Kanal-MOS-Schaltung
ABSTIMMSCHALTUNG FÜR FREQUENZSYNTHESE und
6fach D/A - WANDLER FÜR ANALOGFUNKTIONEN
in mikrocomputergesteuerten Fernseh-Abstimmsystemen

L (LOW)	≙	0
H (HIGH)	≙	1



Besonderheiten

- Abstimmung durch Vergleich der Vorgabefrequenz mit dem Ist-Wert. Digitales Abstimmfenster wählbar zu 250 kHz bzw. zu 500 kHz.
- Abstimmung mit AFC, Haltebereich wählbar zu 1 MHz bzw. zu 1,5 MHz
- 4 MHz-Quarzoszillator oder alternativ 400 kHz-Synchronisation vom Mikrocomputer
- die Abstimmimpulsbreite ist in 4 Stufen an die Tunerkennlinie anpaßbar
- einfaches Abstimminterface mit großer Stabilitätsreserve
- digitales Ausgangssignal für korrekte Abstimmung
- 6 A/D-Wandler für Analogfunktionen mit je 63 Stufen
- CBUS-Schnittstelle für 12 bit-Datenwörter

Kurzdaten				
Speisespannung	U_{DD}	=	5	V
Temperaturbereich	ϑ_U	=	0 ... +70	°C
Speisestrom	I_{DD}	=	18	mA

VALVO

SAB 3034

Allgemeine Beschreibung

Die Schaltung SAB 3034 ist eine Abstimmschaltung nach dem Frequenzsynthese-Prinzip und zugleich D/A-Wandler zur Ausgabe von 6 Analogspannungen für Lautstärke-, Klangsteller usw.

Über die CBUS-Schnittstelle werden 16 Steuerbefehle mit je 12 Bits eingegeben und bei gültiger Übertragung (12 bit-Datenwort, Startbit = 0) ins CBUS-Auffangregister eingelesen.

Von den 16 Steuerbefehlen bestimmen sechs das Abstimmfenster, den AFC-Haltebereich, die Abstimmgeschwindigkeit und die Frequenz. Weitere acht Befehle werden für die Analogfunktions-Steuerung verwendet.
Bei vorhandenem 400kHz-Mikrocomputer-Taktausgang (µC 8048) kann auf die Quarzbeschaltung des Oszillators verzichtet werden, der Takt wird am Oszillatoreingang CLI eingespeist. Die zwei restlichen Steuerbefehle werden zur Taktsteuerung intern/extern benötigt.
Der 12 bit- Frequenz- und Abstimmzähler ergibt eine Genauigkeit von $1024\ \text{MHz}/2^{12} = 250\ \text{kHz}$. Dieser Wert liegt mit Sicherheit im Fangbereich der AFC.

Die Frequenzvorgabe, maximal 1024 MHz, soll in 1 MHz-Schritten erfolgen (10 Bit). Durch einen weiteren Steuerbefehl kann die Frequenzvorgabe um 250 kHz/500 kHz/750 kHz erhöht werden. Das Zählergebnis am Ende der Meßzeit bewirkt die Ausgabe eines positiven bzw. eines negativen Abstimmsignals FUP bzw. FDN. Die Impulsdauer von FUP bzw. FDN hängt von der Größe der gemessenen Abweichung ab und beträgt maximal 2,5 ms.
Der Vorgang Messen/Abstimmen wiederholt sich so lange, bis das Zählergebnis den Wert Null erreicht hat, das bedeutet, daß der Tuner richtig abgestimmt ist.

6 Steuerbefehle addressieren die 6 Analogwertspeicher und stellen diese mithilfe von 6 bit in 63 Stufen ein. Die "Analogwertausgabe" erfolgt pulsbreitencodiert mit 6,25 kHz. Extern wird nur noch je ein RC-Glied benötigt.

Mit den restlichen zwei Steuerbefehlen kann die Analogwertausgabe unterbunden oder freigegeben werden.

Funktionsbeschreibung

1.) Die Ansteuerung des SAB 3034

Die Eingabe von Befehls- bzw. Datenwörtern erfolgt über eine serielle CBUS-Schnittstelle. Zur Übertragung eines 12 bit-Datenwortes ist ein Takt-Burst CLB mit 14 Taktimpulsen erforderlich, alternativ kann auch ein Takt-Dauersignal verwendet werden. Mit der fallenden Impulsflanke von CLB wird das an DATA anliegende Datenwort in das CBUS-Auffangregister des SAB 3034 eingeschoben, vorausgesetzt DLEN ist HIGH.
Damit keine falschen Daten angenommen werden, prüft die Schaltung SAB 3034, ob das Startbit = 0 ist, ob 12 Bits empfangen werden und ob während der gesamten Datenübertragung DLEN = HIGH ist (siehe Bild 1).

Initialisierung:
Nach dem Anlegen der Speisespannung muß zuerst Datenwort 1 oder Datenwort 2 übertragen werden, um die Schaltung betriebsbereit zu machen (u. a. Programmierung der Betriebsart des Taktoszillators, siehe Tabelle 1).

Befehlsarten:
Es sind drei verschiedene Befehlsarten zu unterscheiden (siehe Tabelle 1):

- die ersten sieben Datenwörter (B1 = HIGH) dienen der Initialisierung von Betriebszuständen und der Bestimmung von Frequenzablage, Abstimmfenster, AFC-Haltebereich und Abstimmgeschwindigkeit (siehe Tabelle 2).

- weitere acht Datenwörter (Befehle 9 bis 16) sind für die sechs Analogregister bestimmt (B0 und B1 = LOW). In den Befehlen 9 bis 14 bilden die Bits B2, B3 und B4 die Adressen und die Bits B5 bis B10 den 6 bit-Wert des angewählten Analogregisters, dessen Inhalt somit in 63 Stufen einstellbar ist. Die Befehle 15 und 16 können gleichzeitig alle Analogregister-Ausgänge sperren bzw. wieder freigeben.
  Mit dem Einschalt-Reset sind alle Analogausgänge auf Null gesetzt. Nach dem Empfang der Befehle 1 oder 2 (Initialisierung) sind alle Analogregister-Inhalte auf Null gesetzt und die Ausgänge freigegeben.

- das letzte Datenwort (B0 = HIGH) spricht den Speicher für die Frequenzvorgabe an. Mithilfe von 10 Datenbits (B1 ... B10) kann die Sollfrequenz im 1 MHz-Raster vorgegeben werden. Sollen kleinere Frequenzschritte erfolgen, so können durch den Befehl 3 (Frequenzablage einlesen) auch minimale Schritte von 250 kHz vorgegeben werden (siehe Tabelle 2). Durch die Initi-

alisierung der Schaltung nach dem Einschalten betragen die Abstimmschritte 500 kHz und der AFC-Haltebereich 750 kHz.

Tabelle 1 12 bit- Datenwörter 1 bis 16 S = Startbit

Befehl/Adresse	Datenbits B10	B9	B8	B7	B6	B5	Adreßbits B4	B3	B2	B1	B0	S
Initialisierung/100kHz-Takt	X	X					0	0	0	1	0	0
Initialisierung/4 MHz-Takt	X	X					0	0	1	1	0	0
Befehle nach Tabelle 2	X	X					0	1	0	1	0	0
Abstimmgenauigkeit 250 kHz	X	X	X	X	X	X	0	1	1	1	0	0
Abstimmgenauigkeit 500 kHz	X	X	X	X	X	X	1	0	0	1	0	0
Haltebereich AFC 500 kHz	X	X	X	X	X	X	1	0	1	1	0	0
Haltebereich AFC 750 kHz	X	X	X	X	X	X	1	1	0	1	0	0
unbenutzter Befehl	X	X	X	X	X	X	1	1	1	1	0	0
Analogspeicher 0							0	0	0	0	0	0
Analogspeicher 1							0	0	1	0	0	0
Analogspeicher 2							0	1	0	0	0	0
Analogspeicher 3							0	1	1	0	0	0
Analogspeicher 4							1	0	0	0	0	0
Analogspeicher 5							1	0	1	0	0	0
Analogausgabe frei	X	X	X	X	X	X	1	1	0	0	0	0
Analogausgabe gesperrt	X	X	X	X	X	X	1	1	1	0	0	0
Datenübertragung 10 bit-Frequenzvorgabe											1	0

Tabelle 2

Vorgabe der Betriebsarten für Frequenzablage und Abstimmgeschwindigkeit.

	B8	B7	B6	B5
Frequenzablage 0	X	X	0	0
Frequenzablage +250 kHz	X	X	0	1
Frequenzablage +500 kHz	X	X	1	0
Frequenzablage +750 kHz	X	X	1	1
Abstimmgeschw. 2,5 µs/250 kHz	0	0	X	X
Abstimmgeschw. 5 µs/250 kHz	0	1	X	X
Abstimmgeschw. 10 µs/250 kHz	1	0	X	X
Abstimmgeschw. 20 µs/250 kHz	1	1	X	X

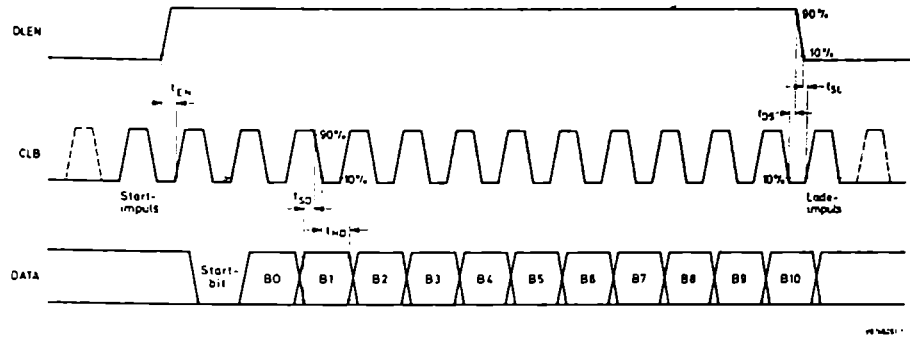


Bild 1 Einlesevorgang eines Datenwortes (Zeitangaben siehe Seite 15)

Analogwert-Ausgabe (Bild 2)

Jeder der sechs Analogwerte wird pulsbreitenmoduliert in 63 möglichen Stufen ausgegeben. Diese Impulse wiederholen sich alle 160 µs (64 Taktperioden). Extern werden die Impulse in einem RC-Filter integriert und dadurch die Analogspannung gewonnen. Durch die Befehle "Analogausgabe gesperrt" und "Analogausgabe frei" können alle Analogwert-Ausgänge gleichzeitig gesperrt bzw. wieder freigegeben werden.

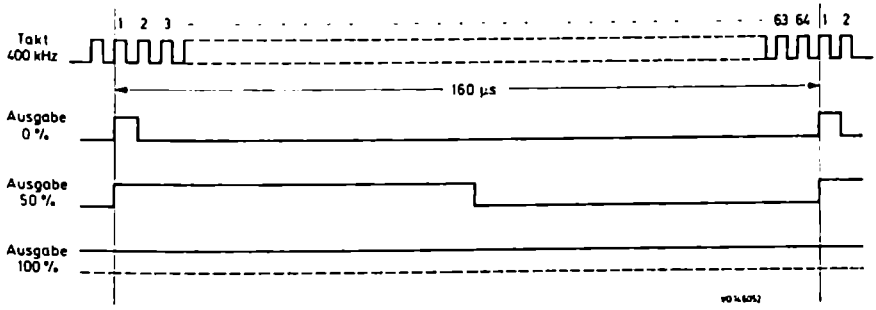


Bild 2 Ausgangssignale der Analogwert-Ausgabe

3.) Abstimmprinzip (siehe Bild 3)

Die Abstimmung auf einen Sender erfolgt in einer geschlossenen Regel-Schleife nach dem Frequenzsynthese-Prinzip. Der Schaltung SAB 3034 wird die - im Vorteiler SAB 1018 durch 256 geteilte - Tuner-Oszillatorfrequenz f_{osz} zugeführt. In einer definierten Zeit t_m (siehe Bild 4) wird dem Abstimmzähler die (nochmals im programmierbaren Vorteiler durch N3 geteilte) Frequenz $f_{osz}/256$ zugeführt und die Impulse mit der Vorgabefrequenz verglichen. Liegt das Zählergebnis im spezifizierten Bereich (Abstimmfenster), so wird AFCON = HIGH und die über die ZF wirkende AFC eingeschaltet. Gleichzeitig wird die erlaubte Frequenzabweichung auf den Wert des AFC-Haltebereich vergrößert.

Liegt das Zählergebnis außerhalb des spezifizierten Bereiches, so bleibt AFCON = LOW. Abhängig davon, daß das Zählergebnis größer oder kleiner Null ist, werden Abstimmimpulse FUP bzw. FDN ausgegeben, bis der Tuner richtig abgestimmt ist. Die Impulsbreite von FUP und FDN hängt von der Größe der gemessenen Abweichung ab und beträgt maximal 2,5475 ms. Nach beendeter Abstimmung wird der Zähler nochmals geladen, bevor die nächste Frequenzmessung beginnt.

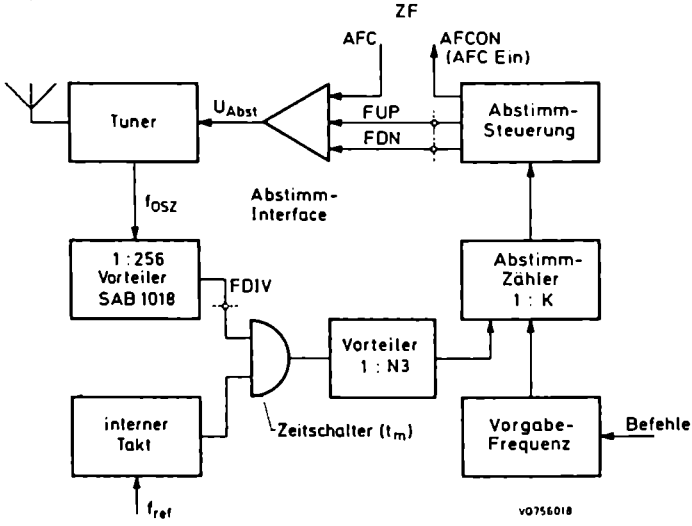


Bild 3 PLL-Abstimmprinzip

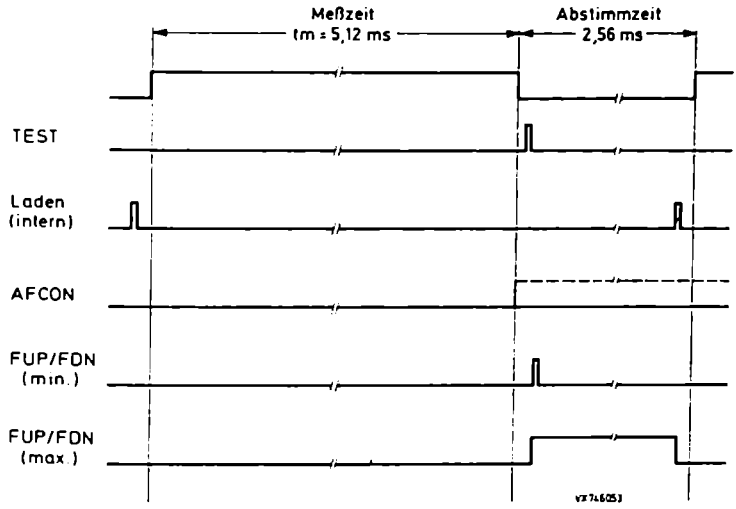


Bild 4 Impulsdiagramm für den Frequenz-Meßvorgang

4.) Frequenzmessung

In der geschlossenen Abstimmschleife gilt für den Tuner-Oszillater

$$f_{osz} = \frac{256 \cdot N3}{N2} \cdot f_{ref} \cdot K$$

dabei sind
f_{ref} = 400 kHz (vom internen Taktoszillator)
N3 = Teilerzahl des internen Vorteilers
K = programmierbarer Faktor
N2 = siehe weiter unten

Die Abstimmgenauigkeit ist definiert durch

$$\Delta fi = \frac{256 \cdot N3}{N2} \cdot f_{ref}$$ und beträgt, aufgrund der Zählerlänge von 12 bit und der maximalen Frequenzvorgabe von 1 GHz

$$\Delta fi = \frac{1 GHz}{2^{12}} = 250 kHz$$ und liegt damit innerhalb des AFC-Fangbereiches.

In der Praxis wird N3 = 5 gesetzt. Mit f_{ref} = 400 kHz gilt somit für N2

$$N2 = \frac{256 \cdot N3}{250 kHz} \cdot 400 kHz = 2048$$

Die Frequenzmeßzeit f_m ist

$$f_m = \frac{N2}{f_{ref}} = 2048 \cdot 2{,}5\mu s = 5{,}12 ms$$

In der Abstimmzeit von 2,56 ms werden Abstimmimpulse FUP bzw. FDN erzeugt, deren minimale Impulsbreite 2,5 µs für jede 250 kHz Frequenzabweichung ist. Weil N3 = 5 ist, beträgt der verbleibende Frequenzfehler

$$f_{er} = \frac{\Delta fi}{N3} = 50 kHz$$

5.) Das Abstimmfenster Δft

Wird eine Abstimmung eingeleitet, so wird die Tuner-Oszillatorfrequenz f_{osz} bis auf einen Restfehler abgestimmt, der durch Lage und Breite des Abstimmfensters Δft bestimmt ist, Breite und Lage von Δft ergeben sich wie folgt:
Bekanntlich ist $f_{ZF} = f_{osz} - f_{BT}$ (BT = Bildträger der Sendefrequenz)
Beim Einschalten der AFC soll gelten:

$$f_{ZF} = f_{osz} \pm \Delta ft \pm f_{er} - f_{BT} (MHz)$$

Für den gewünschten Wert f_{ZF} = 38,9 MHz beträgt der maximale Wert $f_{ZF}(+)$

$$f_{ZF}(+) = (38,9 + \Delta ft + 0,05)\ \text{MHz}$$

Wegen der Nachbarkanal-Tonfalle gilt $f_{ZF}(+) < 40,4$ MHz. Daraus folgt:

$$\Delta ft + 50\text{kHz} = 1,5\ \text{MHz}$$

in praxi ist $\underline{\pm \Delta ft \quad < \quad 500\ kHz}$ ausreichend.

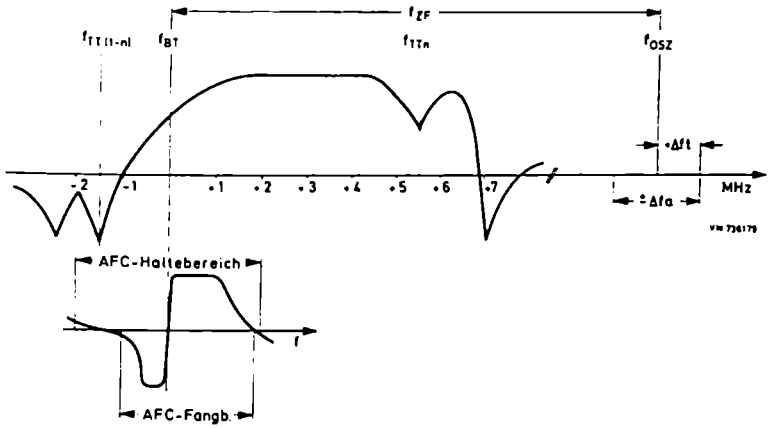


Bild 5 Nachstimm-Beispiel

Die minimal zulässige Zwischenfrequenz $f_{ZF}(-)$ wird vom Tonträger des Nachbarkanals $f_{TT(n-1)}$ bestimmt. Im VHF-Band beträgt die Bandbreite b = 7 MHz, entsprechend gilt .

$$f_{TT(n-1)} = (f_{BT\ n} - 1,5)\ \text{MHz}$$

Daraus folgt
$$f_{ZF}(-) = f_{osz} - \Delta ft - f_{er} - f_{BT(n)} + 1,5\ \text{MHz}$$
$$= 40,4 - (\Delta ft - 0,05)$$

Erforderlich ist $f_{ZF}(-) = 40,4$ MHz, wenn $\Delta ft = 0$ ist.

Die Berechnungen zeigen, daß das Abstimmfenster Δft nur positiv sein darf.

5.) AFC-Haltebereich Δfa

Befindet sich die gemessene Frequenz im Abstimmfenster Δft, so ist die AFC wirksam (AFCON = HIGH). Gleichzeitig wird die erlaubte Frequenzabweichung auf den Wert des AFC- Haltebereichs Δfa ausgedehnt.
Für das Aufsuchen von Sendern im Kanalbereich, aber abweichend von den Normfrequenzen, wird die Vorgabefrequenz in Schritten von 1 MHz geändert und der AFC-Haltebereich Δfa = 750 kHz gewählt. Dadurch wird gewährleistet, daß sich die AFC-Haltebereiche ±Δfa überlappen.
Die Schaltung SAB 3034 bietet zwei Abstimmfenster Δft und zwei AFC-Haltebereiche Δfa an, welche voneinander unabhängig verwendet werden können.

6.) Programmierbarer Faktor K

Der Faktor K errechnet sich aus $f_{osz} = f_{BT} + f_{ZF}$. Für Normfrequenzen nach CCIR-Norm B und G ist

$$f_{osz} = X{,}25 + 38{,}9 = (X + 39){,}15 \text{ MHz}$$ (X ist eine ganze positive Zahl)

(X + 39) ist der Faktor K. Die verbleibenden 150 kHz werden durch Voreinstellung des internen Vorteilers korrigiert.

In Tabelle 3 wird das Beispiel einer Frequenzmessung gezeigt. Zur Vereinfachung wird die Messung von 1,15 MHz gezeigt, dabei sind a + Δft=250 kHz und $a^+/-\Delta fa$ = 750 kHz groß.

7.) Die Abstimmgeschwindigkeit

Im Normalfall beträgt diese 2,5 µs/ 250 kHz. Die Abstimmsteilheiten der Tuner sind je nach Frequenzband unterschiedlich. Deswegen läßt sich der SAB 3034 (einschließlich Abstimm-Interface) an die Abstimmsteilheiten, durch Verändern der Abstimmimpulsdauer bzw. der Ladungseinheit (Strom mal Zeit), anpassen.
Zur Auswahl stehen 2,5 oder 5 oder 10 oder 20 µs/250 kHz (siehe Tab.2).

Tabelle 3 Beispiel einer Frequenzmessung f = 1,15 MHz

Vorteiler N3 = 5	Frequenzzähler-Inhalt	
111	001000000000	← Frequenz einlesen } Korrektur 150 kHz
011		
101		
001		
110		
010		
100		
000		
001	110000000000	
110		
010		
100		
000		
001	010000000000	
110		
010		
100		
000		
001	100000000000	
110		
010		
100		
000		
001	000000000000	} 0 < +Δft < 250 kHz
110		
010		
100		
000		
001	111111111111	
110		
010		
100		
000		
001	011111111111	
110		
010		
100		
000		
001	101111111111	
110		
010		
100		
000		
001	001111111111	
110		
010		
100		
000		
001	110111111111	

} Δfa = ±750 kHz

8.) Einschalt-Reset

Beim Anlegen der Speisespannung (dU/dt < 4 V/ms) findet in der Schaltung SAB 3034 ein Reset statt, es werden:

- Analogausgänge A0 ... A5 = LOW
- Ausgänge FDN, AFCON = LOW
- Ausgang FUP = HIGH
- das CBUS-Auffangregister wird zurückgesetzt
- Schaltung für Systemtakt 400 kHz vorbereitet

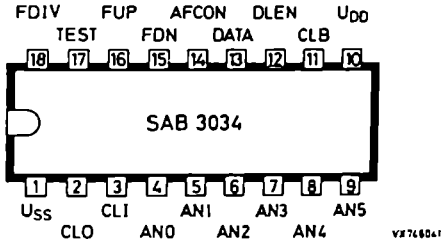
Die Schaltung muß anschließend durch das erste oder das zweite Datenwort aus Tabelle 1 initialisiert werden, danach sind:

- die Analogregister auf den Wert Null gesetzt
- alle Ausgänge freigegeben
- Δft = 500 kHz und Δfa = 750 kHz gesetzt
- die Kontrollbits für Frequenzablage und Abstimmgeschwindigkeit geladen
- alle übrigen Logikteile in einen definierten Ausgangszustand gesetzt.

Absolute Grenzwerte

Speisespannung	U_{DD}	=	max.	7,5	V
	$-U_{DD}$	=	max.	0,3	V
Eingangsspannung	U_I	=	max.	7,5	V
	$-U_I$	=	max.	0,3	V
Eingangsstrom	I_I	=	max.	0,5	mA
Ausgangsspannung	U_Q	=	max.	15	V
	$-U_Q$	=	max.	0	V
Verlustleistung pro Ausgang	P_Q	=	max.	20	mW
Verlustleistung pro Gehäuse	P_{tot}	=	max.	600	mW
Umgebungstemperatur	ϑ_U	=	0 ...	+70	°C
Lagerungstemperatur	ϑ_S	=	-10 ...	+85	°C

Gehäuse Epoxid-Plastik, 18 Anschlüsse



Anschluß		Signal	
(1)	U_{SS}	Masse (0 V)	
(10)	U_{DD}	+5 V Speisespannung	
(13)	DATA	Datenwort	CBUS
(12)	DLEN	Freigabe	CBUS
(11)	CLB	Takt-Burst	CBUS
(18)	FDIV	Frequenz vom Vorteiler	
(3)	CLI	Oszillator-/Takteingang	
(2)	CLO	Oszillatorausgang an Quarz	
(16)	FUP	Abstimmimpulse +	
(15)	FDN	Abstimmimpulse -	
(14)	AFCON	Abstimmindikator-Ausgang	
(17)	TEST	Testanschluß. LOW ≙ Betrieb	
(4)	AN0	Analogwertausgänge 1 bis 6	
(5)	AN1		
(6)	AN2		
(7)	AN3		
(8)	AN4		
(9)	AN5		

Statische Kenn- und Betriebswerte bei U_{SS} = 0, U_{DD} = 5 V, ϑ_U = 0...+70 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bemerkungen
Speisespannungsbereich	U_{DD}	=	4,5	5	5,5	V	
Speisestrom	I_{DD}	=	-	18	40	mA	
Eingänge DATA, DLEN, CLB							
Eingangsspannung HIGH	$U_{I\,H}$	=	2,4V	-	U_{DD}		
Eingangsspannung LOW	$U_{I\,L}$	=	-0,3	-	0,8	V	
Eingangs-Reststrom	I_R	=	-	-	20	µA	U_I=-0,3..5,5 V
Eingang FDIV							
Eingangsspannung HIGH	$U_{I\,H}$	=	2,4V	-	U_{DD}		
Eingangsspannung LOW	$U_{I\,L}$	=	-0,3	-	0,6	V	
Eingangs-Reststrom	I_R	=	-	-	20	µA	U_I=-0,3..5,5 V
Eingang TEST an Masse legen							
Ausgänge AN0...AN5, FUP, FDN, AFCON ("open-drain"-Ausgänge)							
Ausgangsspannung HIGH	$U_{Q\,H}$	=	-	-	12	V	
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,4	V	I_{QL}= 1 mA
Ausgangsstrom	$I_{Q\,L}$	=	-	1	10	mA	
Ausgangs-Reststrom	I_R	=	-	-	10	µA	U_{QH}= 5,5 V
Takt-Oszillator							
Triggereingang CLI							
Eingangsspannung HIGH	$U_{I\,H}$	=	3	-	-	V	
Eingangsspannung LOW	$U_{I\,L}$	=	-	-	0,8	V	
Gegentaktausgang CLO							
Ausgangsspannung HIGH	$U_{Q\,H}$	=	-	-	U_{DD}		
Ausgangsspannung LOW	$U_{Q\,L}$	=	-	-	0,5	V	
Ausgangsstrom LOW	$I_{Q\,L}$	=	-	-	0,1	mA	

Dynamische Kenn- und Betriebswerte bei U_{SS} = 0, U_{DD} = 5 V, ϑ_U = 0...+70 °C, sofern nicht anders angegeben.

		min.	typ.	max.		Bemerkungen
Eingänge DATA, DLEN und CLB						
Übergangszeiten	$t_{LH} = t_{HL}$ =	-	-	1	µs	
weitere Zeiten nach Bild 1:						
DATA set-up-time for DATA to CLB	t_{SD} =	500	-	-	ns	
DATA hold-time for DATA to CLB	t_{HD} =	150	-	-	ns	
enable set-up-time for DLEN to CLB	t_{EN} =	500	-	-	ns	
disable set-up time for CLB to DLEN	t_{DS} =	300	-	-	ns	
set-up-time for DLEN to CLB for load pulse	t_{SL} =	400	-	-	ns	

(Taktfrequenz siehe folgende Seite)

Eingangssignal FDIV						
Übergangszeiten	$t_{LH} = t_{HL}$ =	65	-	-	ns	
Impulsdauer	$t_{wL} = t_{wH}$ =	60	-	-	ns	
Takt-Oszillatoreingang CLI (400 kHz-Einspeisung)						
Übergangszeiten	$t_{LH} = t_{HL}$ =	-	-	1	µs	
Impulsdauer HIGH	t_{wH} =	0,4	-	-	µs	
Impulsdauer LOW	t_{wL} =	1,7	-	-	µs	
Speisespannung-Anstiegssteilheit						
	dV/dt =	-	0,02	4	V/ms	

Dynamische Kenn- und Betriebswerte, Fortsetzung

			min.	typ.	max.		Bemerkungen
Ausgänge AN0...AN5, FUP, FDN, AFCON (R_L = 12 kΩ, C_L < 1 nF, an CL1 mit 400 kHz synchronisiert)							
Übergangszeit	t_{HL}	=				ns	
Taktfrequenz CLB							
Taktfrequenz CLB	f	=	0	-	66	kHz	
a) 400 kHz-Synchronisation f_o durch Mikrocomputer an CL1							
Tastverhältnis		=	0,5	-	0,8		
Impulsdauer CLB = HIGH(90%)	t_{wH}	=	$\frac{1}{3 \cdot f_o}$	-	-	s	
Impulsdauer CLB = LOW (10%)	t_{wL}	=	$\frac{1}{f_o}$	-	-	s	
b) Quarzoszillator beschaltet							
Quarzfrequenz	f_o	=	1	-	4	MHz	
Impulsdauer CLB = HIGH(90%)	t_{wH}	=	$\frac{1}{30 \cdot f_o}$	-	-	s	
Impulsdauer CLB = LOW (10%)	t_{wL}	=	$\frac{1}{10 \cdot f_o}$	-	-	s	
(empfohlen wird der Quarz SQ 4818 S von Valvo, Bestellnummer 4322 143 04090)							

DATEN VORLÄUFIGER MUSTER

SAB 3035
SAB 3036
SAB 3037

Monolithisch integrierte bipolare Schaltung für
FREQUENZSYNTHESE - ABSTIMMUNG, ANALOGWERTSTEUERUNG
und KONTROLLFUNKTIONEN
mit serieller I^2C-Bus-Schnittstelle

SAB 3036 ohne Analogwertausgänge, Gehäuse mit 18 Anschl.

SAB 3037 mit 4 statischen Analogwertausgängen, Gehäuse mit 24 Anschlüssen.

Besonderheiten

- I^2C-Bus-Schnittstelle, adaptiert auf Mikrocomputer der Familien MAB 8400 (NMOS) und PCF 84C00 (CMOS)
- umfassende Software-Steuerung der folgenden Funktionen
- Abstimmung durch Vergleich der heruntergeteilten Tuner-Oszillatorfrequenz mit dem vorgegebenen Sollwert und Ausgabe der Tuner-Abstimmspannung
- Integrator-Operationsverstärker auf dem Chip
- externer Vorteiler, wählbar zu 1:256 oder 1:64
- Abstimmung ohne AFC in 50 kHz-Schritten (rein digitale quarzstabile Abst.)
- Analogeingänge für die wahlweise Mitbenutzung einer aktiven AFC
- Abstimmung mit AFC, digitales Abstimmfenster wählbar zu 200/400 kHz und AFC-Haltebereich wählbar zu 800/1600 kHz
- Abstimmsteilheit an die Tunerkennlinien anpaßbar
- AFC-Durchgriff wählbar
- vier kurzschlußfeste Leistungsausgänge (50 mA) zur Bereichs- und Bandumschaltung
- acht statische D/A-Wandler zur Ausgabe von Analogwerten in je 63 Stufen
- vier Ein-/Ausgabeports (davon zwei triggerbar)
- 4 MHz-Oszillator mit nur einem Anschluß

Kurzdaten

Speisespannung	U_{CC1}	=	12	V
Abstimmspannung an Tuner	U_{Abst}	=	0,6 ... 30	V
Analogwert-Gleichspannung	U_{DAC}	=	0,5 ... 11,5	V
Bereichsschalter-Speisespannung	U_{CC2}	=	5 ... 16	V
Eingangsempfindlichkeit für FDIV	$U_{I\ FDIV}$	=	typ. 100	mV
Eingangsempfindlichkeit für AFC	$U_{I\ AFC}$	=	±500	mV
Abstimmschritte (15 bit-Auflösung)	Δf	=	50	kHz
Digitale Ein-/Ausgangsspannungen	U	=	TTL-kompatibel	

VALVO

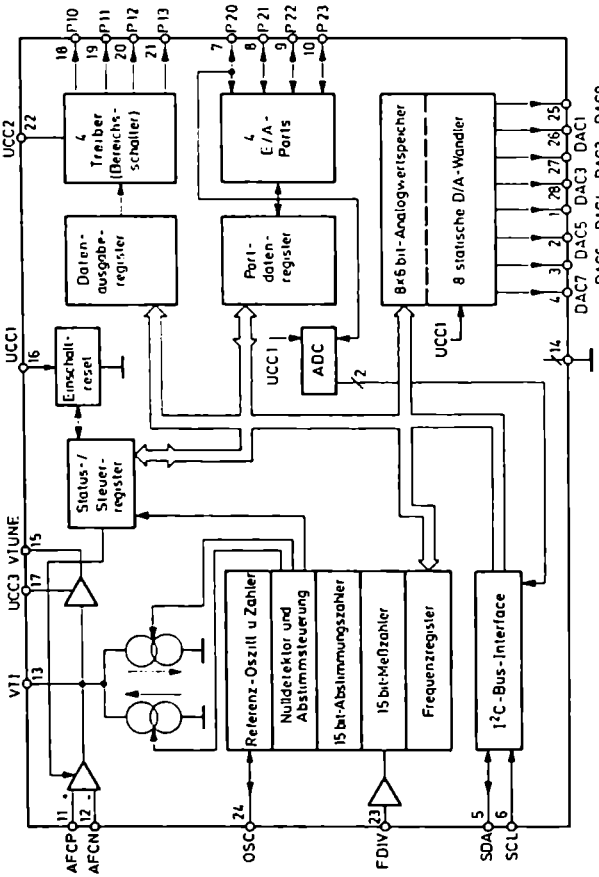


Bild 1 Blockschaltung SAB 3035, ausführliches Datenblatt auf Anfrage

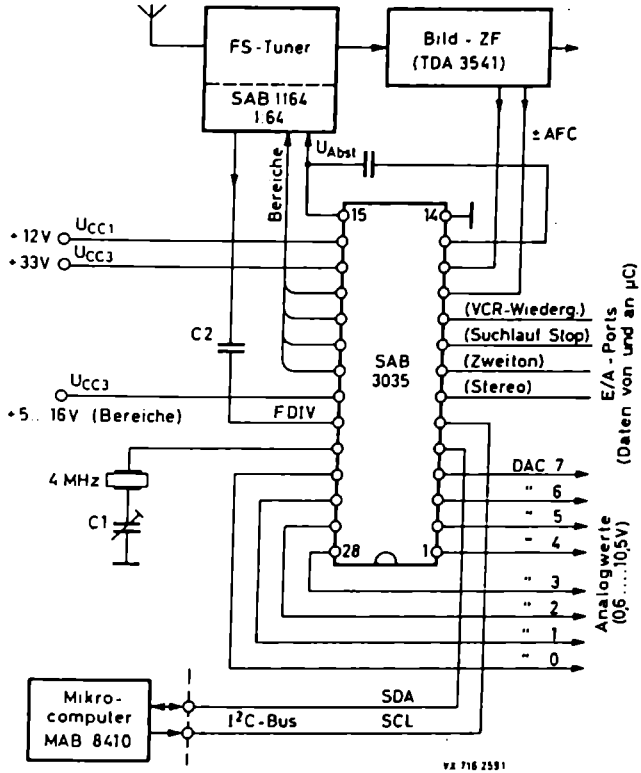


Bild 2 Applikation, VTS-Konzept mit SAB 3035

Allgemeine Beschreibung

Die Kombination analoger und digitaler Schaltungstechniken im SAB 3035 reduziert die Außenbeschaltung für ein Frequensynthese-Abstimmsystem auf ein Minimum. Die Schaltung umfaßt einen 30 V-Abstimmungsverstärker, vier Speisstromausgänge für typ.50 mA für die Bandumschaltung, acht statische Analogwertausgänge (Siebglieder nicht mehr erforderlich), einen empfindlichen HF-Eingangsverstärker, einen Referenz-Quarzoszillator (nur ein Anschluß) und einen AFC-Verst.

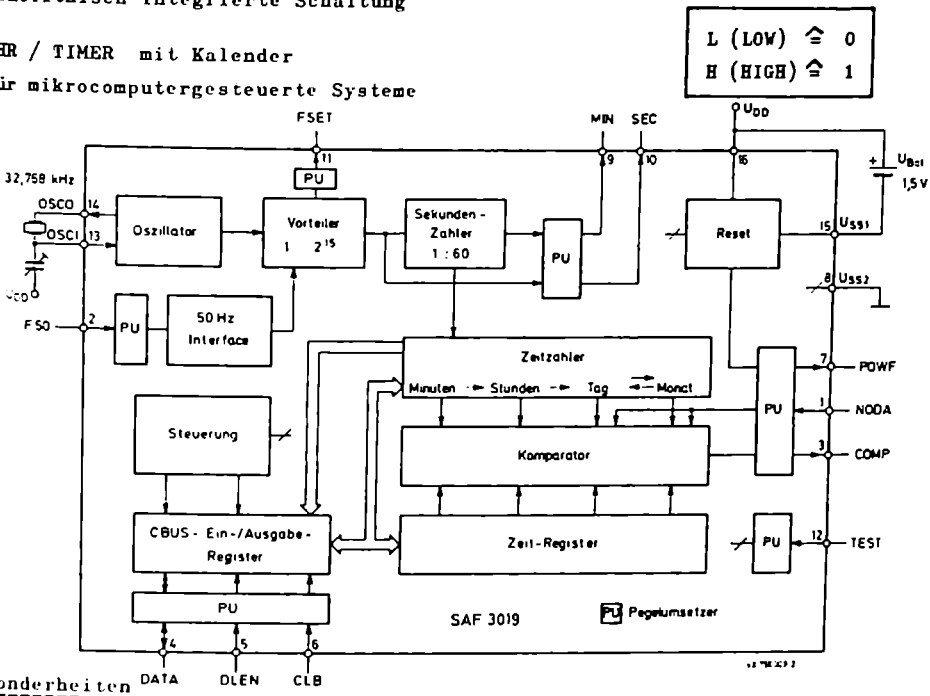
Die Funktionen des SAB 3035 werden durch einen Mikrocomputer (zB. der MAB8400-Familie) über den I^2C-Bus gesteuert. Eine Übertragung besteht aus Schaltungsadresse, Subadresse und Daten, jeweils aus einem Byte. Das Lesen der zwei Statusregister des SAB 3035 wird durch den Mikrocomputertakt gesteuert. Zusätzlich zu den I^2C-busspezifischen "general call" und Reset-Befehlen können mit drei Bytes alle Anweisungen übertragen werden.

SAF 3019

Monolithisch integrierte Schaltung

UHR / TIMER mit Kalender

für mikrocomputergesteuerte Systeme



Besonderheiten

- bidirektionale serielle CBUS - Schnittstelle (asynchron) zur Ein-/Ausgabe von Minute, Stunde, Tag und Monat
- zusätzliche Impulsausgänge für Sekunde und Minute
- Zeit - Register zum Vorgeben einer Schaltzeit
- batteriebetriebener 32,768 kHz - Quarzoszillator als Zeitbasis
- wahlweise auch 50 Hz - Netzsynchronisation mit Priorität

Kurzdaten:

Speisespannung	U_{DD}	=	5	V
Batteriespannung bei ϑ_U = 0...+70°C	U_{Bat}	=	1,3...2,6	V
bei ϑ_U = -40...+85°C	U_{Bat}	=	1,5...2,6	V
Batteriestrom bei U_{Bat} = 1,5 V	I_{Bat}	=	10	µA
Quarzfrequenz	f_Q	=	32,768	kHz
Alternative Zeitbasis (Anschluß 2)	f_{F50}	=	50	Hz
Taktfrequenz für serielle Schnittstelle	f_S	=	0...100	kHz

VALVO

SAF 3019

Allgemeine Beschreibung

Die Schaltung SAF 3019 enthält eine Digitaluhr für Minute, Stunde, Tag und Monat sowie ein zusätzliches Register zur Vorgabe einer Schaltzeit ebenfalls für Minute, Stunde, Tag und Monat. Im Zeitzähler wird automatisch, je nach Monatslänge, ein Zyklus von 28, 30 oder 31 Tagen berücksichtigt.

Zeitbasis ist ein batteriebetriebener 32,768 kHz-Quarzoszillator oder die 50 Hz-Netzsynchronisation, welche Priorität besitzt. Bei Netzausfall erfolgt die Umschaltung automatisch, sofern der Quarzoszillator beschaltet ist.

Die Schaltung ist für eine Ansteuerung durch einen Mikrocomputer vorgesehen. Der Datenverkehr, wie das Stellen und Auslesen des Zeitzählers und des Zeitregisters, erfolgt über eine serielle 3-Draht Schnittstelle (CBUS). Ein Mikrocomputer übernimmt dann die Aufbereitung der Daten und die Ansteuerung einer Anzeigeeinheit.

Die Uhr selbst wird allein aus einer Batterie versorgt. Der Batteriestrom beträgt nur wenige µA. Nur für den Datenverkehr und die Ausgabe von Impulsen benötigt die Schaltung zusätzlich die 5 V-Speisespannung.

Funktionsbeschreibung

1) Oszillator und Vorteiler, Ausgänge OSCO, FSET und Eingänge OSCI, F50

Der Ausgang OSCO und der Eingang OSCI bilden mit einem externen Uhrenquarz von 32,768 kHz den Referenzoszillator. Weitere Oszillatorbeschaltung siehe Bild 3.
Die Oszillatorfrequenz von 32,768 kHz wird in einem Vorteiler durch 256 und nochmals durch 128 geteilt, der daraus resultierende Sekundenimpuls steuert den Zeitzähler an. Am Ausgang FSET steht die durch 256 geteilte Oszillatorfrequenz (128 Hz) zur Verfügung, um eine einfache Frequenzmessung beim Feinabgleich des Oszillators zu ermöglichen, ohne den Oszillator zu belasten.

Bei netzsynchronem Betrieb der Uhr sind an den Eingang F50 50 Hz-Impulse zu legen, die Sekundenimpulse für den Zeitzähler werden durch Teilung der F50-Impulse durch 50 gewonnen. Der Eingang F50 hat eine Schmitt-Trigger-

Charakteristik, so daß auch langsam ansteigende Impulsflanken angeboten werden dürfen (siehe Bild 4).

Wird kein netzsynchroner Betrieb gewünscht, so muß der Eingang F50 an Masse (U_{SS2}) gelegt werden.

2) Zeitzähler, Ausgänge SEC und MIN

Die Sekundenimpulse werden von einem (nicht direkt auslesbaren) Sekundenzähler gezählt und nach 60 Sekunden an die weiteren Zähler für Minute, Stunde, Tag und Monat übertragen. Diese weiteren Zähler können über die CBUS-Schnittstelle von einem Mikrocomputer gesetzt und ausgelesen werden. Die Zählzyklen sind in Tabelle 1 beschrieben:

Zähler	Zählerzyklus	Übertrag bei Zählstand	Stand des Monatszählers
Minuten	00...59	59 → 00	1 ... 12
Stunden	00...23	23 → 00	1 ... 12
Tage	01...28	28 → 01 [1)]	2
		oder 29 → 01 [1)]	2
	01...30	30 → 01	4,6,9,11
	01...31	31 → 01	1,3,5,7,8,10,12
Monate	01...12	12 → 01	

Tabelle 1 Zählzyklen und Überträge

1) durch einen Setzbefehl kann für Schaltjahre der 29. 2. eingeschoben werden, der Monatsübertrag erfolgt dann zum 1. 3.

Mit jedem Übergang von Sekunde auf Minute erfolgt synchron mit der fallenden Flanke des Minutenimpulses das Setzen eines internen Flipflops "Zeitwechsel erfolgt". Dieser Zustand wird auf dem CBUS gemeldet, dadurch, daß der Ein-/Ausgang DATA auf LOW gesetzt wird. Die Schaltung SAF 3019 kann sich nicht auf DATA melden, so lange DLEN = HIGH ist. Erst ein Befehl "Adressieren/Auslesen" oder "Setzen" löscht das Flipflop wieder.

Die Sekunden- und Minutenimpulse an den Ausgängen SEC und MIN haben ein Tastverhältnis von 0,5 .

Funktionsbeschreibung (Fortsetzung)

3) Komparator, Ausgang COMP und Eingang NODA

Das Zeitregister für eine vorzugebende Schaltzeit ist ein 24 bit-Speicher, der ebenfalls über die CBUS-Schnittstelle gesetzt und ausgelesen wird. Bei Übereinstimmung der Zeiten im Zeitzähler und im Zeitregister wird der Ausgang COMP für die Dauer einer Minute HIGH.
Der Vergleich des Zeitzählers mit dem Zeitregister kann wahlweise auf der Basis von Minute, Stunde, Tag und Monat (d.h. Uhrzeit und Datum) oder nur auf der Basis von Minute und Stunde (d.h. täglich) erfolgen. Er wird beim Setzen des Monatsregisters (Tabelle 3) durch das Bit UC und den Eingang NODA gesteuert:

Vergleich mit Datum: UC = 0 und NODA = LOW
Vergleich täglich : UC = 1 oder NODA = HIGH

4) CBUS-Schnittstelle

Der Datenverkehr von der Schaltung SAF 3019 zum Mikrocomputer (Auslesen) und umgekehrt (Setzen) erfolgt über die Leitung DATA (Ein-/Ausgang), DLEN (Eingang) und CLB (Eingang). Daten und Adressen werden seriell über die Leitung DATA übertragen, gleichzeitig müssen Taktimpulse vom Mikrocomputer an CLB erzeugt werden. Die Länge der Datenübertragung wird durch die Zahl der CLB-Impulse, innerhalb des durch DLEN = HIGH gegebenen Fensters, bestimmt.

Die Schaltung verfügt über eine interne Wortformat-Überprüfung: Es werden nur die nachfolgend aufgeführten Wortlängen als gültige Übertragung akzeptiert, deshalb lassen sich die Leitungen CLB, DATA und DLEN auch zum Ansteuern anderer Schaltungen verwenden.

Die folgenden Datenformate werden akzeptiert:

1. Adressieren (3 bit + 1 Startbit)
2. Setzen (10 bit + 1 Startbit)

Auf jeden Befehl "Adressieren" muß unmittelbar das Auslesen der Daten (7 bit) folgen. Der Befehl "Setzen" beinhaltet die Adressierung.

Mit jedem Befehl (bzw. jedem Befehlszyklus Adressieren/Auslesen) lassen sich 2 Ziffern des Zeitzählers bzw. des Zeitregisters lesen oder setzen. Für ein vollständiges Auslesen bzw. Setzen sind somit 4 Zyklen Adressieren/Auslesen oder 4 Befehle Setzen erforderlich.

4.1) Auslesen

Zunächst werden mit dem Befehl Adressieren die Bits S, A0 und A1 vom Mikrocomputer zum SAF 3019 übertragen, mit dem nächsten Befehl Auslesen wird dann der Inhalt der selektierten Dekaden vom SAF 3019 zum Mikrocomputer im BCD-Code übertragen.

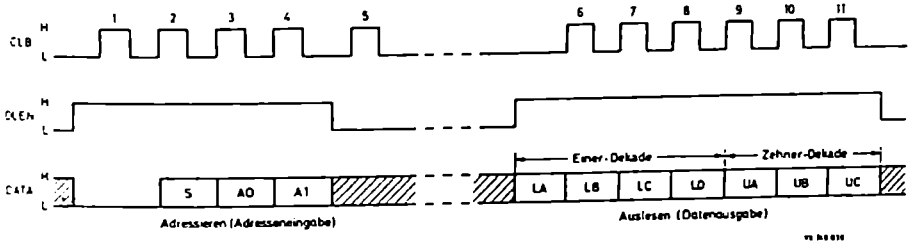


Bild 1 Datenformat für einen Zyklus Adressieren/Auslesen

S	A0	A1	LA	LB	LC	LD	UA	UB	UC	Befehl	
0	1	1	D	D	D	D	D	D	D	Auslesen Zähler für	Minute
0	0	1	D	D	D	D	D	D	0		Stunde
0	1	0	D	D	D	D	D	D	0		Tag
0	0	0	D	D	D	D	D	0	0		Monat
1	1	1	D	D	D	D	D	D	D	Auslesen Register für	Minute
1	0	1	D	D	D	D	D	D	0		Stunde
1	1	0	D	D	D	D	D	D	0		Tag
1	0	0	D	D	D	D	D	0	0		Monat

D = Datenbit

Tabelle 2 Zuordnung der selektierten Dekaden zu den Adreßbits und Art der Auslese-Befehle

Funktionsbeschreibung (Fortsetzung)

4.2) Setzen

Mit dem Befehl Setzen werden sowohl die Adressbits S, A0 und A1 als auch die in die selektierten Dekaden einzuschreibenden Daten im BCD-Code vom Mikrocomputer zum SAF 3019 übertragen. Mit dem letzten Bit UC lassen sich hierbei Sonderfunktionen steuern.

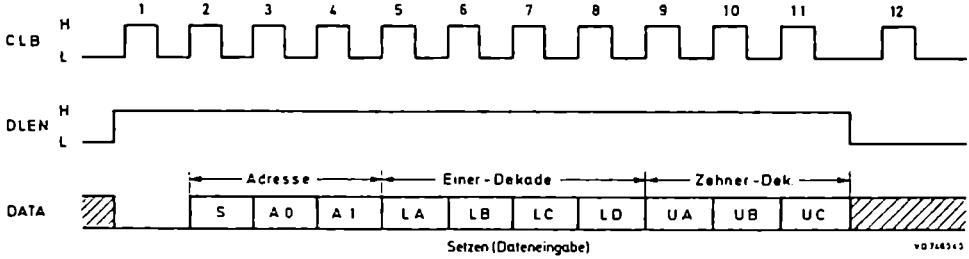


Bild 2 Datenformat für einen Befehl "Setzen"

S	A0	A1	LA	LB	LC	LD	UA	UB	UC	Befehl
0	1	1	D	D	D	D	D	D	D	Setzen Minutenzähler
0	0	1	D	D	D	D	D	D	X	Setzen Stundenzähler
0	1	0	D	D	D	D	D	D	X	Setzen Tageszähler
0	0	0	D	D	D	D	D	X	1	Setzen Monatszähler
0	0	0	X	X	X	X	X	X	0	Sekundenzähler rücksetzen
1	1	1	D	D	D	D	D	D	D	Setzen Minutenregister
1	0	1	D	D	D	D	D	D	X	Setzen Stundenregister
1	1	0	D	D	D	D	D	D	X	Setzen Tagesregister
1	0	0	D	D	D	D	D	X	0	Setzen Monatsregister, Vergleich mit Datum
1	0	0	D	D	D	D	D	X	1	Setzen Monatsregister, Vergleich ohne Datum

D = Datenbit, X = 1 oder 0

Tabelle 3 Zuordnung der selektierten Dekaden zu den Adreßbits und Art der möglichen Setz-Befehle.

Ein Setzbefehl für den Zeitzähler hält diesen nicht an, es wird auch kein Übertrag an eine nichtselektierte Einheit erzeugt.
Der Setzbefehl mit S = 0, A0 = 0, A1 = 0 (Monat adressiert) und UC = 0 setzt Vorteiler und Sekundenzähler zurück. Falls der Sekundenzähler zwischen 30 und 59 steht, wird ein Übertrag für den Minutenzähler erzeugt.
Mit diesem Befehl läßt sich die Uhr auf einfache Weise nachstellen, sofern die Abweichung kleiner als ±30 Sekunden ist.

5) Pegelumsetzer (PU)

Die Schaltung SAF 3019 arbeitet mit der niedrigen Batteriespannung. Um die Anpassung an einen Mikrocomputer zu vereinfachen, hat sie an den Ein-/Ausgängen Pegelumsetzer. Die Ausgänge können jeweils einen TTL-Eingang treiben. Die Pegelumsetzer benötigen die 5 V-Speisespannung zwischen den Anschlüssen U_{DD} und U_{SS2}.

6) Spannungsüberwachung, Ausgang POWF

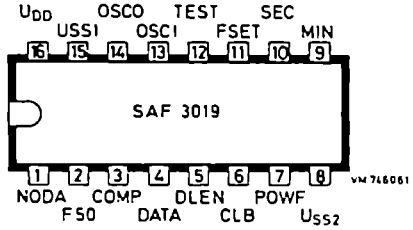
Falls die Spannung der Batterie $U_{Bat} = U_{DD} - U_{SS1}$ einen Wert U_{POWF} unterschreitet, so wird der Ausgang POWF (power failure) HIGH gesetzt. Die Schaltschwelle U_{POWF} liegt oberhalb der minimalen Batteriespannung U_{Bat}, die für eine einwandfreie Funktion der Logik erforderlich ist ($U_{Bat\,F}$).
Solange $U_{Bat} < U_{POWF}$ ist, ist kein Datenverkehr über die CBUS-Schnittstelle möglich, die Uhr läuft jedoch noch weiter, solange U_{Bat} nicht noch weiter absinkt.
Wird U_{Bat} wieder größer als U_{POWF}, wird die CBUS-Schnittstelle sofort wieder freigegeben und POWF bleibt zunächst noch HIGH. Erst mit dem nächsten Setz-Befehl wird POWF wieder LOW.
Achtung: Während des Austausches der Batterie muß die 5 V-Speisespannung U_{DD} ausgeschaltet sein.

7) Eingang TEST

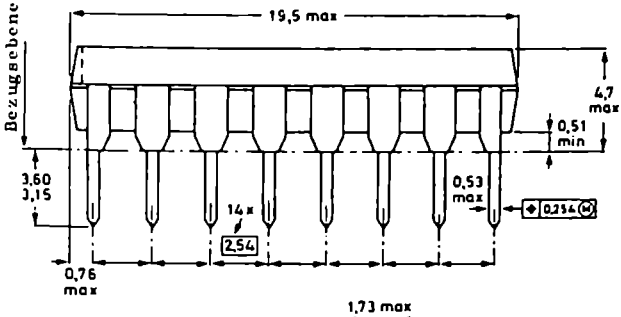
Über den Eingang TEST wird die Schaltung in einen Testzustand gebracht.
Im Normalbetrieb ist dieser Anschluß an Masse (U_{SS2}) zu legen.

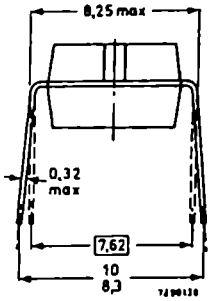
SAF 3019

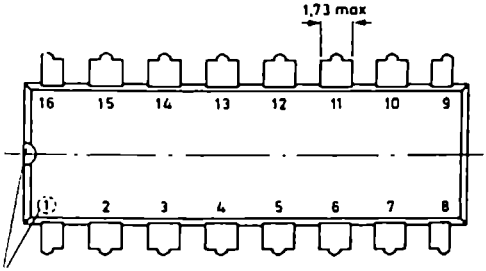
Gehäuse Epoxid-Plastik, 16 Anschlüsse



Anschluß		Signalbelegung	
(16)	U_{DD}	+5 V Speisespannung und Pluspol der Batterie	
(15)	U_{SS1}	$U_{DD} - U_{Bat}$, Minuspol der Batterie	
(8)	U_{SS2}	Masse (0 V)	
(4)	DATA	Daten Ein-/Ausgang	CBUS
(5)	DLEN	Freigabe Eingang	CBUS
(6)	CLB	Eingang für Taktimpulse	CBUS
(14)	OSCO	Ausgang Oszillator	
(13)	OSCI	Eingang Oszillator	
(11)	FSET	Ausgang 128 Hz	
(10)	SEC	Ausgang 1 Hz	
(9)	MIN	Ausgang 1/60 Hz	
(2)	F50	Eingang für Netzsynchronisierung (50 Hz)	
(3)	COMP	Schaltausgang des Komparators	
(7)	POWF	Ausgang Batteriespannungsüberwachung	
(1)	NODA	Eingang zur Komparatorsteuerung	
(12)	TEST	Test-Eingang (an Masse)	







Anschluß 1 – Kennzeichnung

Absolute Grenzwerte bei $U_{SS2} = 0$

Speisespannung	$U_{DD} - U_{SS2}$	=	-0,5 ... +8	V
Batteriespannung	$U_{DD} - U_{SS1}$	=	-0,5 ... +8	V
Spannung an OSCI und OSCO	U_I	=	$(U_{SS1}-0,6V)...(U_{DD}+0,6V)$	
Spannung an den übrigen Anschlüssen	U	=	$(U_{SS2}-0,6V)...(U_{DD}+0,6V)$	
Eingangsströme	$\lvert I_I \rvert$	= max.	10	mA
Ausgangsströme	$\lvert I_Q \rvert$	= max.	10	mA
Verlustleistung pro Ausgang	P_Q	= max.	100	mW
Verlustleistung pro Gehäuse	P_{tot}	= max.	200	mW
Umgebungstemperatur	ϑ_U	=	-40 ... +85	°C
Lagerungstemperatur	ϑ_S	=	-65 ... +150	°C

Kenn- und Betriebswerte bei $U_{SS2} = 0$, $U_{DD} = 4{,}5...5{,}5$ V, $\vartheta_U = -40...+85°C$, sofern nicht anders angegeben

			min.	typ.	max.		Bemerkungen
Speisespannung	$U_{DD} - U_{SS2}$	=	4,5	5,0	5,5	V	
Batteriespannung	$U_{Bat} = U_{DD} - U_{SS1}$	=	1,5	-	2,6	V	
	$U_{Bat} = U_{DD} - U_{SS1}$	=	1,3	-	2,6	V	$\vartheta_U = 0...+70°C$
Batteriespannung für Funktion der Logik	$U_{Bat\ F}$	=	1,3	-	2,6	V	
Speisestrom	$-I_{SS2}$	=	-	-	50	µA	$I_Q = 0$ mA [1]
Batteriestrom	$-I_{SS1}$	=	-	-	10	µA	$U_{Bat} = 1{,}5$ V
Eingänge DLEN, DATA, CLB, NODA und F50							
Eingangsspannung HIGH	$U_{I\ H}$	=	$0{,}7 \cdot U_{DD}$	-	-		
Eingangsspannung LOW	$U_{I\ L}$	=	-	-	$0{,}3 \cdot U_{DD}$		
Eingangsstrom bei $U_I = U_{SS2}$ oder U_{DD}	$\lvert I_I \rvert$	=	-	-	1	µA	$U_{DD} = 5{,}5$ V
Eingang F50, Hysterese	$U_{I\ LH} - U_{I\ HL}$	=	0,2	-	-		
Ausgänge SEC, MIN, COMP, POWF, FSET (Gegentakt - Treiberausgänge)							
Ausgangsspannung HIGH	$U_{Q\ H}$	=	$U_{DD}-0{,}4$V	-	-		$-I_Q = 0{,}5$ mA
Ausgangsspannung LOW	$U_{Q\ L}$	=	-	-	0,4	V	$I_Q = 1{,}6$ mA
Ausgang DATA (N - Kanal "open drain" - Ausgang)							
Ausgangsspannung LOW	$U_{Q\ L}$	=	-	-	0,4	V	$I_Q = 1{,}6$ mA
Ausgangsreststrom HIGH	$I_{Q\ H\ R}$	=	-	-	+	µA	$U_Q = 5{,}5$ V

[1]) $U_I = U_{SS2}$ oder $U_I = U_{DD}$ an allen Eingängen, Betrieb mit Quarzoszillator f = 32,768 kHz, Serienresonanzwiderstand des Quarzes R_S = max. 25 kΩ (40 kΩ für $0...+70°C$), C_L = 10 pF

Dynamische Kennwerte bei $U_{SS} = 0$, $U_{DD} = 4{,}5...5{,}5$ V, $\vartheta_U = -40...+85^{\circ}C$, sofern nicht anders angegeben

		min.	typ.	max.		Bemerkungen
Eingänge DLEN, DATA, CLB und NODA						
Anstiegs- und Abfallzeiten[1])	$t_r = t_f =$	-	-	1	µs	
Impulsbreite von CLB						
HIGH	$t_{pH} =$	4	-	∞	µs	
LOW	$t_{pL} =$	4	-	∞	µs	
Eingang F50						
Anstiegs- und Abfallzeiten[1])	$t_r = t_f =$	-	-	10	ms	[2])
Impulsbreite HIGH	$t_{pH} =$	30	-	-	µs	
LOW	$t_{pL} =$	30	-	-	µs	
Oszillator						
Serienresonanzwiderstand des 32,768 kHz-Quarzes	$R_S =$	-	-	25	kΩ	$\vartheta_U = -40...+85^{\circ}C$
	$R_S =$	-	-	40	kΩ	$\vartheta_U = 0...+70^{\circ}C$
Lastkapazität	$C_L =$	-	10	-	pF	

[1]) bezogen auf $U_{I\,L}$ und $U_{I\,H}$

[2]) bei langsamen Flanken fließt ein erhöhter Speisestrom I_{SS2}

Applikationsempfehlungen

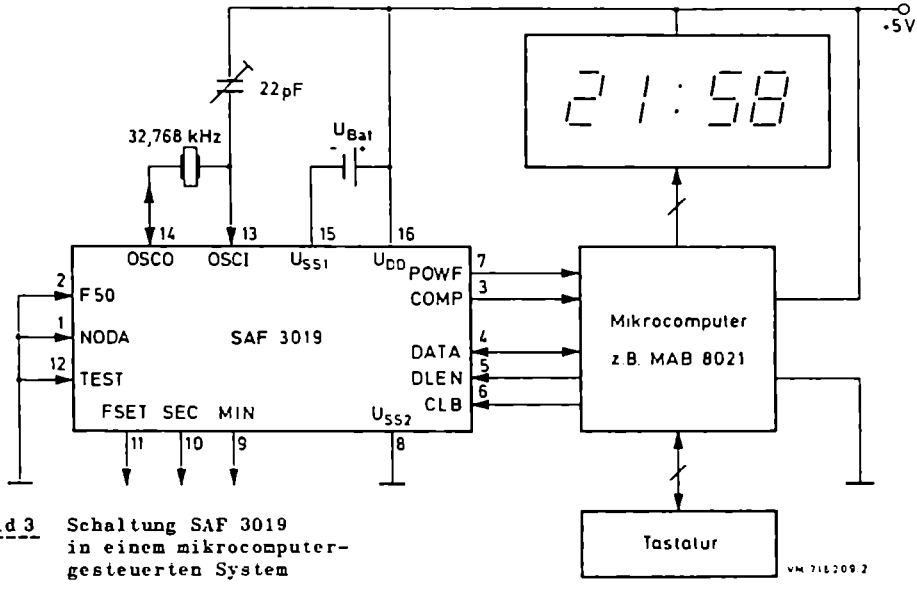


Bild 3 Schaltung SAF 3019 in einem mikrocomputergesteuerten System

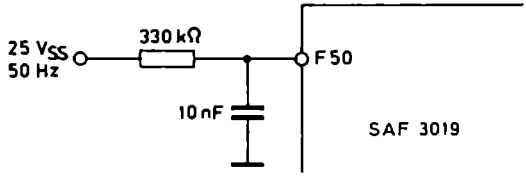
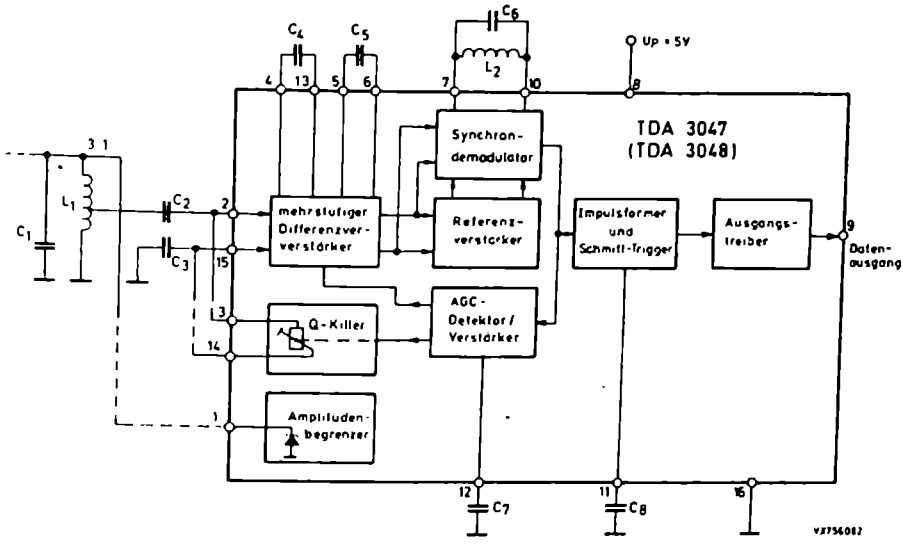


Bild 4 Synchronisation der Schaltung mit 50 Hz Netzfrequenz

TDA 3047/48

Monolithisch integrierte Bipolar-Schaltung
GEREGELTER VORVERSTÄRKER
für Infrarot-Fernbedienungssignale



Besonderheiten

- Differenzverstärker mit 66 dB-Regelbereich
- Synchrondemodulator und Referenzverstärker
- Impulsformer und Ausgangstreiber
- Bedämpfung des Eingangsschwingkreises in Abhängigkeit von der Signalamplitude (Q-Killer)
- spulenlose breitbandige Eingangsbeschaltung möglich
- Ausgangssignal Aktiv-HIGH beim TDA 3047 und Aktiv-LOW beim TDA 3048

Kurzdaten				
Speisespannung	$U_{P(8/16)}$	=	5	V
Speisestrom	I_P	=	typ. 2,1	mA
Eingangsempfindlichkeit	$U_{i\ mm}$	=	20	µV
Ausgangssignal	$U_{Q\ mm}$	=	typ. 4,5	V

VALVO

TDA 3047/48

Allgemeine und Funktionsbeschreibung

Das Eingangssignal kann durch den Amplitudenbegrenzer auf 800 mV begrenzt werden. Zusätzlich zu der internen Verstärkungsregelung von 66 dB Regelumfang der Differenzverstärkerstufen wird die Güte des Eingangskreises signalabhängig verringert.

Der geregelte dreistufige Differenzverstärker hat ca. 83 dB Verstärkung, der Regelumfang beträgt 66 dB. Seine Regelung setzt in der zweiten Stufe ein und greift bei Begrenzung auf die erste Stufe über, wodurch ein optimales Signal/-Rauschverhältnis möglich wird. Eingangsfehlspannungen der gleichspannungsgekoppelten Verstärker werden durch zwei Gegenkopplungspfade minimiert.

Im Synchrondemodulator wird das Eingangssignal mit dem Signal aus dem Referenzverstärker multipliziert. Das demodulierte Signal ($25\ \mu A_{ss}$) wird der Regelspannungserzeugung und dem Impulsformer zugeführt. Der Schneidepegel im Impulsformer liegt tiefer als im AGC-Detektor, um ein sauberes Ausgangssignal zu gewährleisten. Die Hysterese des Schmitt-Triggers verhindert Schwingungen im Bereich des Triggerpegels.

Absolute Grenzwerte

Speisespannung	$U_{P(8/16)}$	= max.	13,2	V
Ausgangsstrom des Impulsformers	I_{11}	= max.	10	mA
Spannungen zwischen den Anschlüssen				
2 und 15	$U_{2/15}$	= max.	1,5	V
4 und 13	$U_{4/13}$	= max.	1,5	V
5 und 6	$U_{5/6}$	= max.	1,5	V
7 und 10	$U_{7/10}$	= max.	1,5	V
9 und 11	$U_{9/11}$	= max.	1,5	V
Umgebungstemperatur	ϑ_U	=	-25 ... +125	°C
Lagerungstemperatur	ϑ_S	=	-65 ... +150	°C

Kenn- und Betriebswerte bei U_P = 5 V und ϑ_U = 25 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bedingungen
Speisespannung	$U_{P(8/16)}$	=	4,65	5,0	5,35	V	
Speisestrom	$I_{P(8)}$	=	1,2	2,1	3,0	mA	
Geregelter Eingangsverstärker							
Eingangsempfindlichkeit bei f = 36 kHz							
für TDA 3047	$U_{2/15\ mm}$	=	-	15	25	µV	$-I_9$ = 75 µA
für TDA 3048	$U_{2/15\ mm}$	=	-	15	25	µV	I_9 = 75 µA
für TDA 3047	$U_{2/15\ mm}$	=	-	-	5	µV	$U_9 \mathrel{\hat{=}}$ LOW
für TDA 3048	$U_{2/15\ mm}$	=	-	-	5	µV	$U_9 \mathrel{\hat{=}}$ HIGH
Eingangssignal für sicheren Betrieb (100 % AM)	$U_{2/15\ mm}$	=	0,02	-	200	mV	
AGC-Regelbereich	ΔV	=	60	66	-	dB	
Q-Killer inaktiv bei	$U_{2/15\ mm}$	=	-	-	140	µV	$I_3=I_{14}<0{,}5$ µA
Q-Killer aktiv bei	$U_{2/15\ mm}$	=	28	-	-	mV	$I_3=I_{14}$=max.
Eingangsspannungen	$U_{2,15/16}$	=	2,25	2,45	2,65	V	
Eingangswiderstand	$R_{2/15}$	=	10	15	20	kΩ	
Eingangskapazität	$C_{2/15}$	=	-	3	-	pF	

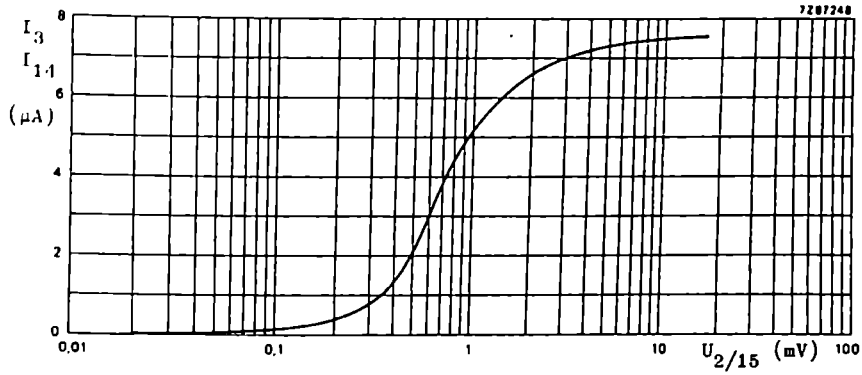


Bild 2 Verlauf der typischen Q-Killer-Ströme I_3 und I_{14} als Funktion des Eingangssignals $U_{2/15\ mm}$ (symmetrische Rechteckspannung). Die Ströme I_3 und I_{14} sind gegen Masse gemessen.

TDA 3047/48

(Kenn- und Betriebswerte, Fortsetzung)			min.	typ.	max.		Bedingungen
Eingangsbegrenzer							
Spannungsbegrenzung	$U_{1/16}$	=	-	0,8	0,9	V	I_1 > 3 mA
Kreisbedämpfung (Q-Killer)							
Ausgangsströme	$-I_3$, $-I_{14}$	=	2,5	7,5	15	µA	$U_{12/16}$ = 2 V
AGC-Detektor							
Kondensator-Ladestrom	$-I_{12}$	=	3,3	4,7	6,1	µA	
Kondensator-Entladestrom	I_{12}	=	67	100	133	µA	
Synchrondemodulator							
Ausgangswiderstand	$R_{7/10}$	=	3,1	4,7	6,2	kΩ	
Impulsformer, Anschluß 11							
Triggerschwelle pos. Richtung	$U_{11/16}$	=	3,75	3,9	4,05	V	U_9 ≙ H/L
Triggerschwelle neg. Richtung	$U_{11/16}$	=	3,4	3,55	3,7	V	U_9 ≙ L/H
Hysterese	$\Delta U_{11/16}$	=	0,25	0,35	0,45	V	
Signalausgang, Anschluß 9							
Ausgangssignal HIGH	$U_{Q\,H}$	=	-	U_P-0,1	U_P-0,5	V	$-I_9$ = 75 µA
Ausgangssignal LOW	$U_{Q\,L}$	=	-	0,1	0,5	V	I_9 = 75 µA
Ausgangsstrom ohne Signal [1]	$+I_9$	=	75	120	-	µA	$U_{9/16}$=0,5 V
Ausgangsstrom mit Signal [1]							
bei $U_{9/16}$ = 4,5 V	$-I_9$	=	75	120	-	µA	
bei $U_{9/16}$ = 3,0 V	$-I_9$	=	-	130	-	µA	
bei $U_{9/16}$ = 1,0 V	$-I_9$	=	-	140	-	µA	

Gehäuse Epoxid-Plastik, SOT-38, 16 Anschlüsse
Anschlußbelegung siehe Blockschaltung auf Seite 1

[1]) Polarität für TDA 3047

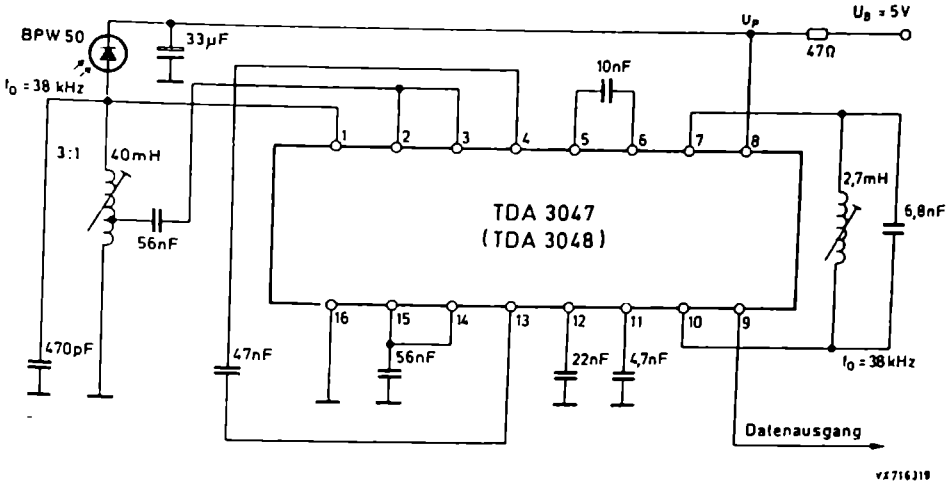


Bild 3 Schmalbandiger Fernbedienungssignal-Empfänger

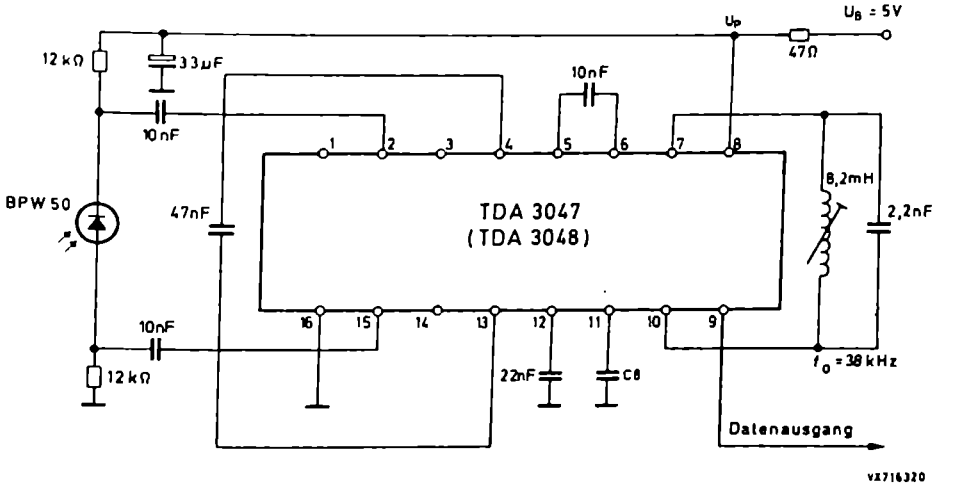
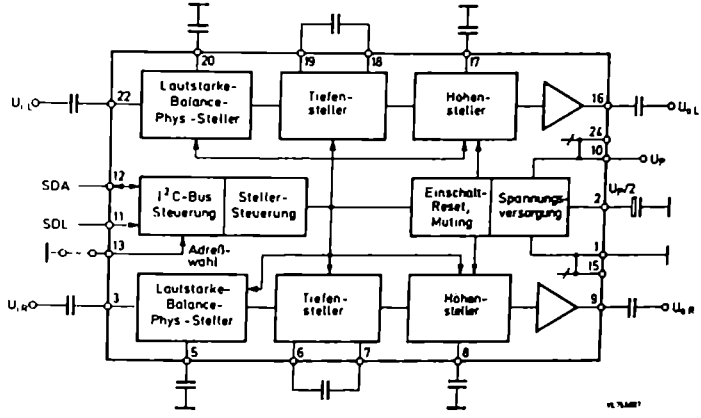


Bild 4 Breitbandiger Fernbedienungssignal-Empfänger
C8 = 2,2 nF bei FB-Sender SAA 3004 (6,8 nF bei FB-Sender SAA 3027)

TDA 3820

Monolithisch integrierte Schaltung
STEREO - EINSTELLER für Lautstärke, Balance, Höhen und Tiefen
mit serieller I^2C-Bus-Schnittstelle

- alle Stellerfunktionen werden über den I^2C-Bus bedient
- mit interner Verstärkung
- Lautstärke- und Balanceänderungen in 2 dB-Schritten
- Höhen- und Tiefenänderungen in 2,5 dB-Schritten
- Physiologie intern programmiert, abschaltbar
- externe Adreßcodierung für max. zwei Schaltungen am selben Bus



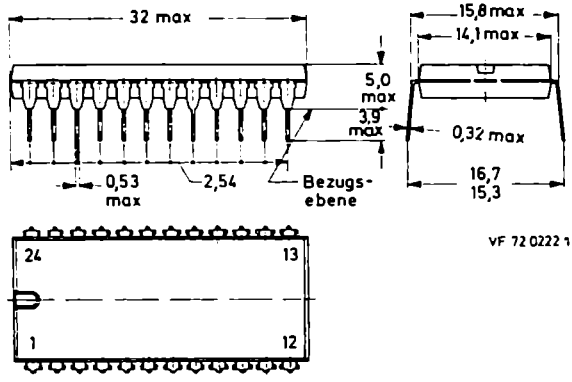
Kurzdaten				
Speisespannung	U_P	=	16 (12)	V
max. Ein-/Ausgangspegel	U_{rms}	=	4,5 (2,5)	V
Lautstärke-Einstellbereich	ΔV_L	=	-102 ... +24	dB
Balance-Einstellbereich	ΔV_B	=	-80 ... +24	dB
Höhen- und Tiefen-Einstellbereich	$\Delta V_{H,T}$	=	±15	dB
Klirrfaktor	k_{ges}	<	0,01	%
Rauschabstand	S/N	=	104	dB
Übersprechdämpfung	α_U	=	60	dB
Speisespannungsbereich	U_P	=	7,5 ... 18	V

TDA 3820

Gehäuse SOT-101

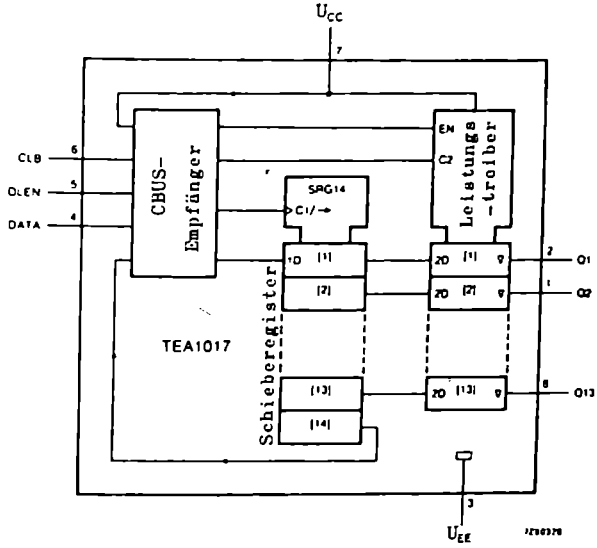
Kunststoff,
dual in line,
24 Anschlüsse

Abmessungen in mm



TEA 1017

Bipolar integrierte Schaltung
13 bit - SERIEN/PARALLELWANDLER und LEISTUNGSTREIBER
mit serieller Schnittstelle (CBUS)



Besonderheiten

- Anwendungen als Anzeigen-, Triac- und Relaistreiber
- Formatkontrolle zur Selektion von 14 bit-Datenwörtern (Startbit = 0)
- 13 bit-Auffangregister, separater Ladeimpuls
- Treiberausgänge für beide Stromrichtungen
- Einschaltreset mit Unterbrechung der Ausgänge
- TTL- und CMOS-kompatible Eingänge

Kurzdaten				
Speisespannung	U_{DD}	=	5	V
Speisestrom (ohne Ausgangsströme)	I_{DD}	=	45	mA
Eingangsfrequenz	f_{CLB}	=	max. 50	kHz
Ausgangsströme	$\pm I_{Q\ 1..13}$	=	80	mA
Speisespannungsbereich	U_{DD}	=	5 ... 18	V

VALVO

TEA 1017

Funktionsbeschreibung

Die Schaltung TEA 1017 ist eine universell anwendbare Peripherie-Schaltung für mikrocomputergesteuerte Systeme. Sie enthält einen Serien-/Parallelwandler (13 bit), Auffangregister und Ausgangstreiber für die Parallelausgänge. Die Schaltung ist universell anwendbar zur

- statischen Ausgabe von Schaltfunktionen für mittlere Leistungen
- Ansteuerung von Relais und Triacs
- Ansteuerung von LED-Anzeigen mit größeren LED-Strömen
- Schaltung der Ausgänge gegen Masse (LOW) oder gegen U_{CC} (HIGH)
- Erweiterung von Ausgängen an Mikrocomputern (Expander für höhere Ströme)

Die Datenübertragung erfolgt vom Mikrocomputer aus über die serielle 3-Draht-Schnittstelle (CBUS). Nach einer gültigen Datenübertragung gelangen die Daten durch einen weiteren Ladeimpuls in das Auffangregister und an die Treiber. Die eingebaute Wortformat-Kontrollschaltung überwacht die Datenübertragung und erkennt eine gültige Übertragung durch Prüfen der Wortlänge (14 bit). Es ist dadurch möglich, unterschiedliche Wortformate auf der selben Busleitung für andere Schaltungen zu übertragen.

Die Schaltung TEA 1017 verarbeitet serielle 14 bit-Datenwörter, die, synchronisiert mit dem asynchronen Takt CLB, am Dateneingang DATA angeboten werden. Ein Befehl wird jedoch nur dann akzeptiert, wenn der Datenfreigabeeingang DLEN gleichzeitig HIGH ist. Nach einer gültigen Übertragung werden die Daten durch einen weiteren Ladeimpuls an CLB (DLEN = LOW) in das Auffangregister gegeben.

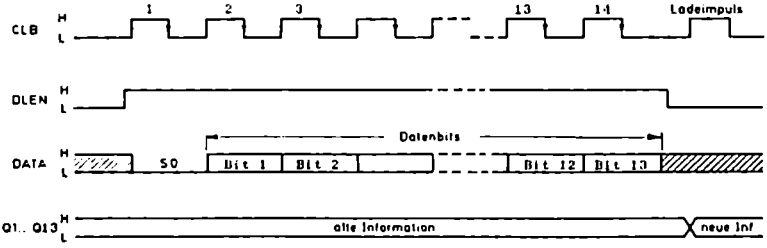
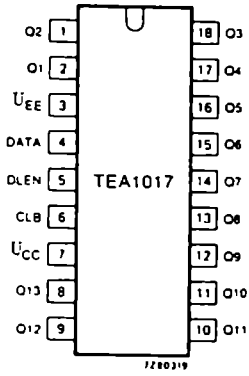


Bild 1 Impulsdiagramm der 14 bit-Datenübertragung

Gehäuse SOT-102, Epoxid-Plastik, 18 Anschlüsse



Anschluß/Signal		Beschreibung/Datenbit	
(7) (3)	U_{CC} U_{EE}	+Speisespannung Masse (0 V)	
(4)	DATA	Dateneingang	CBUS
(5)	DLEN	Freigabe	CBUS
(6)	CLB	Takteingang	CBUS
(2)	Q1	Ausgänge ≙ Datenbits	
(1)	Q2		
(18)	Q3		
(17)	Q4		
(16)	Q5		
(15)	Q6		
(14)	Q7		
(13)	Q8		
(12)	Q9		
(11)	Q10		
(10)	Q11		
(9)	Q12		
(8)	Q13		

Absolute Grenzwerte

Speisespannung	U_{CC}	=	max. 18	V
Eingangsspannung	U_I	=	max. U_{CC} + 0,3 V	
	$-U_I$	=	max. 0,3	V
Ausgangsstrom (Q1...Q13)	$\pm I_Q$	=	max. 150	mA
Gesamtverlustleistung	P_{tot}	=	max. 1,4	W
Umgebungstemperatur	ϑ_U	=	-20 ... +80	°C
Lagerungstemperatur	ϑ_S	=	-40 ... +150	°C

Kenn- und Betriebswerte bei U_{CC} = 5...18 V und ϑ_U = 25 °C, sofern nicht anders angegeben.

			min.	typ.	max.		Bemerkungen
Speisespannung	U_{CC}	=	5	-	18	V	
Speisestrom							
ohne Lastströme	I_{CC}	=	-	45	60	mA	U_{CC} = 5 V
	I_{CC}	=	-	50	70	mA	U_{CC} = 18 V
nach Einschaltreset	I_{CC}	=	-	1,5	2	mA	U_{CC} = 5 V
	I_{CC}	=	-	5	7	mA	U_{CC} = 18 V
Eingänge DATA, DLEN und CLB							
Eingangsspannung HIGH	U_{IH}	=	2	-	-	V	
Eingangsspannung LOW	U_{IL}	=	-	-	0,4	V	
Eingangsstrom HIGH	I_{IH}	=	-	-	10	µA	U_{IH} = 2 V
Eingangsstrom LOW	$-I_{IL}$	=	-	-	10	µA	U_{IL} = 0,4 V
Impulsdauer (CLB)	t_{pH}	=	10	-	-	µs	
	t_{pL}	=	10	-	-	µs	
Ausgänge Q1 ... Q13							
Ausgangsstrom (HIGH,LOW)	$\pm I_Q$	=	-	80	-	mA	
Ausgangsstrom nach Einschaltreset	$\pm I_Q$	=	-	-	10	µA	
Ausgangsspannung HIGH	U_{QH}	=	U_{CC}-1,5V	-	-		$-I_{QH}$ = 80 mA
Ausgangsspannung LOW	U_{QL}	=	-	-	1	V	I_{QL} = 80 mA

Anm.: Bei gleichzeitiger Strombelegung mehrerer Ausgänge ist die Gesamtverlustleistung P_{tot} = max. 1400 mW zu berücksichtigen, einschließlich der Verlustleistung durch den Speisestrom.

TEA 6000

Monolithisch integrierte Schaltung
SUCHLAUF - INTERFACESCHALTUNG mit
AM/FM - ZF - FREQUENZZÄHLER
mit serieller I^2C-Bus Schnittstelle

- FM-ZF-Begrenzerverstärker mit Muting für Ratiodetektor
- Auswerteschaltung für Mehrwegempfang (Reflexionen)
- AM/FM-ZF-Frequenzmeßwertausgabe über I^2C-Bus (8 bit) zur digitalen Verarbeitung
- zwei A/D-Wandler, zB. für Feldstärke und Mehrwegempfangsgröße, mit Ausgabe über den I^2C-Bus, Empfindlichkeit auf zwei Stufen umschaltbar
- AM/FM-Umschaltung
- Taktoszillator für 32768 kHz- bzw. 40 kHz-Quarz, wahlweise auch Steuerung mit 32 kHz bzw. 40 kHz vom SAA 1057 oder vom Mikrocomputer

Kurzdaten				
Speisespannung	U_P	=	8,4	V
Speisestrom	I_P	=	36	mA
Zähler-Eingangsempfindlichkeit für FM (AM)	$U_{i\ ZF}$	=	80 (60)	µV
Eingangswiderstand AM-ZF	$Z_{i\ AM}$	=	30	kΩ
Eingangsfrequenz (I^2C-Bus)	f_i	<	100	kHz
FM-ZF / Ratiodetektor				
Eingangsspannung Begrenzungseins.(-3dB)	U_{iZF}	=	150	µV
Fremdspannungsabstand (U_{iZF} = 10 mV)	S/N	>	80	dB
Ausgangsspannung (Δf = ± 22,5 kHz)	U_o	=	170	mV
Klirrfaktor	k_{ges}	<	0,5	%
AM-Unterdrückung	α_{AM}	=	46	dB
Speisespannungsbereich	U_P	=	7,6 ... 9,2	V

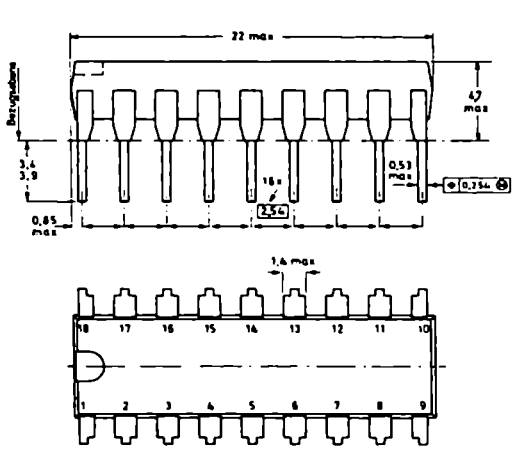
VALVO

TEA 6000

Gehäuse SOT-102

Kunststoff,
dual in line,
18 Anschlüsse

Abmessungen in mm



Absolute Grenzwerte

Speisespannung	$U_{P1(2/1)}$	=	max. 13,2	V
	$U_{P2(12/10)}$	=	max. 13,2	V
Gesamtverlustleistung	P_{tot}	=	max. 1,3	W
Umgebungstemperatur	ϑ_U	=	-30 ... +85	°C
Lagerungstemperatur	ϑ_S	=	-55 ... +150	°C

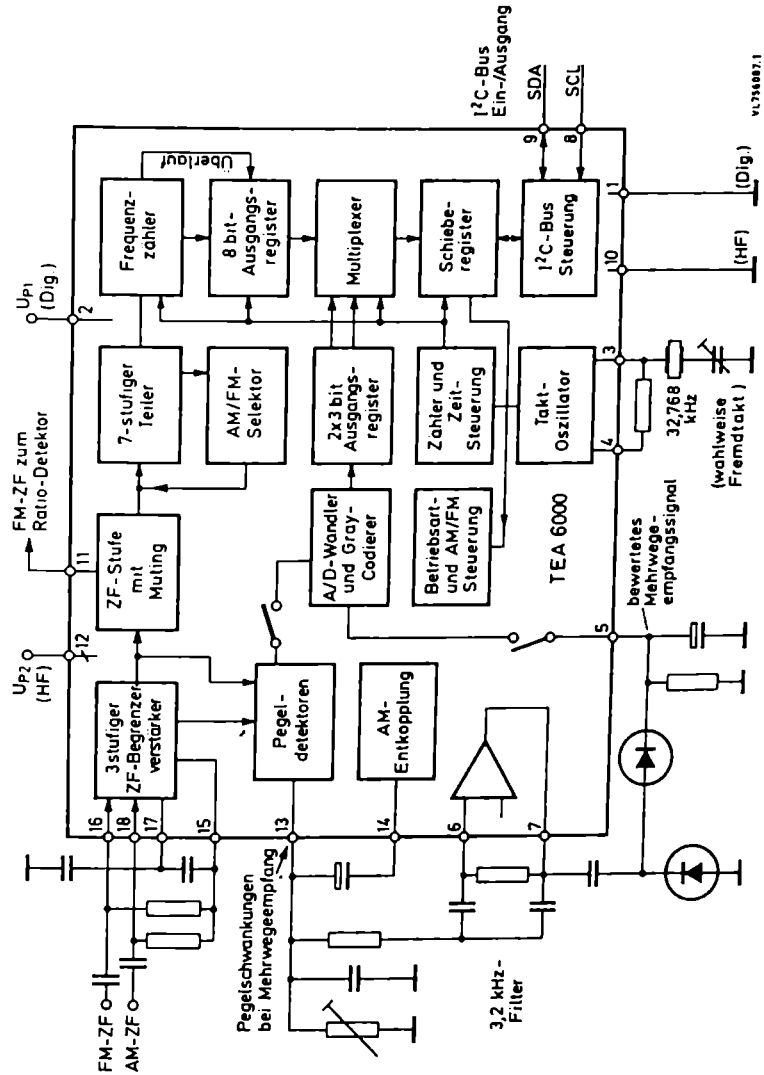


Bild 1 Blockschaltung

Kenn- und Betriebswerte bei $U_{P1} = U_{P2} = 8{,}4$ V, $\vartheta_U = 25\ ^{\circ}C$, nach Bild 2 (Meßschaltung) mit $f_{iZF} = 10{,}7$ MHz, $U_{iZF} = 1$ mV, Hub $\Delta f = \pm 22{,}5$ kHz und $f_{mod} = 1$ kHz, sofern nicht anders angegeben.

Speisespannung (HF-Teil)	$U_{P2(12/10)}$	=	7,6 ... 9,2	V
(Digitalteil)	$U_{P1(2/1)}$	=	7,6 ... 9,2	V
Speisestrom FM (AM)	$I_{P2(12)}$	=	16,4 (17,4)	mA
	$I_{P1(2)}$	=	19,2 (18,5)	mA

FM-ZF-Verstärker/Ratiodetektor

Eingangsempfindlichkeit für				
-3 dB vor Begrenzungseinsatz	$U_{iZF\ rms}$	=	150	µV
Störabstand, bewertet nach DIN, Kurve A				
bei U_{iZF} = 20 µV	S+N/N	=	46 (>40)	dB
U_{iZF} = 150 µV	S+N/N	=	64	dB
U_{iZF} = 1 mV	S+N/N	=	76	dB
U_{iZF} = 10 mV	S+N/N	=	80	dB
Geräuschspannung am Ausgang (U_{iZF}= 0)	U_r	=	-	mV
NF-Ausgangssignal bei ±22,5 kHz Hub	U_o	=	170	mV
bei ±75 kHz Hub	U_o	=	520	mV
Klirrfaktor bei U_{iZF} = 1 mV	k_{ges}	=	0,3	%
AM-Unterdrückung am Ausgang (m = 0,3)				
U_{iZF} = 150 µV	α_{AM}	=	46	dB
U_{iZF} = 1 mV	α_{AM}	=	62	dB
U_{iZF} = 10 mV	α_{AM}	=	58	dB

Pegeldetektor

Ausgangsspannung bei $R_{13/10}$= 4,7 kΩ und $U_{i\ ZF(FM)}$= 10 mV	$U_{13/10}$	=	6,2	V
Ausgangsspannung bei Voreinstellung für $U_{13/10}$ = 5,5 V bei $U_{i\ ZF(FM)}$ = 10 mV				
für FM (10,7 MHz) $U_{i\ ZF}$ = 0 V	$U_{13/10}$	=	130	mV
$U_{i\ ZF}$ = 140 µV	$U_{13/10}$	=	1,3	V
$U_{i\ ZF}$ = 1 mV	$U_{13/10}$	=	2,7	V
$U_{i\ ZF}$ = 3 mV	$U_{13/10}$	=	4,4	V
für AM (468 kHz) $U_{i\ ZF}$ = 0 V	$U_{13/10}$	=	200	mV
$U_{i\ ZF}$ = 1 mV	$U_{13/10}$	=	1,4	V
$U_{i\ ZF}$ = 10 mV	$U_{13/10}$	=	2,7	V

Operationsverstärker

Spannungsverstärkung	$V_{u\ 7/6}$	=	10000	
Eingangsstrom	I_6	=	30 (<100)	nA
Eingangs-Fehlspannung	$U_{6/10\ F}$	=	15	mV
max. Ausgangssignal	$U_{7\ mm}$	=	5,5	V
Temperaturabhängigkeit der Eingangsfehlspannung	$\Delta U_6/\vartheta_U$	=	0,25	mV/K
Ausgangsstrom bei $U_{7/10}$ = 1 V (sink)	I_7	=	0,2	mA
bei $U_{7/10}$ = 7, V (source)	$-I_7$	=	10 (>5,5)	mA

Frequenzzähler

Eingangsempfindlichkeit des Zählers				
bei FM	$U_{iZF\ 16/10}$	=	80	µV
bei AM	$U_{iZF\ 18/10}$	=	60	µV
Eingangswiderstand AM	$R_{18/10}$	=	30	kΩ

Oszillator

Oszillatorfrequenz (Quarz)	f_o	=	32,768 (32...40)	kHz
Eingangsspannung bei Fremdsteuerung	$U_{3/1\ mm}$	<	U_P	V

A/D-Wandler

Zwei getrennte A/D-Wandler mit Eingängen an den Anschlüssen 5 und 13. Quantisierung in 8 Stufen und Ausgabe der 3 bit-Informationen über Multiplexer und I^2C-Bus, getrennt für Mehrwegeempfangssignal und Pegeldetektorsignal.

Eingangsspannungsbereiche intern umschaltbar (siehe Tabelle 2)

Bits ADC1 bzw. ADC2 = HIGH	U_I	=	0 ... 3	V
Bits ADC1 bzw. ADC2 = LOW	U_I	=	0 ... 5,4	V

I^2C-Bus-Steuerung (SDA und SCL)

Eingangsspannung HIGH	$U_{I\ H}$	=	3 V ... U_P	
Eingangsspannung LOW	$U_{I\ L}$	=	-0,3 ... 1,5 V	
Eingangsstrom HIGH	$I_{I\ H}$	≦	10	µA
Eingangsstrom LOW	$I_{I\ L}$	≦	10	µA
max. Eingangsfrequenz	f_i	=	100	kHz
Ausgangsstrom für Acknowledge	$I_{9\ ACK}$	≦	2	mA
SDA HIGH (bei 4 kΩ an 8,4 V)	$U_{I\ H}$	<	8	V
SDA LOW (I_{β} = 2 mA)	$U_{I\ L}$	>	0,4	V

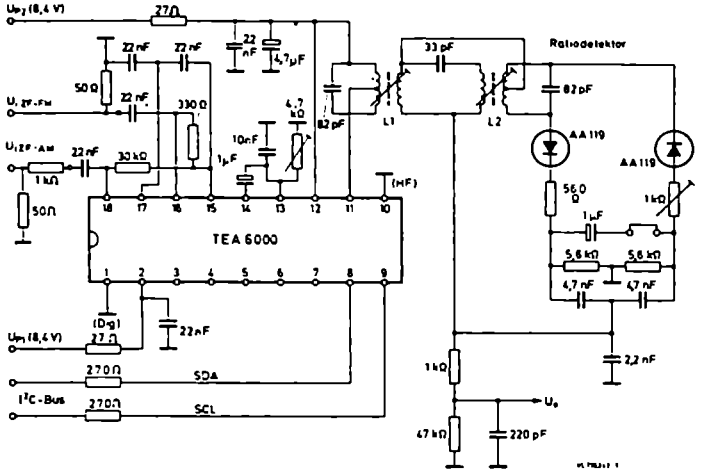
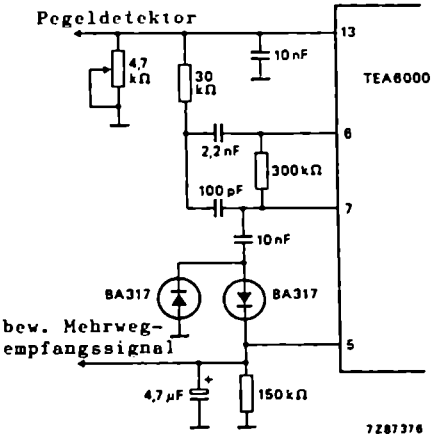


Bild 2 FM-ZF-Verstärker mit Ratiodetektor, Meßschaltung

Spule L1 = 3122 138 2021 oder 85ACS-4238A (Toko)
Spule L2 = 3122 138 2022 oder 85ACS-4260SEJ (Toko)



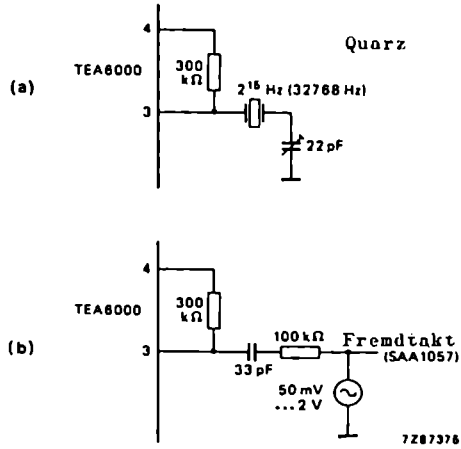


Bild 2b

Beschaltung des Mehrwegeempfangs-detektors

Bild 2c

Oszillatorbeschaltung
a) mit Quarz
b) mit Fremdtakt

Serielle I^2C-Bus-Schnittstelle

Durch die Schnittstelle wird die Schaltung an die Valvo-Mikrocomputerfamilien MAB 8400 (NMOS) und PCF 8500 (CMOS) angepaßt. Der I^2C-Bus ist ein bidirektionaler Zweileiterbus, dessen beide Leitungen SCL und SDA über Widerstände im System nach U_{DD} gezogen werden. Signale haben LOW-Pegel. SCL ist die Takt- und SDA die Datenleitung.

Grundbedingung für eine Datenübertragung (Bilder 1 und 2)

a) Die Datenübertragung kann nur beginnen, wenn der Bus frei ist (SCL = HIGH, SDA = HIGH).

b) Startbedingung: SDA wird LOW, während SCL = HIGH ist.

c) Stoppbedingung: SDA wird HIGH, während SCL schon HIGH ist.

d) Während eines Taktimpulses SCL = HIGH darf sich das Signal SDA nicht ändern (Übertragungszeit). Eine Datenbitänderung darf nur erfolgen, wenn das Taktsignal SCL LOW ist.

Zwischen Start- und Stoppbedingung ist die Anzahl zu übertragender Daten nicht begrenzt. Die Informationen werden byteweise übertragen, zu jedem Byte gehört ein 9. Bit, das Quittungsbit ACK.

Adressierung und Quittung

Ein Mikrocomputer im System (Master) erzeugt den Systemtakt SCL und steuert damit den Datenverkehr mit den Peripherie-Schaltungen (Slaves). Er erzeugt die Startbedingung mit dem zwangsläufig nachfolgenden Adreßwort zum Adressieren einer Schaltung. Der TEA 6000 wird wie folgt addressiert:

STA / 1100 001 R/$\overline{W}$ / A

STA = Startbit
A = Acknowledge (LOW vom TEA 6000)
1 = HIGH 0 = LOW

Zu jeder 8 bit-Übertragung (Byte) gehört ein 9. Bit, das Quittungsbit ACK (acknowledge), mit A abgekürzt. Es wird vom Datenempfänger, synchron zum 9. Taktimpuls auf SCL (LOW), generiert, dadurch, daß SDA auf LOW gesetzt wird. Bei R/$\overline{W}$ = 0 ist der Mikrocomputer der Sender und der TEA 6000 erzeugt als Empfänger das Quittungsbit ACK, bei R/$\overline{W}$ = 1 verhält es sich genau umgekehrt. Eine durch den Mikrocomputer unterdrückte Quittung beim Lesen (SDA bleibt während des 9. Taktimpulses HIGH) führt zum Ende des Lesevorganges und der TEA6000 wird Slave-Empfänger. Der Mikrocomputer beendet durch eine Stoppbedingung STO die Übertragung.

$R/\overline{W}$ = 0 bedeutet, daß das nachfolgende Datenwort Informationen an den TEA 6000 enthält (Schreiben)

$R/\overline{W}$ = 1 bedeutet, daß das oder die nachfolgenden Datenwörter die Registerinhalte des TEA 6000 sind, welche zu lesen sind (Lesen)

Anweisungen des Mikrocomputers an den TEA 6000 (Schreiben nach Einschaltreset)

STA / 1100 0010 / A / abcd efgh / A / STO
/ Adreßwort- / Datenwort /
Schreiben

Tabelle 1 Bedeutung der Bits des Datenwortes

Bit	Funktion	Zustand = 0	Zustand = 1
a	Referenzfrequenz	32 kHz	40 kHz
b	Analogbereich ADC 2 (Eingang Anschluß 5)	0 ... 5,4 V	0 ... 3 V
c	Analogbereich ADC 1 (Eingang Anschluß 13)	0 ... 5,4 V	0 ... 3 V
d	Pegeldetektor	abgekoppelt	angekoppelt
e	Betriebsart	AM	FM
f	Überlaufzähler	Aus	Ein
g	Meßfenster	schmal	weit
h	Testmodus	Aus	Ein

Lesen des Schieberegisters durch den Mikrocomputer

STA / 1100 0011 / A / 0XXX[1] 0XXX[2] / A / XXXX XXXX / A[3] / STO
/ Adreßwort- / Datenwort / Datenwort /
Lesen 3 bit-Information 8 bit-Information

1) Eingangssignal Anschluß 13 (Pegeldetektorsignal)

2) Eingangssignal Anschluß 5 (Mehrwegempfangsignal)

3) ACK = HIGH zur Beendigung der Übertragung

STA = Startbedingung, STO = Stoppbedingung

Frequenzmessung

Die Meßwerte werden im Hexadezimalcode mit 8 bit-Genauigkeit mit dem zweiten Datenwort eines Lesevorgangs ausgegeben. Die Messungen sind unabhängig von der gewählten Oszillatorfrequenz 32/40 kHz, weil die Teilerwerte intern korrigiert werden. Lediglich bei Verwendung eines 32,768 kHz-Quarzes verringern sich Meßzeit und Genauigkeitsraster um 32000/32768.

Meßfenster	schmal	breit
AM-ZF	4 ms	8 ms
FM-ZF	20 ms	40 ms

Meßgenauigkeit (unabhängig von der Meßfensterbreite)

für AM-ZF im 250 Hz-Raster

für FM-ZF im 6,4 kHz-Raster

Tabelle 1 Ausgegebene ZF-Frequenzmeßergebnisse in Hexadezimaler Darstellung für 32,000 kHz Oszillatorfrequenz

Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)
00	428,25	9,888	18	434,25	10,042	30	440,25	10,195
01	428,50	9,894	19	434,50	10,048	31	440,50	10,202
02	428,75	9,901	1A	434,75	10,054	32	440,75	10,208
03	429,00	9,907	1B	435,00	10,061	33	441,00	10,214
04	429,25	9,914	1C	435,25	10,067	34	441,25	10,221
05	429,50	9,920	1D	435,50	10,074	35	441,50	10,227
06	429,75	9.926	1E	435,75	10,080	36	441,75	10,234
07	430,00	9.933	1F	436,00	10,086	37	442,00	10,240
08	430,25	9,939	20	436,25	10,093	38	442,25	10,246
09	430,50	9,946	21	436,50	10,099	39	442,50	10,253
0A	430,75	9,952	22	436,75	10,106	3A	442,75	10,259
0B	431,00	9,958	23	437,00	10,112	3B	443,00	10,266
0C	431,25	9,965	24	437,25	10,118	3C	443,25	10,272
0D	431,50	9,971	25	437,50	10,125	3D	443,50	10,278
0E	431,75	9,978	26	437,75	10,131	3E	443,75	10,285
0F	432,00	9,984	27	438,00	10,138	3F	444,00	10,291
10	432,25	9,990	28	438,25	10,144	40	444,25	10,298
11	432,50	9,997	29	438,50	10,150	41	444,50	10,304
12	432,75	10,003	2A	438,75	10,157	42	444,75	10,310
13	433,00	10,010	2B	439,00	10,163	43	445,00	10,317
14	433,25	10,016	2C	439,25	10,170	44	445,25	10,323
15	433,50	10,022	2D	439,50	10,176	45	445,50	10,330
16	433,75	10,029	2E	439,75	10,182	46	445,75	10,336
17	434,00	10,035	2F	440,00	10,189	47	446,00	10,342

TEA 6000

für 32,000 kHz Oszillatorfrequenz

Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)
48	446,25	10,349	78	458,25	10,656	A8	470,25	10,963
49	446,50	10,355	79	458,50	10,662	A9	470,50	10,970
4A	446,75	10,362	7A	458,75	10,669	AA	470,75	10,976
4B	447,00	10,368	7B	459,00	10,675	AB	471,00	10,982
4C	447,25	10,374	7C	459,25	10,682	AC	471,25	10,989
4D	447,50	10,381	7D	459,50	10,688	AD	471,50	10,995
4E	447,75	10,387	7E	459,75	10,694	AE	471,75	11,002
4F	448,00	10,394	7F	460,00	10,701	AF	472,00	11,008
50	448,25	10,400	80	460,25	10,707	B0	472,25	11,014
51	448,50	10,406	81	460,50	10,714	B1	472,50	11,021
52	448,75	10,413	82	460,75	10,720	B2	472,75	11,027
53	449,00	10,419	83	461,00	10,726	B3	473,00	11,034
54	449,25	10,426	84	461,25	10,733	B4	473,25	11,040
55	449,50	10,432	85	461,50	10,739	B5	473,50	11,046
56	449,75	10,438	86	461,75	10,746	B6	473,75	11,053
57	450,00	10,445	87	462,00	10,752	B7	474,00	11,059
58	450,25	10,451	88	462,25	10,758	B8	474,25	11,066
59	450,50	10,458	89	462,50	10,765	B9	474,50	11,072
5A	450,75	10,464	8A	462,75	10,771	BA	474,75	11,078
5B	451,00	10,470	8B	463,00	10,778	BB	475,00	11,085
5C	451,25	10,477	8C	463,25	10,784	BC	475,25	11,091
5D	451,50	10,483	8D	463,50	10,790	BD	475,50	11,098
5E	451,75	10,490	8E	463,75	10,797	BE	475,75	11,104
5F	452,00	10,496	8F	464,00	10,803	BF	476,00	11,110
60	452,25	10,502	90	464,25	10,810	C0	476,25	11,117
61	452,50	10,509	91	464,50	10,816	C1	476,50	11,123
62	452,75	10,515	92	464,75	10,822	C2	476,75	11,130
63	453,00	10,522	93	465,00	10,829	C3	477,00	11,136
64	453,25	10,528	94	465,25	10,835	C4	477,25	11,142
65	453,50	10,534	95	465,50	10,842	C5	477,50	11,149
66	453,75	10,541	96	465,75	10,848	C6	477,75	11,155
67	454,00	10,547	97	466,00	10,854	C7	478,00	11,162
68	454,25	10,554	98	466,25	10,861	C8	478,25	11,168
69	454,50	10,560	99	466,50	10,867	C9	478,50	11,174
6A	454,75	10,566	9A	466,75	10,874	CA	478,75	11,181
6B	455,00	10,573	9B	467,00	10,880	CB	479,00	11,187
6C	455,25	10,579	9C	467,25	10,886	CC	479,25	11,194
6D	455,50	10,586	9D	467,50	10,893	CD	479,50	11,200
6E	455,75	10,592	9E	467,75	10,899	CE	479,75	11,206
6F	456,00	10,598	9F	468,00	10,906	CF	480,00	11,213
70	456,25	10,605	A0	468,25	10,912	D0	480,25	11,219
71	456,50	10,611	A1	468,50	10,918	D1	480,50	11,226
72	456,75	10,618	A2	468,75	10,925	D2	480,75	11,232
73	457,00	10,624	A3	469,00	10,931	D3	481,00	11,238
74	457,25	10,630	A4	469,25	10,938	D4	481,25	11,245
75	457,50	10,637	A5	469,50	10,944	D5	481,50	11,251
76	457,75	10,643	A6	469,75	10,950	D6	481,75	11,258
77	458,00	10,650	A7	470,00	10,957	D7	482,00	11,264

für 32,000 kHz Oszillatorfrequenz

Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)
D8	482,25	11,270	E8	486,25	11,373	F8	490,25	11,475
D9	482,50	11,277	E9	486,50	11,379	F9	490,50	11,482
DA	482,75	11,283	EA	486,75	11,386	FA	490,75	11,488
DB	483,00	11,290	EB	487,00	11,392	FB	491,00	11,494
DC	483,25	11,296	EC	487,25	11,398	FC	491,25	11,501
DD	483,50	11,302	ED	487,50	11,405	FD	491,50	11,507
DE	483,75	11,309	EE	487,75	11,411	FE	191,75	11,514
DF	484,00	11,315	EF	488,00	11,418			
E0	484,25	11,322	F0	488,25	11,424			
E1	484,50	11,328	F1	488,50	11,230			
E2	484,75	11,334	F2	488,75	11,437			
E3	485,00	11,341	F3	489,00	11,443			
E4	485,25	11,347	F4	489,25	11,450			
E5	485,50	11,354	F5	489,50	11,456			
E6	485,75	11,360	F6	489,75	11,462			
E7	486,00	11,366	F7	490,00	11,469			

Tabelle 2 Ausgegebene ZF-Meßergebnisse in hexadezimaler Darstellung

für 32,768 kHz Oszillatorfrequenz

Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)
00	438,53	10,125	18	444,67	10,283	30	450,82	10,440
01	438,78	10,132	19	444,93	10,289	31	451,07	10,446
02	439,04	10,138	1A	445,18	10,296	32	451,33	10,453
03	439,30	10,145	1B	445,44	10,302	33	451,58	10,460
04	439,55	10,152	1C	445,70	10,309	34	451,84	10,466
05	439,81	10,158	1D	445,95	10,315	35	452,10	10,473
06	440,06	10,165	1E	446,21	10,322	36	452,35	10,479
07	440.32	10,171	1F	446,46	10,328	37	452,61	10,486
08	440,53	10,178	20	446,72	10,335	38	452,86	10,492
09	440,83	10,184	21	446,98	10,342	39	453,12	10,499
0A	441,09	10,191	22	447,23	10,348	3A	453,38	10,505
0B	441,34	10,197	23	447,49	10,355	3B	453,63	10,512
0C	441,60	10,204	24	447,74	10,361	3C	453,89	10,519
0D	441,86	10,211	25	448,00	10,368	3D	454,14	10,525
0E	442,11	10,217	26	448,26	10,374	3E	454,40	10,532
0F	442,37	10,224	27	448,51	10,381	3F	454,66	10,538
10	442,62	10,230	28	448,77	10,387	40	454,91	10,545
11	442,88	10,237	29	440,02	10,394	41	455,17	10,551
12	443,14	10,243	2A	449,28	10,401	42	455,42	10,558
13	443,39	10,250	2B	449,54	10,407	43	455,68	10,564
14	443,65	10,256	2C	449,79	10,414	44	455,94	10,571
15	443,90	10,263	2D	450,05	10,420	45	456,19	10,578
16	444,16	10,269	2E	450,30	10,427	46	456,45	10,584
17	444,42	10,276	2F	450,56	10,433	47	456,70	10,591

TEA 6000

für 32,768 kHz Oszillatorfrequenz

Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)
48	456,90	10,597	78	469,25	10,912	A8	481,54	11,226
49	457,22	10,604	79	469,50	10,918	A9	481,79	11,233
4A	457,47	10,610	7A	469,76	10,925	AA	482,05	11,239
4B	457,73	10,617	7B	470,02	10,931	AB	482,30	11,246
4C	457,98	10,623	7C	470,27	10,938	AC	482,56	11,253
4D	458,24	10,630	7D	470,53	10,945	AD	482,82	11,259
4E	458,50	10,636	7E	470,78	10,951	AE	483,07	11,266
4F	458,75	10,643	7F	471,04	10,958	AF	483,33	11,272
50	459,01	10,650	80	471,30	10,964	B0	483,58	11,279
51	459,26	10,656	81	471,55	10,971	B1	483,84	11,285
52	459,52	10,663	82	471,81	10,977	B2	484;10	11,292
53	459,78	10,669	83	472,06	10,984	B3	484,35	11,298
54	460,03	10,676	84	472,32	10,990	B4	484,61	11,305
55	460,29	10,682	85	472,58	10,997	B5	484,86	11,312
56	460,54	10,689	86	472,83	11,003	B6	485,12	11,318
57	460,80	10,695	87	473,09	11,010	B7	485,38	11,325
58	461,06	10,702	88	473,34	11,017	B8	485,63	11,331
59	461,31	10,709	89	473,60	11,023	B9	485,89	11,338
5A	461,57	10,715	8A	473,86	11,030	BA	486,14	11,344
5B	461,82	10,722	8B	474,11	11,036	BB	486,40	11,351
5C	462,08	10,728	8C	474,37	11,043	BC	486,66	11,357
5D	462,34	10,735	8D	474,62	11,049	BD	486,91	11,364
5E	462,59	10,741	8E	474,88	11,056	BE	487,17	11,370
5F	462,85	10,748	8F	475,14	11,062	BF	487,42	11,377
60	463,10	10,754	90	475,39	11,069	C0	487,68	11,384
61	463,36	10,761	91	475,65	11,076	C1	487,94	11,390
62	463,62	10,768	92	475,90	11,082	C2	488,19	11,397
63	463,87	10,774	93	476,16	11,089	C3	488,45	11,403
64	464,13	10,781	94	476,42	11,094	C4	488,70	11,410
65	464,38	10,787	95	476,67	11,102	C5	488,96	11,416
66	464,64	10,794	96	476,93	11,108	C6	489,22	11,423
67	464,90	10,800	97	477,18	11,115	C7	489,47	11,429
68	465,15	10,807	98	477,44	11,121	C8	489,73	11,436
69	465,41	10,813	99	477,70	11,128	C9	489,98	11,443
6A	465,66	10,820	9A	477,95	11,135	CA	490,24	11,449
6B	465,92	10,827	9B	478,21	11,141	CB	490,50	11,456
6C	466,18	10,833	9C	478,46	11,148	CC	490,75	11,460
6D	466,43	10,840	9D	478,72	11,154	CD	491,01	11,469
6E	466,69	10,846	9E	478,98	11,161	CE	491,26	11,475
6F	466,94	10,853	9F	479,23	11,167	CF	491,52	11,482
70	467,20	10,859	A0	479,49	11,174	D0	491,78	11,488
71	467,46	10,866	A1	479,74	11,180	D1	492,03	11,495
72	467,71	10,872	A2	480,00	11,187	D2	492,29	11,502
73	467,97	10,879	A3	480,26	11,194	D3	492,54	11,508
74	468,22	10,886	A4	480,51	11,200	D4	492,80	11,515
75	468,48	10,892	A5	480,77	11,207	D5	493,06	11,521
76	468,74	10,899	A6	481,02	11,213	D6	493,31	11,528
77	468,99	10,905	A7	481,28	11,220	D7	493,57	11,534

für 32,768 kHz Oszillatorfrequenz

Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)	Ausgabe	AM(kHz)	FM(MHz)
D8	493,82	11,541	E8	497,92	11,646	F8	502,02	11,751
D9	494,08	11,547	E9	498,18	11,652	F9	502,27	11,757
DA	494,34	11,554	EA	498,43	11,659	FA	502,53	11,764
DB	494,59	11,561	EB	498,69	11,665	FB	502,78	11,770
DC	494,85	11,567	EC	498,94	11,672	FC	503,04	11,777
DD	495,10	11,574	ED	499,20	11,679	FD	503,30	11,783
DE	495,36	11,580	EE	499,46	11,685	FE	503,55	11,790
DF	495,62	11,587	EF	499,71	11,692			
E0	495,87	11,593	F0	499,97	11,698			
E1	496,13	11,600	F1	500,22	11,705			
E2	496,38	11,606	F2	500,48	11,711			
E3	496,64	11,613	F3	500,74	11,718			
E4	496,90	11,620	F4	500,99	11,724			
E5	497,15	11,626	F5	501,25	11,731			
E6	497,41	11,633	F6	501,50	11,737			
E7	497,66	11,639	F7	501,76	11,744			

Tabelle 2

Eingangsempfindlichkeit der beiden A/D-Wandler

Pegel an den Anschlüssen 5 und 13 bei

Stufe	Bit b = LOW Bit c = LOW	Bit b = HIGH Bit c = HIGH
1	0,96 V	0,6 V
2	1,78 V	1,06 V
3	2,44 V	1,38 V
4	3,26 V	1,84 V
5	3,92 V	2,14 V
6	4,63 V	2,55 V
7	5,38 V	2,97 V

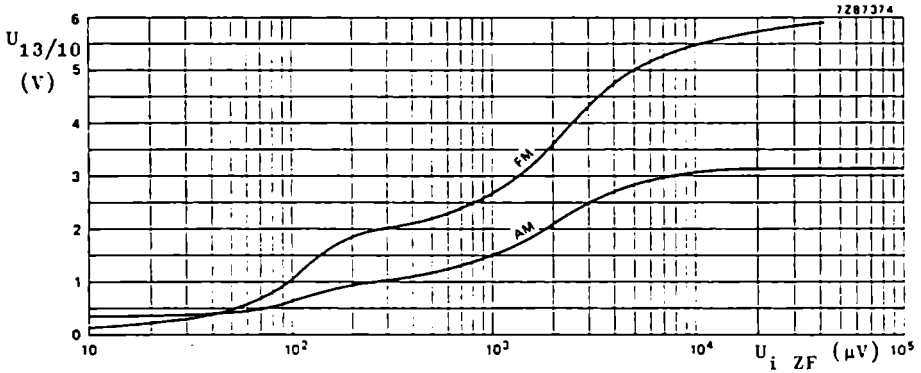


Bild 3 Signal am Pegeldetektorausgang in Abhängigkeit von $U_{i\ ZF}$

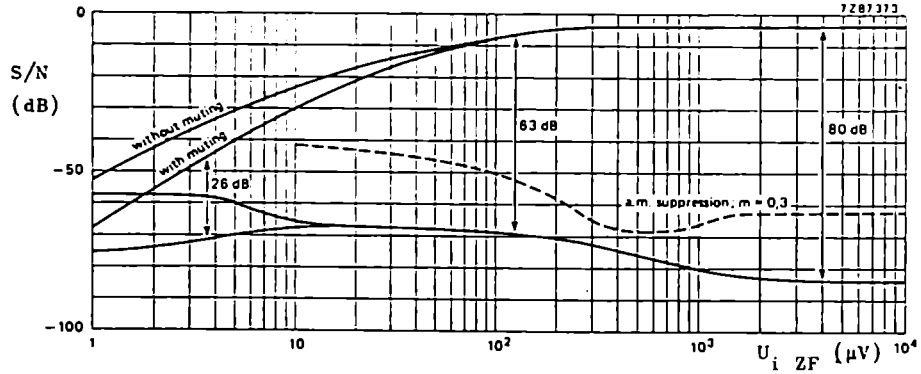
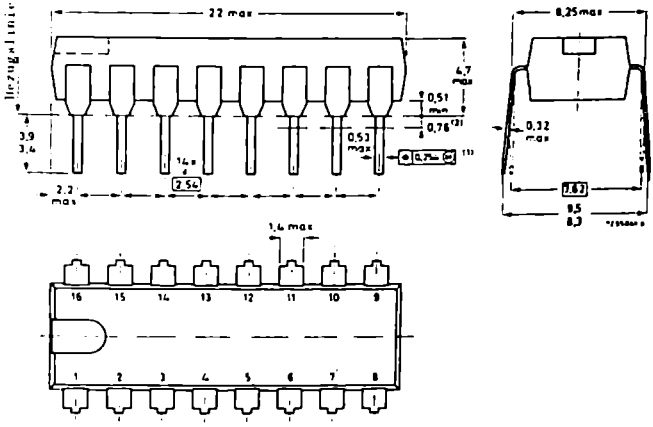


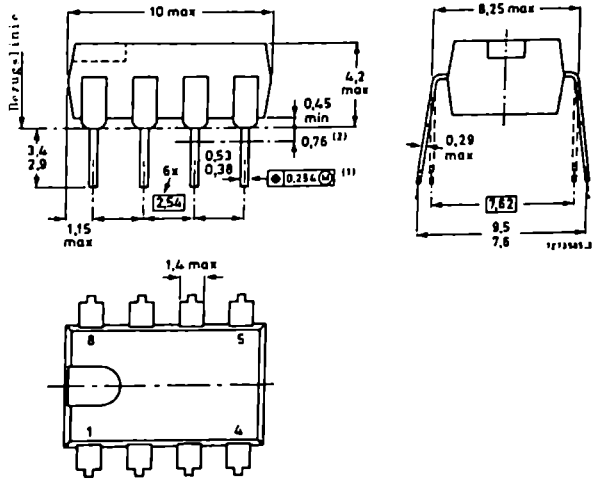
Bild 4 Signal/Rauschabstand als Funktion von $U_{i\ ZF}$ (0 dB = 245 mV)



SOT-38

Kunststoff,
dual in line,
16 Anschlüsse

Abmessungen
in mm



SOT-97 A

Kunststoff,
dual in line,
8 Anschlüsse

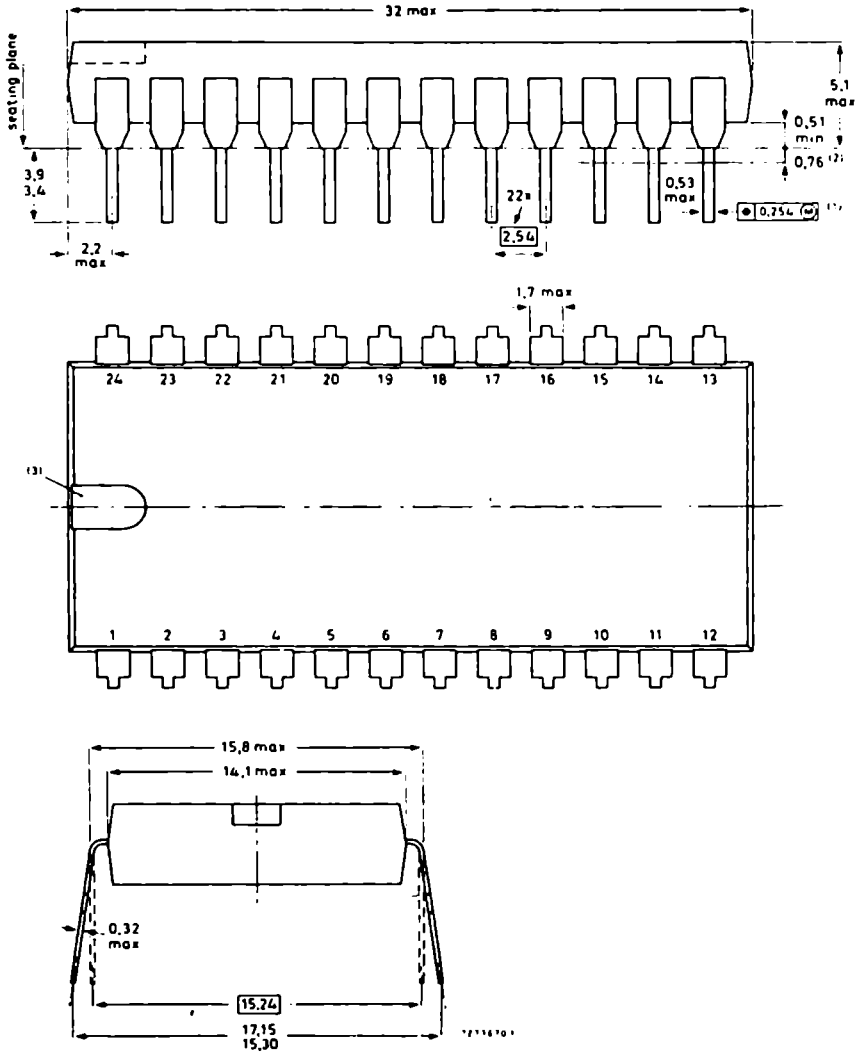
Abmessungen
in mm

Gehäuseübersicht

SOT-101 A

Kunststoff,
dual in line,
24 Anschlüsse

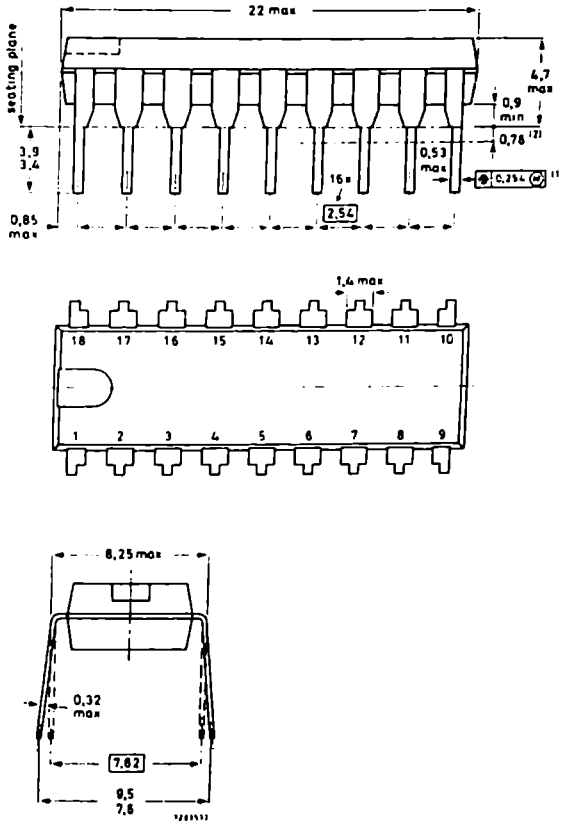
Abmessungen
in mm



SOT-102 C

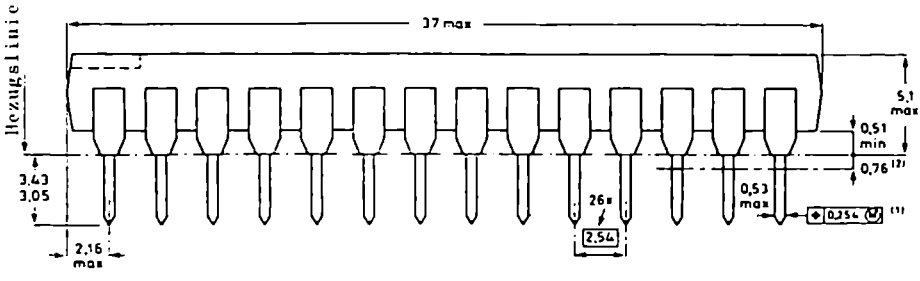
Kunststoff,
dual in line,
18 Anschlüsse

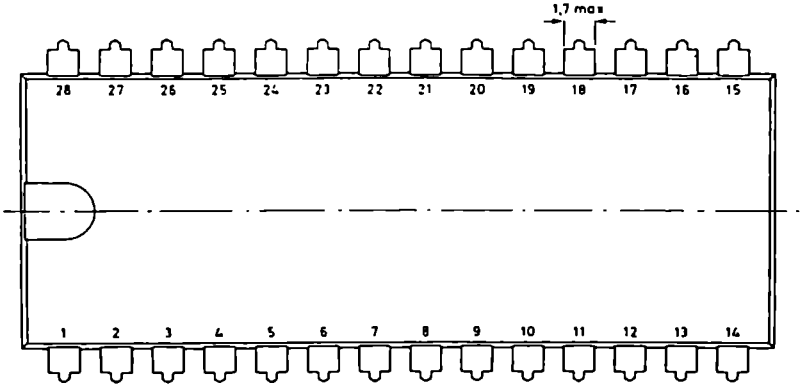
Abmessungen
in mm

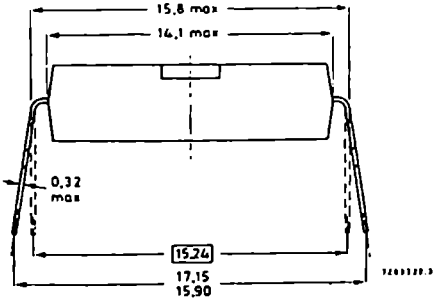


Gehäuseübersicht

SOI-117 D
Kunststoff,
dual in line,
28 Anschlüsse





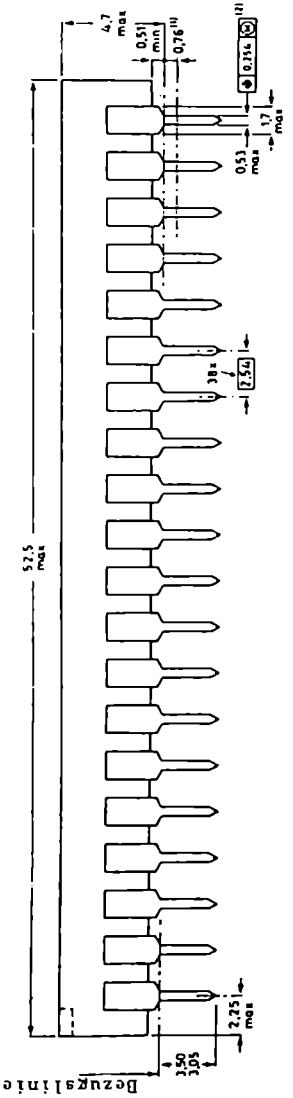


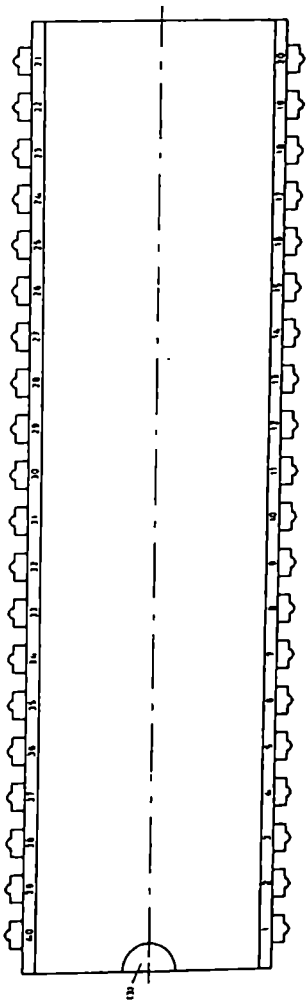
Abmessungen
in mm

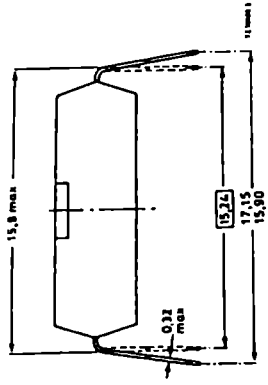
SOT-129

Kunststoff,
dual in line,
40 Anschlüsse

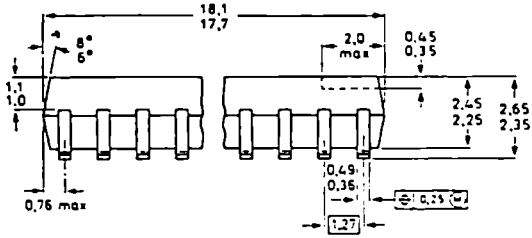
Abmessungen
in mm

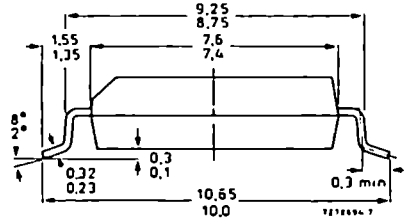


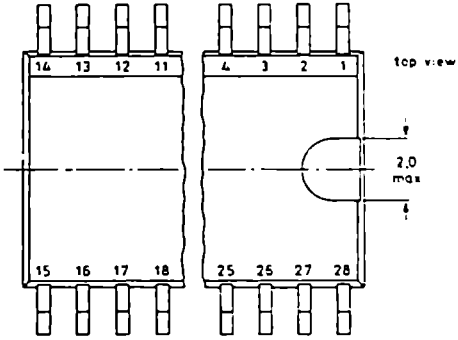




Gehäuseübersicht







SOT-136 A (SO-28)

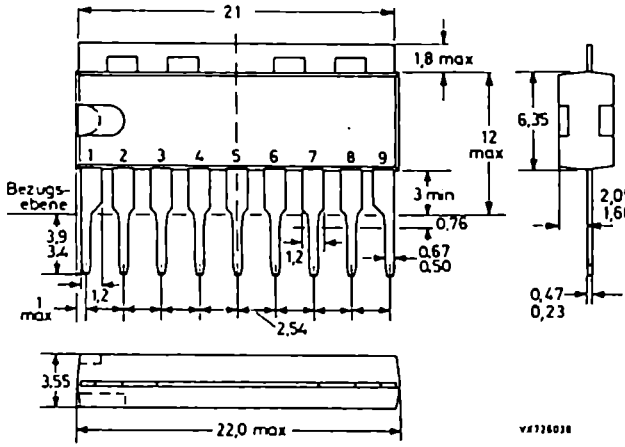
Kunststoff,
Miniaturgehäuse,
dual in line,

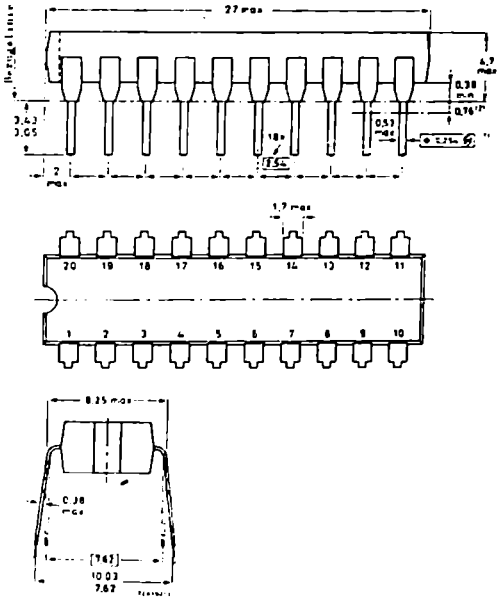
Abmessungen
in mm

SOT-142 B

Kunststoff,
single in line,
9 Anschlüsse

Abmessungen
in mm

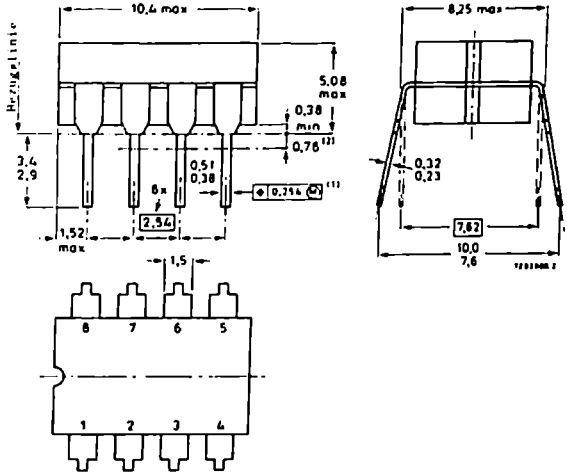




SOT-146 C

Kunststoff,
dual in line,
20 Anschlüsse

Abmessungen in mm

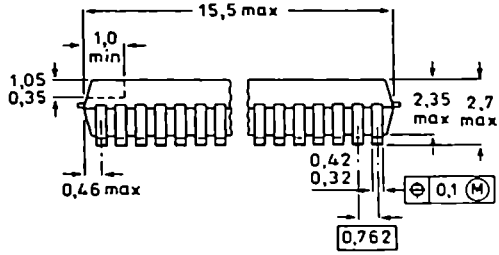


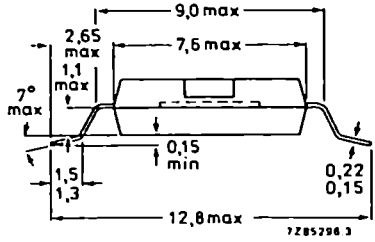
SOT-151 A

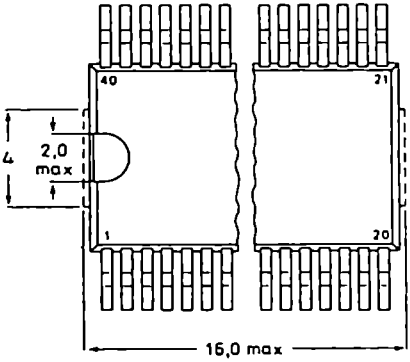
Keramik (CERDIP),
dual in line,
8 Anschlüsse

Abmessungen in mm

Gehäuseübersicht



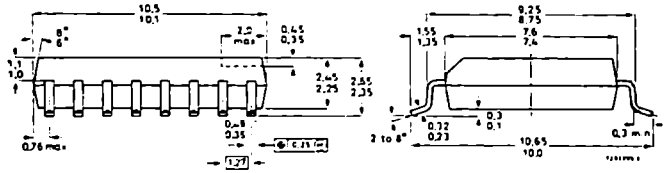


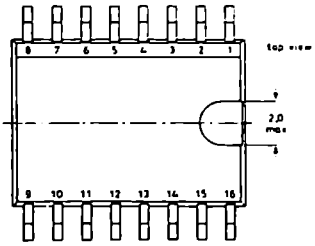


SOT-158 A (VSO-40)

Kunststoff,
Miniaturgehäuse,
dual in line,
40 Anschlüsse

Abmessungen
in mm

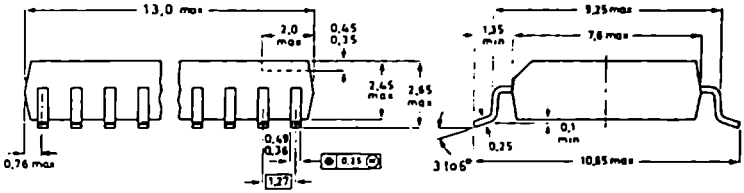


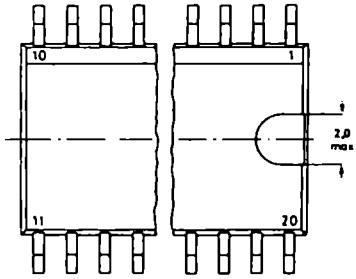


SOT-162 A (SO-16L)

Kunststoff,
Miniaturgehäuse,
dual in line
16 Anschlüsse

Abmessungen in mm

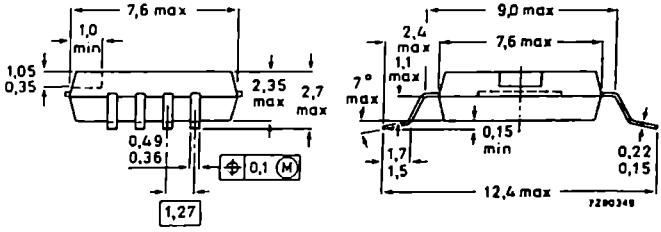


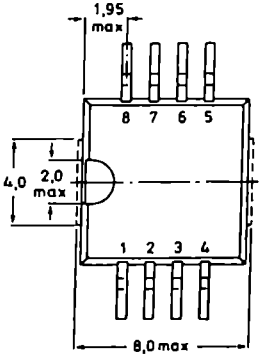


SOT-163 (SO-20L)

Kunststoff,
Miniaturgehäuse,
dual in line,
20 Anschlüsse

Abmessungen
in mm





SOT-176 (SO-8L)

Kunststoff,
Miniaturgehäuse,
dual in line,
8 Anschlüsse

Abmessungen in
in mm

Valvo Unternehmensbereich Bauelemente der Philips GmbH

Burchardstraße 19, Postfach 10 63 23, 2000 Hamburg 1
Telefon (0 40) 32 96–0, Telex 2 15 401–0 va d, Telefax (0 40) 32 96–213

Valvo Zweigbüros

Berlin/Hamburg

Burchardstraße 19
2000 Hamburg 1
Tel. (0 40) 32 96–245 . . . 248
Telex 2 15 401–65 va d

Essen

Lazarettstraße 50
4300 Essen 1
Tel. (02 01) 23 60 01
Telex 8 571 136 siva d

Frankfurt

Theodor-Heuss-Allee 106
6000 Frankfurt/M. 90
Tel. (06 11) 79 13–370/371
Telex 4 12 405 valvo d

Freiburg

Tullastraße 72
7800 Freiburg
Tel. (07 61) 50 80 91
Telex 7 721 627 vav d

Hannover

Ikarusallee 1a
3000 Hannover 1
Tel. (05 11) 63 00 94
Telex 9 230 239 vav d

München

Ridlerstraße 37
8000 München 2
Tel. (0 89) 51 04–372
Telex 5 213 015 siva d

Nürnberg

Bessemerstraße 14
8500 Nürnberg 10
Tel. (09 11) 5 10 91
Telex 6 23 829 vav d

Stuttgart

Höhenstraße 21
7012 Fellbach
Tel. (07 11) 52 30 13
Telex 7 254 755 siva d

Valvo Distributoren

Bremen

Mütron, Müller GmbH & Co.
Bornstraße 22
2800 Bremen 1
Tel. (04 21) 30 56–0
Telex 2 45 325

Frankfurt

Spoerle Electronic KG
Bauelemente Distributor
Max-Planck-Straße 1–3
6072 Dreieich b. Frankfurt
Tel. (0 61 03) 3 04–0
Telex 4 17 972

Göttingen

Retron GmbH
Rodeweg 18
3400 Göttingen
Tel. (05 51) 9 04–0
Telex 9 6 733

Hamburg

Walter Kluxen
Bauelemente für Elektronik
Nordkanalstraße 52
2000 Hamburg 1
Tel. (0 40) 2 37 01–0
Telex 2 162 074

Hannover

Elkose GmbH
Geschäftsbereich Hannover
Vahrenwalder Straße 205–207
3000 Hannover 1
Tel. (05 11) 63 99 63
Telex 9 21 501

München

Sasco GmbH
Hermann-Oberth-Straße 16
8011 Putzbrunn b. München
Tel. (0 89) 46 11–1
Telex 5 29 504

Ultratronik GmbH
Münchnerstraße 6
8031 Seefeld
Tel (0 81 52) 77 73
Telex 5 26 459

Nördlingen

SES Electronics
Vertriebs-GmbH
Oettinger Straße 6
8860 Nördlingen
Tel. (0 90 81) 60 01
Telex 5 1 709

Stuttgart

elecdis Ruggaber GmbH
Hertichstraße 41
7250 Leonberg
Tel. (0 71 52) 6 02–0
Telex 7 24 192

Elkose GmbH
Geschäftsbereich Stuttgart
Bahnhofstraße 44
7141 Möglingen
Tel. (0 71 41) 4 87–1
Telex 7 264 472

Wuppertal

Herbert M. Müller
Vertriebsgesellschaft mbH
Vereinstraße 17
5600 Wuppertal 1
Tel. (02 02) 42 60 16
Telex 8 591 543

Stand Januar 1984